



AiP8P201A

4K OTP ROM 的 LCD 型 8 位 微控制器

产品说明书

说明书发行履历：

版本	发行时间	新制/修订内容
V0.0	2016-06	新制
V0.1	2017-10	修订
V0.2	2018-01	修订
V1.0	2019-08	修订



1、概述

1.1、说明

AiP8P201A 是一款 8 位 RISC 单片机,它采用低功耗、高速 CMOS 的工艺。该芯片集成有 WDT、RAM、ROM、可编程实时时钟计数器,内部/外部中断、掉电模式、LCD 驱动器、红外发射功能和三态 I/O 口。有 7 位选项位是提供给用户的要求的,其中的多层保护位用来防止程序被读出,它还提供了 13 位用户 ID 选项。

主要应用于空调遥控器、医疗设备、家用电器等系统。

1.2、特性

- CPU
 - 工作电压: 2.1V~5.5V
 - 工作频率: DC~10MH
- 存储器
 - 共272字节SRAM:
 - 144 字节通用寄存器;
 - 128 字节片上数据 RAM
 - 4K*13 位片内 ROM
- 双时钟工作模式
 - 高频振荡器可选择晶振、RC 或 PLL (锁相环) 模式
 - 低频振荡器可选择晶振或 RC 模式
- 28 个双向三态 I/O 口
 - 通常有 12 个双向三态 I/O 口
 - 16 个双向三态 I/O 口与 LCD segment 输出共用
- 8 级堆栈供程序嵌套
- 8 位实时时钟/计数器
- 1 个红外发射口/PWM 发生器
- 4 个 8 位可自动装载的计数/定时器, 溢出中断
 - 计数器 1: 独立计数器
 - 计数器 2、高电平脉宽定时器 (HPWT) 和低电平脉宽定时器 (LPWT) 与 IR 功能共用
- 可编程看门狗功能,可用于 Normal 模式, Green 模式和 Idle 模式
- 工作模式:
 - Normal 模式: CPU 的工作频率是主频(Fm)
 - Green 模式: CPU 的工作频率是从频(Fs)而主频(Fm)停止振荡
 - Idle 模式: CPU 不工作,但 LCD 驱动还在工作
 - Sleep 模式: 整个芯片停止工作
- 输入端口从 Idle 及 Sleep 模式唤醒功能 (P6, P8)
- 8 个中断源,包括 3 个外部中断 5 个内部中断
 - 内部: TCC、计数器 1、计数器 2、高电平脉宽定时器、低电平脉宽定时器
 - 外部: INT0、INT1、引脚状态改变唤醒 (P6 和 P8) 中断
- LCD:
 - 4 个 common 引脚
 - 32 个 segment 引脚
 - 1/3、1/2 bias
 - 1/4、1/3、1/2 duty
- 封装:
 - DIE
 - LQFP44
 - LQFP64(10mm×10mm)



表 1-1 AiP8P201A 型号

型号	全称	封装	备注
AiP8P201A	AiP8P201ANR	DIE	
	AiP8P201ALL	LQFP44	
	AiP8P201ANL	LQFP64	

2、功能框图及引脚说明

2.1、AiP8P201A 功能框图

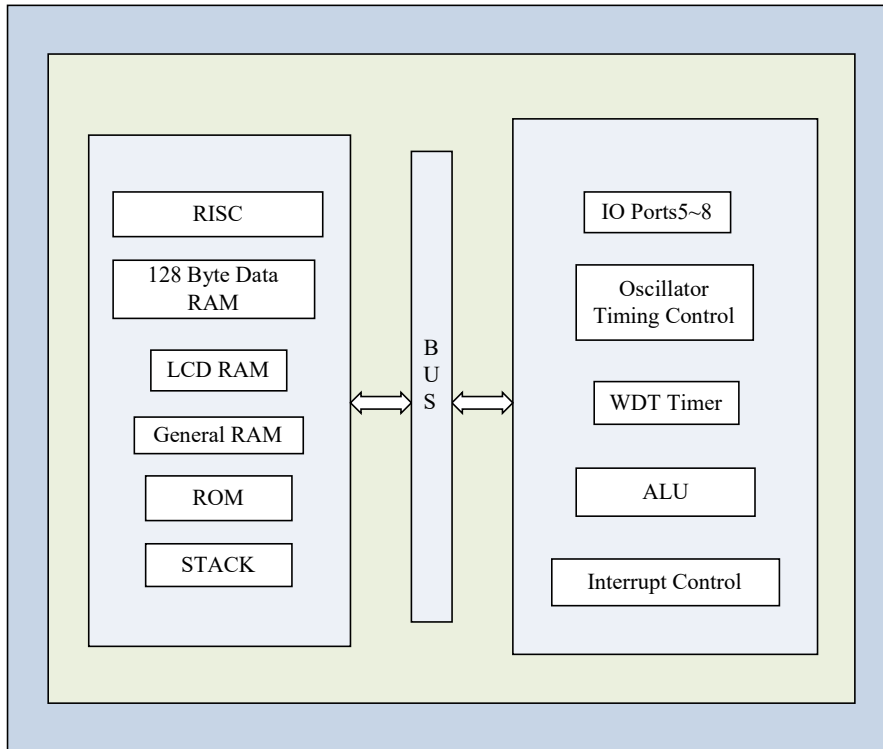


图 2-1 功能框图



2.2、引脚排列图

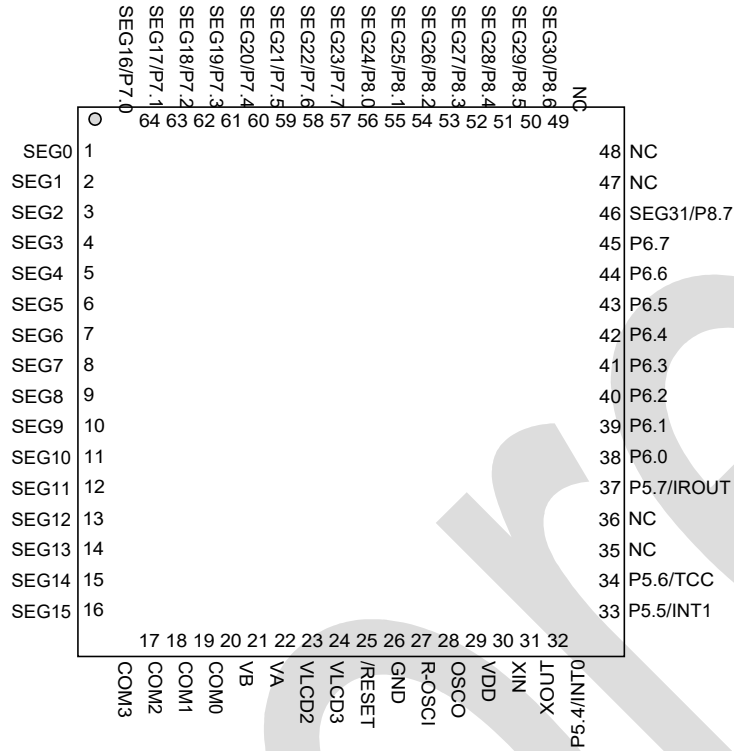


图 2-2 LQFP64 引脚排列图

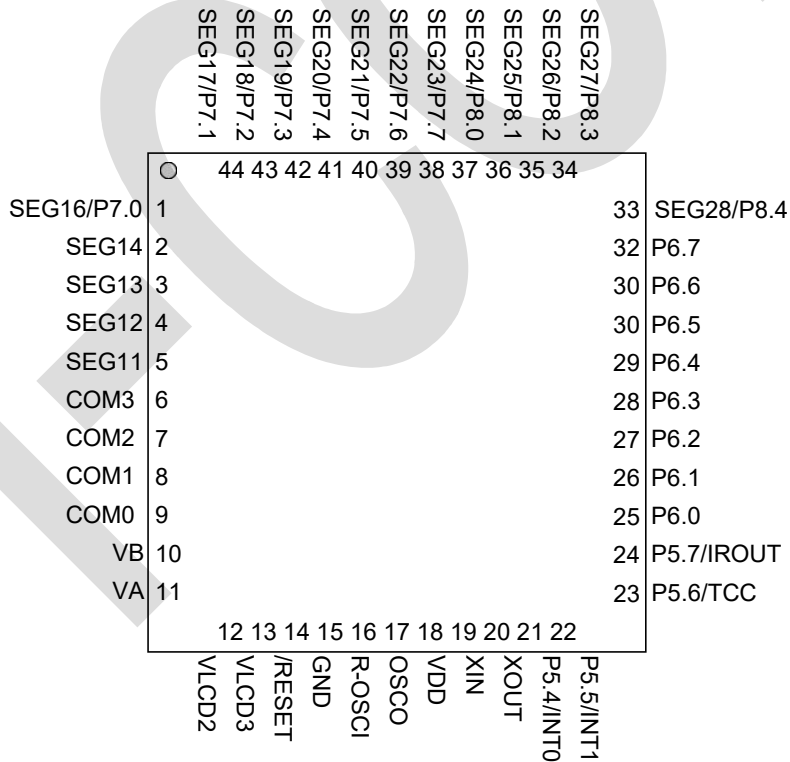


图 2-3 LQFP44 引脚排列图



2.3、引脚说明

表 2-1 LQFP64 引脚说明

引脚	符号	I/O	说明
29	VDD	I	电源
26	GND	I	地
27	R-OSCI	I	晶振模式时: 晶振输入 RC 模式时: 接上拉电阻. PLL 模式时: 接0.01μF 电容到地 当不使用高频时, 该脚必须连接0.01uF 的电容到地及要选择 PLL 模式。
28	OSCO	O	晶振模式时: 晶振输出 RC 模式时: 指令时钟输出.
30	XIN	I	晶振模式时: 从振荡器输入端, 接32.768KHz 晶振 RC 模式时: 接上拉电阻
31	XOUT	O	晶振模式时: 接32.768KHz 晶振 RC 模式时: 指令时钟输出
25	/RESET	I	低电平有效, 当设置该引脚为/RESET, 当保持逻辑低电平时芯片将复位
32、33	P5.4/INT0 P5.5/INT1	I/O	* 通用I/O & 外部中断 * INT0 中断源, 由IOC71 的位7 (INT_EDGE)设置上升沿或下降沿触发 * INT1 中断源是下降沿信号* 引脚状态改变时能够从Sleep 及 Idle 模式中唤醒
34	P5.6/TCC	I/O	*通用I/O & 外部计数器输入端 *该引脚是外部TCC时能够工作于NORMAL、GREEN、IDLE 模式
37	P5.7/IROUT	I/O	* 通用I/O & IR 模式输出引脚 * 灌电流能达到20mA/5V.
38~45	P4.0 ~ P4.7	I/O	* 通用I/O 引脚 *上拉&下拉&漏极开路功能. *引脚状态改变时能够从SLEEP 和IDLE 模式中唤醒
17~20	COM3~ COM0	O	LCD common 输出引脚
16~1	SEG0~ SEG15	O	LCD segment 输出引脚
64~57	SEG16/P5.0 ~ SEG23/P5.7	O/(I/O)	LCD segment 输出引脚, 与通用I/O 引脚共用
56 ~ 50 46	SEG24/P8.0 ~ SEG30/P8.6 SEG31/P8.7	O/(I/O)	* LCD segment 输出引脚, 与通用I/O 引脚共用 * 通用I/O 口, 当引脚状态改变时, 能够从SLEEP 和IDLE 模式中唤醒芯片 * 通用I/O 口, 支持上拉功能
21	VB		为得到LCD bias 该引脚连接电容



22	VA		为得到LCD bias 该引脚连接电容
23	VLCD2	I/O (Power)	LCD bias 电压连接引脚
24	VLCD3	I/O (Power)	LCD bias 电压连接引脚

表 2-2 LQFP44 引脚说明

引脚	符号	I/O	说明
18	VDD	I	电源
15	GND	I	地
16	R-OSCI	I	晶振模式时: 晶振输入 RC 模式时: 接上拉电阻. PLL 模式时: 接0.01μF 电容到地 当不使用高频时, 该脚必须连接0.01uF 的电容到地及要选择PLL 模式。
17	OSCO	O	晶振模式时: 晶振输出 RC 模式时: 指令时钟输出.
19	XIN	I	晶振模式时: 从振荡器输入端, 接32.768KHz 晶振 RC 模式时: 接上拉电阻
20	XOUT	O	晶振模式时: 接32.768KHz 晶振 RC 模式时: 指令时钟输出
14	/RESET	I	低电平有效, 当设置该引脚为/RESET, 当保持逻辑低电平时芯片将复位
21、22	P5.4/INT0 P5.5/INT1	I/O	*通用I/O & 外部中断 * INT0中断源, 由IOC71 的位7 (INT_EDGE)设置上升沿或下降沿触发 * INT1中断源是下降沿信号 *引脚状态改变时能够从Sleep 及Idle 模式中唤醒
23	P5.6/TCC	I/O	*通用I/O & 外部计数器输入端 *该引脚能够工作于NORMAL、GREEN、IDLE 模式
24	P5.7/IROUT	I/O	*通用I/O & IR 模式输出引脚 *灌电流能达到20mA/5V.
25~32	P4.0 ~ P4.7	I/O	*通用I/O 引脚 *上拉&下拉&漏极开路功能. *引脚状态改变时能够从SLEEP和IDLE 模式中唤醒
6~9	COM3~COM0	O	LCD common 输出引脚
5~2	SEG11~SEG14	O	LCD segment 输出引脚
1 44 ~ 38	SEG16/P5.0 SEG17/P5.1 ~ SEG23/P5.7	O/(I/O)	LCD segment 输出引脚, 与通用I/O引脚共用
37 ~ 33	SEG24/P8.0 ~ SEG28/P8.4	O/(I/O)	* LCD segment 输出引脚, 与通用I/O引脚共用 *通用I/O 口, 当引脚状态改变时, 能够从SLEEP和IDLE模式中唤醒芯片 *通用I/O 口, 支持上拉功能



10	VB	O	为得到LCD bias 该引脚连接电容
11	VA	O	为得到LCD bias 该引脚连接电容
12	VLCD2	O	LCD bias 电压连接引脚
13	VLCD3	O	LCD bias 电压连接引脚

3、电特性

3.1、极限参数

表 3-1 极限参数

参数名称	符号	最小	最大	单位
工作电压	VDD	GND-0.3	+6.5	V
输入电压	VI	GND-0.3	VDD+0.3	V
输出电压	VO	GND-0.3	VDD+0.3	V
工作温度	TOPR	-40	+85	°C
储存温度	TSTG	-60	+150	°C
焊接温度	TL	-	+245	°C

注：除非另有规定， $T_{amb}=25^{\circ}\text{C}$ 。

3.2、电气特性

3.2.1、直流参数 1

表 3-2 直流参数 1

参数名称	符号	测试条件	规范值			单位
			最小	典型	最大	
晶振: $V_{DD}=5\text{V}$	FXT	2 种时钟的 2 个周期	32.768K	8M	10M	Hz
从振荡	Fs	2 种时钟的 2 个周期	-	32.768	-	KHz
外接电阻的从振荡	ERIC	$R=300\text{K}\Omega$, 内部电容 C	270	384	500	KHz
		$R=2.2\text{M}$, 内部电容 C	22.9	32.768	42.6	KHz
输入端输入漏电流	IIL	$V_{IN} = V_{DD}, GND$	-1	0	1	μA
端口输入高电平 (施密特)	VIH1	Ports 5, 6, 7, 8	2.4	-	-	V
端口输入低电平 (施密特)	VIL1	Ports 5, 6, 7, 8	-	-	0.8	V
RESET输入高电平 (施密特)	VIHT1	/RESET	2.4	-	-	V
RESET输入低电平 (施密特)	VILT1	/RESET	-	-	0.8	V
输入高电平 (施密特)	VIHT2	TCC, INT0, INT1	2.4	-	-	V
输入低电平 (施密特)	VILT2	TCC, INT0, INT1	-	-	0.8	V
输出高电压(Ports 5, 6, 7, 8)	IOH1	$VOH = 2.4\text{V}, I_{ROCS}="0"$	-10	-	-	mA
输出低电压(Ports 5, 6, 7, 8)	IOL1	$VOL = 0.4\text{V}, I_{ROCS}="0"$	-	-	10	mA



输出高电压 (P5.7/IROUT pin)	IOH2	VOH = 2.4V, IROCS="1"	-20	-	-	mA
输出低电压 (P5.7/IROUT pin)	IOL2	VOL = 0.4V, IROCS="1"	-	-	20	mA
上拉电流	IPH	输入接 GND, 上拉有效	-55	-75	-95	μA
下拉电流	IPL	输入接 VDD, 下拉有效	55	75	95	μA
Sleep 模式电流	ISB	所有的输入和I/O口接VDD, 输出悬空, WDT不可用	-	0.5	1.5	μA
Idle模式电流	ICC1	/RESET= 'High',CPU 关,从时钟振荡(32.768KHz),输出悬空,LCD 使能, 无负载	-	14	18	μA
Green 模式电流	ICC2	/RESET= 'High', CPU 开启,从时钟振荡(32.768KHz),输出悬空, WDT 使能, LCD 使能	-	22	30	μA
Normal 模式电流	ICC3	/RESET= 'High', Fosc=4MHz (主时钟, CLKS="0"), 输出悬空	-	2.2	3	mA
Normal 模式电流	ICC4	/RESET='High',Fosc=10MHz (主时钟,CLKS="0"),输出悬空	-	3.1	4	mA

注: 除非另有规定, Ta= 25 °C, VDD= 5.0V, GND= 0V。



3.2.2、直流参数 2

表 3-3 直流参数 2

参数名称	符号	测试条件	规范值			单位
			最小	典型	最大	
晶振:V _{DD} =5V	FXT	2种时钟的 2个周期	32.768K	8M	10M	Hz
从振荡	Fs	2种时钟的 2个周期	-	32.768	-	KHz
外接电阻的从振荡	ERIC	R=300KΩ, 内部电容 C	270	384	500	KHz
		R=2.2M, 内部电容 C	22.9	32.768	42.6	KHz
输入端输入漏电流	IIL	VIN = VDD, GND	-1	0	1	μA
端口输入高电平 (施密特)	VIH1	Ports 5, 6, 7, 8	1.8	-	-	V
端口输入低电平 (施密特)	VIL1	Ports 5, 6, 7, 8	-	-	0.6	V
RESET输入高电平 (施密特)	VIHT1	/RESET	1.8	-	-	V
RESET输入低电平 (施密特)	VILT1	/RESET	-	-	0.6	V
输入高电平 (施密特)	VIHT2	TCC, INT0, INT1	1.8	-	-	V
输入低电平 (施密特)	VILT2	TCC, INT0, INT1	-	-	0.6	V
输出高电压 (Ports 5, 6, 7, 8)	IOH1	VOH = 2.4V, IROCS="0"	-1.8	-	-	mA
输出低电压 (Ports 5, 6, 7, 8)	IOL1	VOL = 0.4V, IROCS="0"	-	-	6	mA
输出高电压 (P5.7/IROUT)	IOH2	VOH = 2.4V, IROCS="1"	-3.5	-	-	mA
输出低电压 (P5.7/IROUT)	IOL2	VOL = 0.4V, IROCS="1"	-	-	12	mA
上拉电流	IPH	输入接 GND, 上拉有效	-16	-23	-30	μA
下拉电流	IPL	输入接 VDD, 下拉有效	16	23	30	μA
Sleep 模式电流	ISB	所有的输入口和I/O口接 VDD, 输出悬空, WDT不可用	-	0.1	1	μA
Idle模式电流	ICC1	/RESET='High', CPU 关, 从时钟振荡 (32.768KHz), 输出悬空, LCD 使能, 无负载	-	4	8	μA
Green 模式电流	ICC2	/RESET='High', CPU 开启, 从时钟振荡 (32.768KHz), 输出悬空, WDT 使能, LCD 使能	-	10	20	μA



Normal 模式电流	ICC3	/RESET= 'High', Fosc=4MHz (主时钟, CLKS="0"), 输出悬空	-	0.73	1.2	mA
-------------	------	---	---	------	-----	----

注: 除非另有规定, Ta= 25 °C, V_{DD}= 3.0V, GND= 0V。

3.2.3 、交流参数

表 3-4 交流参数

参数名称	符号	测试条件	最小	典型	最大	单位
输入时钟占空比	Dclk	-	45	50	55	%
指令时钟周期(CLKS="0")	TINs	晶振	100	-	DC	ns
		RC	500	-	DC	ns
TCC 输入时钟周期	Ttcc	-	(Tins+20)/N*	-	-	ns
硬件复位保持时间	Tdrh	Ta = 25°C	11.3	14.2	21.6	ms
复位脉冲宽度	Trst	Ta = 25°C	2000			ns
看门狗周期	Twdt	Ta = 25°C	11.3	14.2	21.6	ms
输入建立时间	Tset	-	-	0		ns
输入保持时间	Thold	-	-	20		ns
输出延时时间	Tdelay	Cload=20pF	-	50		ns
EMI 使能时, I/O 延时	Tiod	Cload=150pF	4	5	6	ns
EMI 使能时, 穿通率 (上升)	Ttr1	Cload=150pF	45	50	55	ns
EMI 使能时, 穿通率 (下降)	Ttrf1	Cload=150pF	45	50	55	ns
EMI 使能时, 穿通率 (上升)	Ttr2	Cload=300pF	90	100	110	ns
EMI 使能时, 穿通率 (下降)	Ttrf2	Cload=300pF	90	100	110	ns

注: 除非另有规定, Ta=- 40°C ~ 85 °C, V_{DD}=5V±5%, GND=0V。



4、CPU 特性

4.1、工作寄存器

4.1.1、R0 (间接地址寄存器)

R0 并非一个实际工作的寄存器，而只做为间接寻址用。任何对 R0 进行操作的指令实际上是存取由 RAM 选择寄存器 R4 所指定的 RAM 内容。

4.1.2、R1 (TCC)

用于对外加在 TCC 引脚上的脉冲或内部时钟进行计数，同其它寄存器一样它可以由程序进行读/写操作。

4.1.3、R2 (程序计数器 PC)

其结构如图 4-1 所示。

由它产生相关程序指令的地址。

- “JMP”指令允许直接装载程序计数器的低 10 位
- “CALL”指令装载 PC 的低 10 位，然后 PC+1 压入堆栈
- “RET” (“RETLK”, “RETI”) 指令将堆栈栈顶的内容装入 PC
- “MOV R2, A”可以将寄存器 A 中的内容赋值给 PC 作为地址，PC 中的第 9、第 10 位不变
- “ADD R2, A”允许相对地址加到当前 PC 上

当执行“JMP”、“CALL”指令时，PC 中的 A10~A11 位将装入状态寄存器 R3 中的 PS0~PS1 位。

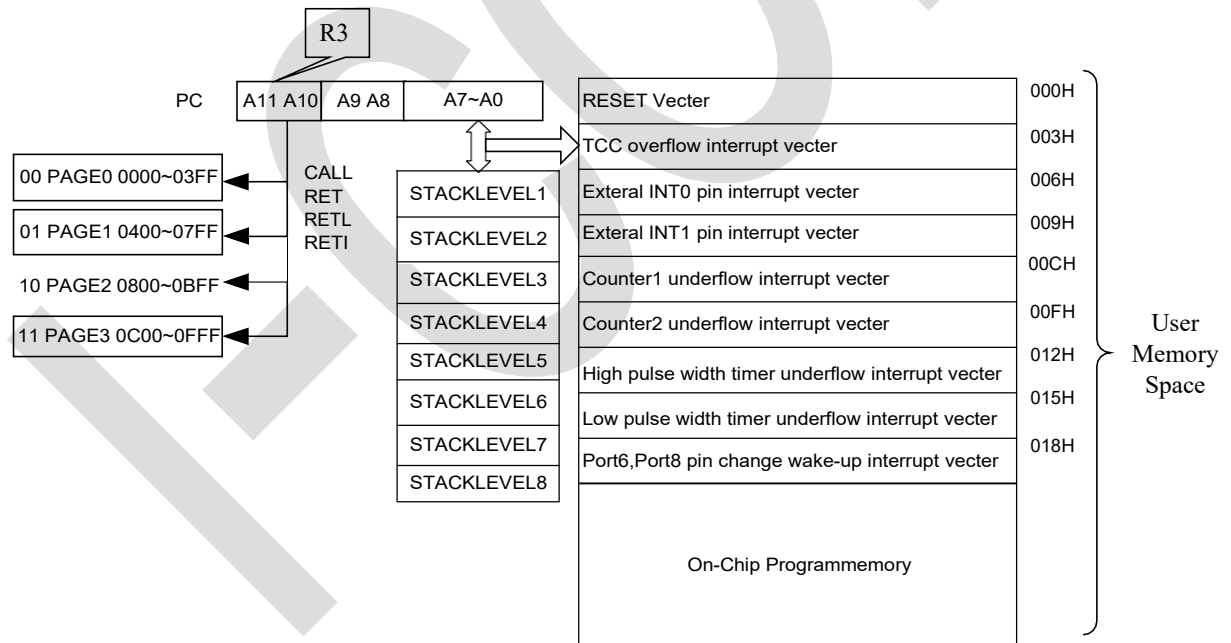


图 4-1 程序计数器组成



4.1.4 、R3 (状态寄存器)

表 4-1 R3 状态寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	PS1	PS0	T	P	Z	DC	C
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	-	-
6-5	PS[1:0]	PS1 PS0 Program memory page(Address) 0 0 Page0 0 1 Page1 1 0 Page2 1 1 Page3 注: PS0~PS1 用来作程序存储器的页选, 用户可以利用 PAGE 指令(例如 PAGE1) 或者通过设置 PS1~PS0 位来改变程序存储器的页面。当执行"JMP"、"CALL", 或者其他可以改变程序计数器的指令(例如 MOV R2, A)时, PS0~PS1 会被装载到程序计数器的第 11 和 12 位中, 即所选的程序存储器中的一页。注意 RET (RETL, RETI) 等指令不会改变 PS0~PS1 位, 因此不管当前 PS0~PS1 设置如何, 在程序返回时总会回到子程序被调用时所在的页面。
4-3	T、P	T: 超时位。当执行"SLEEP"、“WDTC”指令或系统上电时, 置该位为“1”; 当WDT 溢出时, 置该位为“0”。 P: 掉电模式位。当系统上电或执行“WDTC”指令后, 置该位为“1”; 当执行“SLEEP”指令后, 置该位为“0”。 T P EVENT 0 0 WDT wake up from sleep mod 0 1 WDT time out (not sleep mode) 1 0 /RESET wake up from sleep 1 1 Power up X X Low pulse on /RESET(X: don't care)
2	Z	零标志。
1	DC	辅助进(借)位标志位。
0	C	进(借)位标志位。

4.1.5 、R4 (RAM 选择寄存器)

表 4-2 R4 RAM 选择寄存器

Bit	7	6	5	4	3	2	1	0
Name	R4[7]	R4[6]	R4[5]	R4[4]	R4[3]	R4[2]	R4[1]	R4[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述



7-6	R4[7:6]	用来决定 4 个 BANK 中哪一个处于激活状态。 见图 4-2 数据寄存器组成。用户可以通过“BANK”指令来改变 BANK。
5-0	R4[5:0]	在间接寻址模式下用来选择 64 个寄存器。

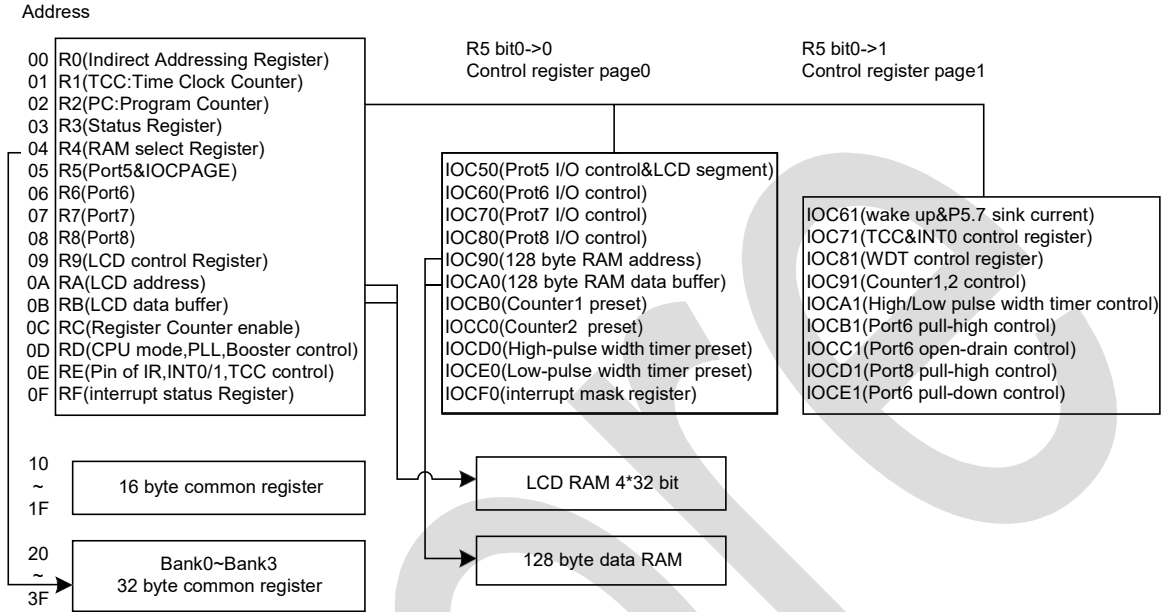


图 4-2 数据存储组成



4.1.6 、R5 (PORT5 及寄存器选择页面寄存器)

表 4-3 R5 PORT5 寄存器选择页面寄存器

Bit	7	6	5	4	3	2	1	0
Name	R57	R56	R55	R54	-	-	-	IOCPAGE
R/W	R/W	R/W	R/W	R/W	-	-	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-4	R5[7:4]	4 位 P5 双向 I/O 寄存器。
3-1	R5[3:1]	没有使用。
0	IOCPAGE	改变 IOC5~IOCF 到另一页面, 0 对应页面 0, 1 对应页面 1。

4.1.7 、R6 (PORT6)

表 4-4 R6 PORT6 寄存器

Bit	7	6	5	4	3	2	1	0
Name	R67	R66	R65	R64	R63	R62	R61	R60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	R67:R60	P6 的双向 I/O 寄存器。

4.1.8 、R7 (PORT7)

表 4-5 R7 PORT7 寄存器

Bit	7	6	5	4	3	2	1	0
Name	R77	R76	R75	R74	R73	R72	R71	R70
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	R77:R70	P7 的双向 I/O 寄存器。

4.1.9 、R8 (PORT8)

表 4-6 R8 PORT8 寄存器

Bit	7	6	5	4	3	2	1	0
Name	R87	R86	R85	R84	R83	R82	R81	R80
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	R87:R80	P8 的双向 I/O 寄存器。



4.1.10 、R9(LCD 控制寄存器)

表 4-7 R9 LCD 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	BS	DS1	DS0	LCDEN	-	LCDTYPE	LCDF1	LCDF0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	BS	LCD bias 选择位 0 1/2bias 1 1/3bias
6-5	DS[1:0]	LCD duty 选择位 DS1 DS0 LCD duty 0 0 1/2 duty 0 1 1/3 duty 1 X 1/4 duty
4	LCDEN	使能LCD位 0 关闭 1 使能 当不使能 LCD 时, 所有的 common/segment 输出均为低电平。
3	-	-
2	LCDTYPE	LCD的驱动波形选择位 0 A模式 1 B模式
1-0	LCDF[1:0]	LCD时钟预分频系统控制位 LCD frame frequency (Fs=32.768KHz) LCDF1 LCDF0 1/2 duty 1/3 duty 1/4 duty 0 0 Fs/(256*2)=64.0 Fs/(172*3)=63.5 Fs/(128*4)=64.0 0 1 Fs/(280*2)=58.5 Fs/(188*3)=58.0 Fs/(140*4)=58.5 1 0 Fs/(304*2)=53.9 Fs/(204*3)=53.5 Fs/(152*4)=53.9 1 1 Fs/(232*2)=70.6 Fs/(156*3)=70.0 Fs/(116*4)=70.6

注: Fs: 从振荡器频率。

4.1.11 、RA(LCD 地址寄存器)

表 4-8 RA LCD 地址寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	-	-
4-0	LCD_A[4:0]	LCD RAM 地址,如表 4-9 所示。



表 4-9 RA LCD 地址与数据寄存器

RA (LCD address)	RB(LCD data buffer)								Segm ent
	Bit 7	Bit 6	Bit 5	Bit 4	Bit3 (LCD_D 3)	Bit2 (LCD_D2)	Bit1 (LCD_D1)	Bit0 (LCD_D0)	
00H	-	-	-	-	-	-	-	-	SEG0
01H	-	-	-	-	-	-	-	-	SEG1
02H	-	-	-	-	-	-	-	-	SEG2
...
	-	-	-	-	-	-	-	-	SEG2 9
1EH	-	-	-	-	-	-	-	-	SEG3 0
1FH	-	-	-	-	-	-	-	-	SEG3 1
COMMO N	X	X	X	X	COM3	COM2	COM1	COM0	-

4.1.12 、RB (LCD 数据缓存寄存器)

表 4-10 RB LCD 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	LCD_D3	LCD_D2	LCD_D1	LCD_D0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-4	-	-
3-0	LCD_D[3:0]	LCD 数据传输寄存器。

4.1.13 、RC (计数器使能寄存器)

表 4-11 RC 计数器使能寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	LPWTEN	HPWTEN	CNT2EN	CNT1EN
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-4	-	-
3	LPWTEN	低脉冲宽度计时器使能位。 0 关闭 1 使能
2	HPWTEN	高脉冲宽度计时器使能位。 0 关闭



		1 使能
1	CNT2EN	计数器 2 使能位。 0 关闭 1 使能
0	CNT1EN	计数器 1 使能位。 0 关闭 1 使能

4.1.14 、RD (系统时钟、驱动频率及 PLL 频率控制寄存器)

表 4-12 RD 系统时钟、驱动频率及 PLL 频率控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																								
7	-	-																								
6-4	CLK[2:0]	PLL 模式 (在 code option 中选择) 时主时钟选择位。 <table border="1"> <thead> <tr> <th>CLK2</th> <th>CLK1</th> <th>CLK0</th> <th>Main clock</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>32.768K*130=4.26 MHz</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>32.768K*65=2.13 MHz</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>2.13MHz/2</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>2.13MHz/4</td> </tr> <tr> <td>1</td> <td>-</td> <td>-</td> <td>32.768K*244=8 MHz</td> </tr> </tbody> </table>	CLK2	CLK1	CLK0	Main clock	0	0	0	32.768K*130=4.26 MHz	0	0	1	32.768K*65=2.13 MHz	0	1	0	2.13MHz/2	0	1	1	2.13MHz/4	1	-	-	32.768K*244=8 MHz
CLK2	CLK1	CLK0	Main clock																							
0	0	0	32.768K*130=4.26 MHz																							
0	0	1	32.768K*65=2.13 MHz																							
0	1	0	2.13MHz/2																							
0	1	1	2.13MHz/4																							
1	-	-	32.768K*244=8 MHz																							
3	IDLE	Idle 模式使能位。该位决定执行“SLEP”指令后进入哪一种模式。 IDLE=“0”+SLEP 指令=>sleep 模式 IDLE=“1”+SLEP 指令=>idle 模式 * SLEP 指令后面必须加 NOP 指令。 IDLE 模式: IDLE 位 = “1” +SLEP 指令 + NOP 指令 SLEEP 模式: IDLE 位 = “0” +SLEP 指令 + NOP 指令																								
2-1	BF[1:0]	LCD 驱动频率选择位 <table border="1"> <thead> <tr> <th>BF1</th> <th>BF0</th> <th>Booster frequency</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Fs</td> </tr> <tr> <td>0</td> <td>1</td> <td>Fs/4</td> </tr> <tr> <td>1</td> <td>0</td> <td>Fs/8</td> </tr> <tr> <td>1</td> <td>1</td> <td>Fs/16</td> </tr> </tbody> </table>	BF1	BF0	Booster frequency	0	0	Fs	0	1	Fs/4	1	0	Fs/8	1	1	Fs/16									
BF1	BF0	Booster frequency																								
0	0	Fs																								
0	1	Fs/4																								
1	0	Fs/8																								
1	1	Fs/16																								
0	CPUS	CPU 振荡源选择 0 从振荡器 (fs) 1 主振荡器 (fm)																								

当 CPUS = 0 时，CPU 选择从振荡器，主振荡器停止工作。

CPU 工作模式：

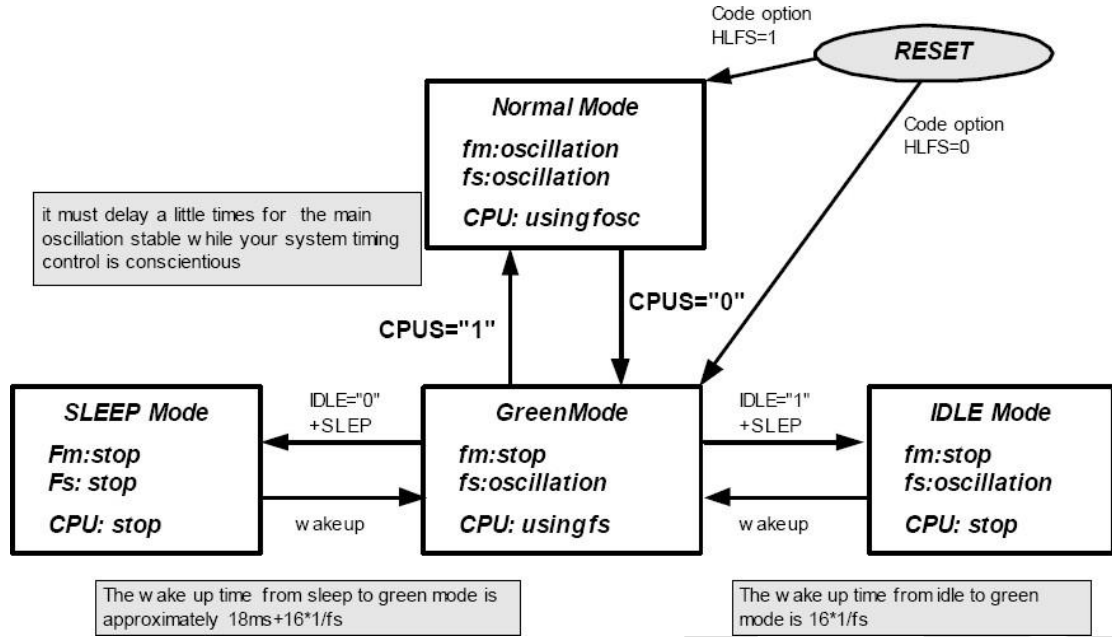


图 4-3 CPU 工作模式

4.1.15、RE (IR 控制寄存器&P5 引脚功能设置寄存器)

表 4-13 RE IR 控制寄存器&P5 引脚功能设置寄存器

Bit	7	6	5	4	3	2	1	0
Name	IRE	HF	LGP	-	IROUTE	TCCE	EINT1	EINT0
R/W	R/W	R/W	R/W	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	IRE	红外发射使能位。 0 关闭红外发射或脉宽调制功能。如果作为红外发射口的话P5.7/IROUT口必须通过IOC50的第7位来定义为输出口 1 使能红外发射或脉宽调制功能
6	HF	高频载波。 0 选用PWM 应用模式，根据高电平脉宽定时器和低电平脉宽定时器决定高低脉冲宽度，从而确定IROUT 输出波形。 1 选用IR 应用模式，产生脉冲的低电平时间由载波频率来调制。
5	LGP	长脉冲。 0 高电平脉宽定时寄存器和低电平脉宽定时器使能。 1 忽略高电平脉宽定时寄存器，IROUT 输出波形由低电平脉宽定时器决定。
4	-	-
3	IROUTE	定义P5.6/IROUT 引脚的功能。 0 P5.7 为双向I/O 脚。 1 IROUT 功能。在这种情况下，I/O 控制寄存器中的P57 (IOC5中7位) 必须清“0”。
2	TCCE	定义P5.6/TCC 引脚功能。



		0 P5.6 为双向I/O 引脚。 1 外部TCC 输入。在这种情况下，I/O 控制寄存器中的P56（IOC5 中6位）必须置“1”。
1	EINT1	定义P55/INT1 引脚的功能。 0 P5.5 为双向I/O 脚。 1 外部中断引脚。在这种情况下，I/O 控制寄存器中的P5.5（IOC5 中5位）必须置“1”。
0	EINT0	定义P5.4/INT0 引脚的功能。 0 P5.4 为双向I/O 脚。 1 外部中断引脚。在这种情况下，I/O 控制寄存器中的P54（IOC5 中4位）必须置“1”。

4.1.16 、RF (中断标志寄存器)

表 4-14 RF 中断标志寄存器

Bit	7	6	5	4	3	2	1	0
Name	ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	ICIF	P6, P8 输入状态改变中断标志位，当P6, P8 输入改变时置“1”。
6	LPWTF	内部低电平脉宽定时器下溢标志位。
5	HPWTF	内部高电平脉宽定时器下溢标志位。
4	CNT2F	内部计数器 2 下溢标志位。
3	CNT1F	内部计数器1下溢标志位。
2	INT1F	外部INT1引脚中断标志位。
1	INT0F	外部INT0引脚中断标志位。
0	TCIF	TCC定时溢出标志位，当TCC溢出时置“1”。

4.1.17 、R10~R3F (通用寄存器)

R10~R1F 和 R20~R3F (Bank0~3) 是通用寄存器。

4.2 、特殊功能寄存器

4.2.1 、A (累加器)

- 累加器用于内部数据传输或运算。
- 它是一个没有地址的寄存器。

4.2.2 、IOC50 (P5 I/O 控制寄存器&P7、P8 · LCD segment 控制寄存器)

表 4-15 IOC50 P5 I/O 控制寄存器&P7、P8, LCD segment 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0



位	字段	描述
7-4	IOC5[7:4]	P5 I/O 方向控制寄存器。 0 设置相关I/O 引脚作为输出 1 设置相关I/O 引脚呈高阻状态（作为输入口）
3	P8HS	切换SEGxx/P8.x 引脚高四位是作为P8 I/O 还是作为LCD 的segment 输出。 0 选择P8.4~P8.7 作为一般I/O 口。 1 选择作为LCD 的segment 输出(SEG28~SEG31)。
2	P8LS	切换SEGxx/P8.x 引脚低四位是作为P8 I/O 还是作为LCD 的segment 输出。 0 选择P8.0~P8.3 作为一般I/O 口。 1 选择作为LCD 的segment 输出(SEG24~SEG27)。
1	P7HS	切换SEGxx/P5.x 引脚高四位是作为P7 I/O 还是作为LCD 的segment 输出。 0 选择P5.4~P5.7 作为一般I/O 口。 1 选择作为LCD 的segment 输出(SEG20~SEG23)。
0	P7LS	切换SEGxx/P5.x 引脚低四位是作为P7 I/O 还是作为LCD的segment 输出。 0 选择P5.0~P5.3 作为一般I/O 口。 1 选择作为LCD 的segment 输出(SEG16~SEG19)。

4.2.3 、IOC60 (P6 I/O 控制寄存器)

表 4-16 IOC60 P6 I/O 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOC6[7:0]	P6 I/O方向控制寄存器。 0 设置相关I/O 引脚作为输出 1 设置相关I/O 引脚呈高阻状态（作为输入口）

4.2.4 、IOC70 (P7 I/O 控制寄存器)

表 4-17 IOC70 P7 I/O 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOC7[7:0]	P7 I/O方向控制寄存器。 0 设置相关I/O 引脚作为输出 1 设置相关I/O 引脚呈高阻状态（作为输入口）



4.2.5 、IOC80 (P8 I/O 控制寄存器)

表 4-18 IOC80 P8 I/O 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOC8[7:0]	P8 I/O方向控制寄存器。 0 设置相关I/O 引脚作为输出 1 设置相关I/O 引脚呈高阻状态（作为输入口）

4.2.6 、IOC90 (128 字节 RAM 地址)

表 4-19 IOC90 128 字节 RAM 地址

Bit	7	6	5	4	3	2	1	0
Name	-	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	-	-
6-0	RAM_A[6:0]	128字节RAM数据地址

4.2.7 、IOCA0 (128 字节 RAM 数据缓存器)

表 4-20 IOCA0 128 字节 RAM 数据缓存器

Bit	7	6	5	4	3	2	1	0
Name	RAM_D 7	RAM_D 6	RAM_D 5	RAM_D 4	RAM_D 3	RAM_D 2	RAM_D 1	RAM_D 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	RAM_D[7:0]	128字节RAM数据缓存器

4.2.8 、IOCB0 (计数器 1 预设置寄存器)

表 4-21 IOCB0 计数器 1 预设置寄存器

Bit	7	6	5	4	3	2	1	0
Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述



7-0	IOCB0[7:0]	八位递减计数器1的缓存器, 可供用户读写其预设初值。它的预分频比是通过IOC91寄存器来设置的。中断产生后, 自动装载预设初值。
-----	------------	--

4.2.9 、IOCC0 (计数器 2 预设置寄存器)

表 4-22 IOCC0 计数器 2 预设置寄存器

Bit	7	6	5	4	3	2	1	0
Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOCC0[7:0]	八位递减计数器2的缓存器, 可供用户读写其预设初值。它的预分频比是通过IOC91寄存器来设置的。中断产生后, 自动装载预设初值。 当使能红外发射输出时, 设置该控制寄存器可以确定载波频率输出。 如果计数器2的时钟频率等于 F_T , 则 $\text{载波频率}(F_{\text{carrier}}) = \frac{F_T}{2 * (\text{preset_value} + 1) * \text{prescaler}}$

4.2.10 、IOCD0 (高电平脉宽计时器预设寄存器)

表 4-23 IOCD0 高电平脉宽计时器预设寄存器

Bit	7	6	5	4	3	2	1	0
Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOCD0[7:0]	可读写的高电平脉宽计时器缓冲器, 它是八位递减的计数器, 用户可以通过IOCD0来预设初值并且可读取该值。它的预分频比是通过IOCA1寄存器来设置的。中断产生后, 自动装载预设初值。 在PWM或IR应用中, 该寄存器用来设置高电平脉宽。 如果高电平脉宽时钟源频率为 F_T , 则 $\text{高电平脉宽} = \frac{\text{prescaler} * (\text{preset_value} + 1)}{F_T}$

4.2.11 、IOCE0 (低电平脉宽计时器预设寄存器)

表 4-24 IOCE0 低电平脉宽计时器预设寄存器

Bit	7	6	5	4	3	2	1	0
Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述



7-0	IOCE0[7:0]	<p>可读写的低电平脉宽计时器缓冲器，它是八位递减的计数器，用户可以通过IOCE来预设初值并且可读取该值。它的预分频比是通过IOCA1 寄存器来设置的。中断产生后，自动装载预设初值。</p> <p>在PWM 或IR 应用中，该寄存器用来设置低电平脉宽。</p> <p>如果低电平脉宽时钟源频率为F_T，则</p> $\text{低电平宽度} = \frac{\text{prescaler} * (\text{preset_value} + 1)}{F_T}$
-----	------------	--

4.2.12 、IOCF0 (中断屏蔽寄存器)

表 4-25 IOCF0 中断屏蔽寄存器

Bit	7	6	5	4	3	2	1	0
Name	ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	IOCF0[7:0]	<p>中断使能位。各中断源使能位。</p> <p>0 屏蔽中断</p> <p>1 允许中断</p>

4.2.13 、IOC61 (唤醒功能寄存器)

表 4-26 IOC61 唤醒功能寄存器

Bit	7	6	5	4	3	2	1	0
Name	IROCS	-	-	-	/WUE8H	/WUE8L	/WUE6H	/WUE6L
R/W	R/W	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述									
7	IROCS	<p>IROUT/PORT5.7输出反向电流设置。</p> <p>P5.7/IROUT Sink current</p> <table border="1"> <thead> <tr> <th>IROCS</th> <th>VDD=5V</th> <th>VDD=3V</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>10 mA</td> <td>6 mA</td> </tr> <tr> <td>1</td> <td>20 mA</td> <td>12 mA</td> </tr> </tbody> </table>	IROCS	VDD=5V	VDD=3V	0	10 mA	6 mA	1	20 mA	12 mA
IROCS	VDD=5V	VDD=3V									
0	10 mA	6 mA									
1	20 mA	12 mA									
6-4	-	-									
3	/WUE8H	<p>P8.4~P8.7 状态改变唤醒功能。</p> <p>0 使能</p> <p>1 关闭</p>									
2	/WUE8L	<p>P8.0~P8.3 状态改变唤醒功能。</p> <p>0 使能</p> <p>1 关闭</p>									
1	/WUE6H	<p>P4.4~P4.7 状态改变唤醒功能。</p> <p>0 使能</p> <p>1 关闭</p>									



0	/WUE6L	P4.4~P4.7 状态改变唤醒功能。 0 使能 1 关闭
---	--------	-------------------------------------

注：当唤醒功能使能的时候，Port6 和 port8 不能输入悬空状态。唤醒功能初始为使能状态。

4.2.14 、IOC71 (TCC 控制寄存器)

表 4-27 IOC71 TCC 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																				
7	INT_EDGE	0 P5.4 脚 (INT0) 中断源的触发形式是上升沿触发信号。 1 P5.4 脚 (INT0) 中断源的触发形式是下降沿触发信号。																																				
6	INT	中断使能标志位，该位只读 0 由指令DISI 或硬件中断将该位置“0”来屏蔽中断； 1 ENI 或RETI 指令将该位置“1”来开中断。																																				
5	TS	选择TCC 信号源位 0 内部指令周期时钟 1 TCC 脚输入的外部信号，TCC 周期等于内部指令时钟周期。																																				
4	TE	为TCC 信号触发源位 0 TCC 脚信号上升沿触发 1 TCC 脚信号下降沿触发																																				
3	PSRE	预分频器分配位。 0 TCC 比例为1: 1 1 比例系数由TCCP0~TCCP2 确定																																				
2-0	TCCP2[2:0]	预分频比选择位。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>TCCP2</th> <th>TCCP1</th> <th>TCCP0</th> <th>TCC rate</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:8</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:32</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	TCCP2	TCCP1	TCCP0	TCC rate	0	0	0	1:2	0	0	1	1:4	0	1	0	1:8	0	1	1	1:16	1	0	0	1:32	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
TCCP2	TCCP1	TCCP0	TCC rate																																			
0	0	0	1:2																																			
0	0	1	1:4																																			
0	1	0	1:8																																			
0	1	1	1:16																																			
1	0	0	1:32																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			

4.2.15 、IOC81 (看门狗控制寄存器)

表 4-28 IOC81 看门狗控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	WDTE	WDTP2	WDTP1	WDTP0
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0



位	字段	描述																																				
7-4	-	-																																				
3	WDTE	看门狗定时器使能位。 0 关闭WDT 功能 1 使能WDT 功能																																				
2-0	WDTP[2:0]	看门狗定时器预分频比选择位，WDT 时钟源是从振荡器频率。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>WDTP2</th> <th>WDTP1</th> <th>WDTP0</th> <th>WDT rate</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:1</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:2</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:8</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:32</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:128</td></tr> </tbody> </table>	WDTP2	WDTP1	WDTP0	WDT rate	0	0	0	1:1	0	0	1	1:2	0	1	0	1:4	0	1	1	1:8	1	0	0	1:16	1	0	1	1:32	1	1	0	1:64	1	1	1	1:128
WDTP2	WDTP1	WDTP0	WDT rate																																			
0	0	0	1:1																																			
0	0	1	1:2																																			
0	1	0	1:4																																			
0	1	1	1:8																																			
1	0	0	1:16																																			
1	0	1	1:32																																			
1	1	0	1:64																																			
1	1	1	1:128																																			

4.2.16 、IOC91 (计数器 1、2 的控制寄存器)

表 4-29 IOC91 计数器 1、2 的控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																				
7	CNT2S	计数器2时钟源选择位 0 Fs从振荡器时钟 1 Fm主振荡器时钟																																				
6-4	CNT2P[2:0]	计数器2预分频比选择位。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CNT2P2</th> <th>CNT2P1</th> <th>CNT2P0</th> <th>Counter 2 scale</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:8</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:32</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	CNT2P2	CNT2P1	CNT2P0	Counter 2 scale	0	0	0	1:2	0	0	1	1:4	0	1	0	1:8	0	1	1	1:16	1	0	0	1:32	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
CNT2P2	CNT2P1	CNT2P0	Counter 2 scale																																			
0	0	0	1:2																																			
0	0	1	1:4																																			
0	1	0	1:8																																			
0	1	1	1:16																																			
1	0	0	1:32																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			
3	CNT1S	计数器1时钟源选择位 0 Fs从振荡器时钟 1 Fm主振荡器时钟																																				
2-0	CNT1P[2:0]	计数器1预分频比选择位。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CNT1P2</th> <th>CNT1P1</th> <th>CNT1P0</th> <th>Counter 1 scale</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:8</td></tr> </tbody> </table>	CNT1P2	CNT1P1	CNT1P0	Counter 1 scale	0	0	0	1:2	0	0	1	1:4	0	1	0	1:8																				
CNT1P2	CNT1P1	CNT1P0	Counter 1 scale																																			
0	0	0	1:2																																			
0	0	1	1:4																																			
0	1	0	1:8																																			



	0	1	1	1:16
	1	0	0	1:32
	1	0	1	1:64
	1	1	0	1:128
	1	1	1	1:256

4.2.17 、IOCA1 (高电平脉宽定时器、低电平脉宽定时器控制寄存器)

表 4-30 IOCA1 高电平脉宽定时器、低电平脉宽定时器控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	LPWTS	LPWTP2	LPWTP1	LPWTP0	HPWTS	HPWTP2	HPWTP1	HPWTP0
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LPWTS	低电平脉宽定时器时钟源选择位 0 Fs从振荡器时钟 1 Fm主振荡器时钟
6-4	LPWTP[2:0]	低电平脉宽定时器预分频比选择位。 LPWTP2 LPWTP1 LPWTP0 Low--pulse width timer scale 0 0 0 1:2 0 0 1 1:4 0 1 0 1:8 0 1 1 1:16 1 0 0 1:32 1 0 1 1:64 1 1 0 1:128 1 1 1 1:256
3	HPWTS	高电平脉宽定时器时钟源选择位 0 Fs从振荡器时钟 1 Fm主振荡器时钟
2-0	HPWTP[2:0]	高电平脉宽定时器预分频比选择位。 HPWTP2 HPWTP1 HPWTP0 High--pulse width timer scale 0 0 0 1:2 0 0 1 1:4 0 1 0 1:8 0 1 1 1:16 1 0 0 1:32 1 0 1 1:64 1 1 0 1:128 1 1 1 1:256

4.2.18 、IOCBI (P6 上拉控制寄存器)

表 4-31 IOCBI P6 上拉控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60



R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	PH6[7:0]	P6端口上拉电阻使能位 0 P6.x 内部上拉功能无效。 1 使能P6.x 内部上拉功能。

4.2.19 、IOCC1 (P6 开漏控制寄存器)

表 4-32 IOCC1 P6 开漏控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	OP6[7:0]	P6端口开漏功能控制寄存器 0 关闭P6.x 开漏功能。 1 使能P6.x 开漏功能。

4.2.20 、IOCD1 (P8 上拉控制寄存器)

表 4-33 IOCD1 P8 上拉控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	PH8[7:0]	P8端口下拉电阻控制寄存器 0 P8.x 内部上拉功能无效。 1 使能P8.x 内部上拉功能。

4.2.21 、IOCE1 (P6 下拉控制寄存器)

表 4-34 IOCE1 P6 下拉控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	PL6[7:0]	P6 端口下拉功能使能位 0 P6.x 内部下拉功能无效。



		1 使能P6.x 内部下拉功能。
--	--	------------------

4.3、TCC/WDT 预分频器

两个 8 位计数器 TCC（定时器）及 WDT（看门狗定时器）可以设置预分频器，IOC71 中 TCCP0~TCCP2 位来确定 TCC 预分频器系数。同样，IOC81 中的 WDTP0~WDTP2 位来确定 WDT 预分频器系数。在执行指令“WDTC”和“SLEP”时，WDT 被清零。图 4-4 与图4-5 分别描述了 TCC/WDT 的电路图。

R1（TCC）是 8 位定时/计数器。TCC 时钟源可以是内部指令时钟或外部信号输入（由 TCC 引脚输入，触发形式可通过 TCC 控制寄存器选择）。如果是内部指令时钟，每个指令周期 TCC 加 1（无预分频器）。如果 TCC 的信号源来自于外部时钟输入，则 TCC 引脚信号在下降沿或上升沿触发时 TCC 加 1。

看门狗定时器来源是使用从振荡器。当芯片工作在 Normal 模式、Green 模式或 Idle 模式时，WDT 溢出时将引起芯片复位（若 WDT 使能）。在 Normal 模式和 Green 模式下的任何时间里，WDT 可以由软件设置使能或关闭。WDT 溢出时间等于预分频比*256/ (Fs/2)。

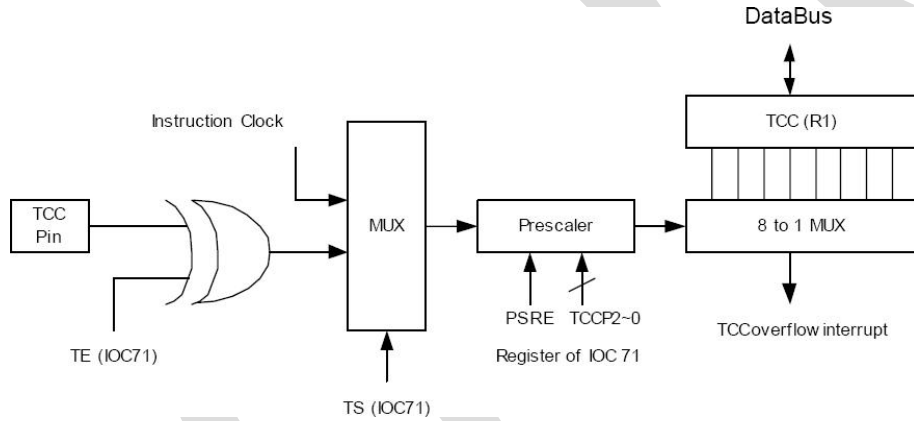


图 4-4 TCC 电路图

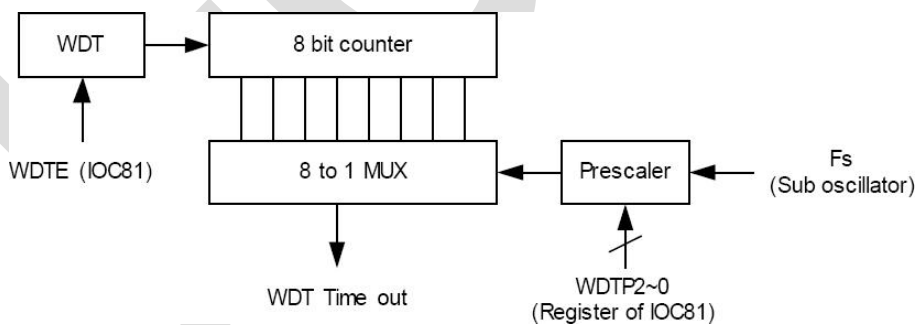


图 4-5 WDT 电路图

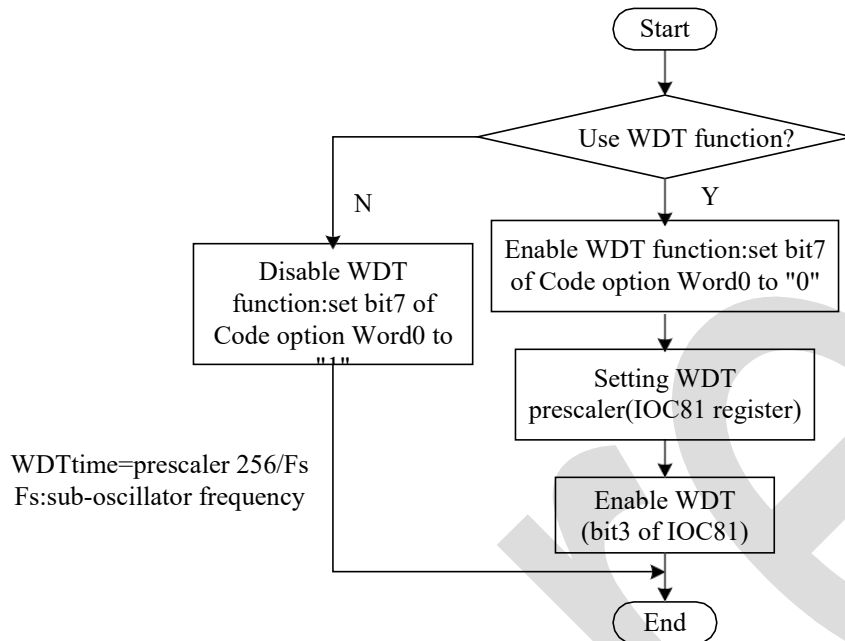


图 4-6 WDT 设置流程图

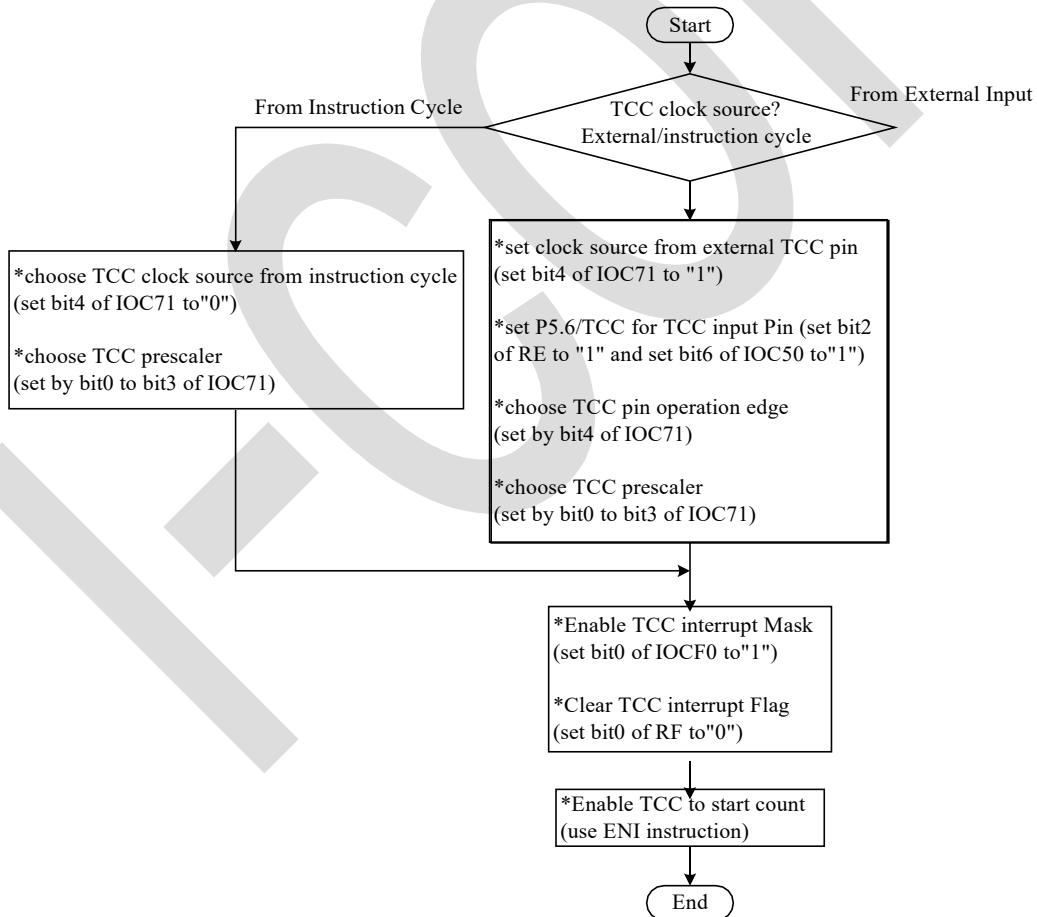


图 4-7 TCC 设置流程图



5、通用功能

5.1、上电

在电源稳定之前，任何单片机均不能保证开始正常工作。

AiP8P201A 具有上电复位功能，能够检测到 1.6V~1.8V 的电压，这就免去了外部复位电路。如果 VDD 上升的足够快（50ms 或更短），它将正常工作。然而，在许多要求严格的应用中，还是需要附加的外部电路来帮助解决上电问题。

5.1.1、外部上电复位电路

如下图所示的电路使用了外部 RC 产生复位脉冲。脉冲宽度应足够长，直到 VDD 达到最低工作电压。当电压上升慢时，可使用该电路。由于/RESET 引脚的漏电流约为±5uA，建议 R 不要大于 40K。这样，引脚/RESET 上电压将保持在 0.2V 以下。二极管 D 作用是在掉电时充当短路回路。电容 C 将快速充分放电。限流电阻 R1 用来避免过大的放电电流或静电放电 ESD 流入引脚/RESET。

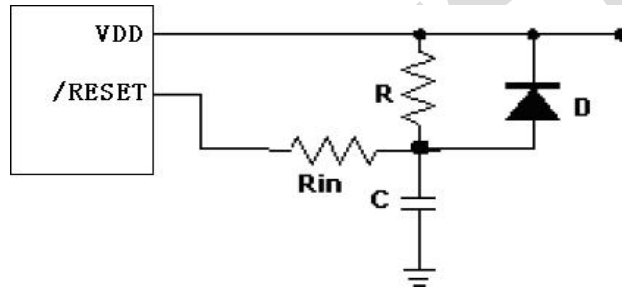


图 5-1 外部电源上电复位电路

5.1.2、残余电压保护

有些应用中，如更换电池，Vdd 断开后几秒钟内便恢复，这将有一个小于 VDD 最小值但又不为零的残存电压，这样会引起不正常复位。图 5-2、图 5-3 为残存电压保护电路。

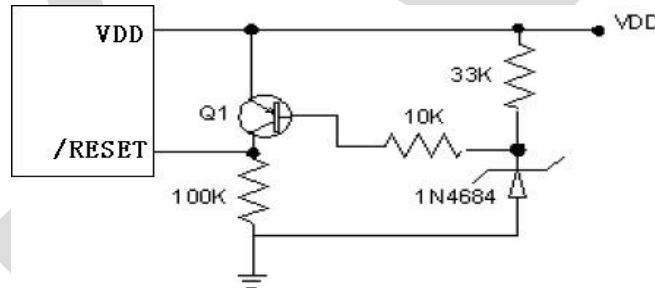


图 5-2 残余电压保护电路 1

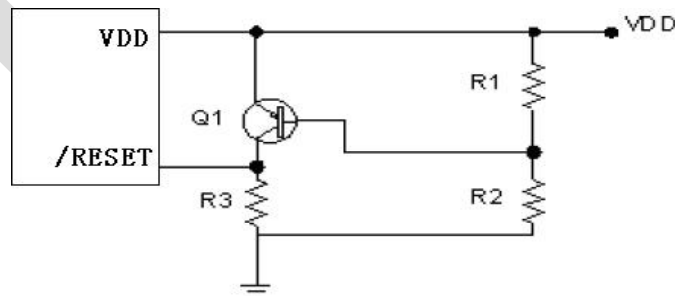


图 5-3 残余电压保护电路 2



5.2、振荡器

5.2.1、振荡器模式

AiP8P201A 主振荡器 (R-OSCI、OSCO) 可以工作在三种不同的振荡模式: RC 振荡模式 (外部电阻和内部电容模式)、晶振模式和 PLL (R-OSCI 连接一个 0.01uF 的电容到地) 工作模式, 用户通过设置代码选择寄存器中 FMMD1 和 FMMD0 选择其中一种振荡模式。从振荡器可以工作在晶振和 ERIC 振荡模式。下表列出了如何设置三种振荡模式。

表 5-1 由 FSMD、FMMD1、FMMD0 定义的振荡器模式

FSMD	FMMD1	FMMD0	Main clock	Sub-clock
0	0	0	RC type (ERIC)	RC type (ERIC)
0	0	1	Crystal type	RC type (ERIC)
0	1	X	PLL type	RC type (ERIC)
1	0	0	RC type (ERIC)	Crystal type
1	0	1	Crystal type	Crystal type
1	1	X	PLL type	Crystal type

表 5-2 最大工作频率

Conditions	VDD	Fxt max.(MHz)
Two clocks	2.3	4
	3.0	8
	5.0	10

5.2.2、晶体振荡器/陶瓷振荡器 (XTAL)

AiP8P201A 可由 R-OSCI 引脚上的外部时钟驱动, 如下图所示。

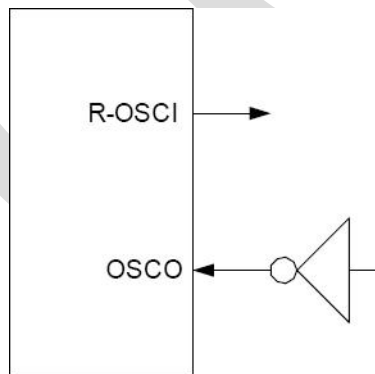


图 5-3 外部时钟输入电路

在大多数应用中, 引脚 R-OSCI 和 OSCI 上可接晶体和陶瓷谐振器来产生振荡, 下图为其电路。下表列出了 C1 和 C2 的推荐值。由于每个谐振器的特性不同, 用户应当参考它的规格说明选择合适的 C1 和 C2。对于低频模式和 AT strip cut 晶体, 需要串联电阻 RS。

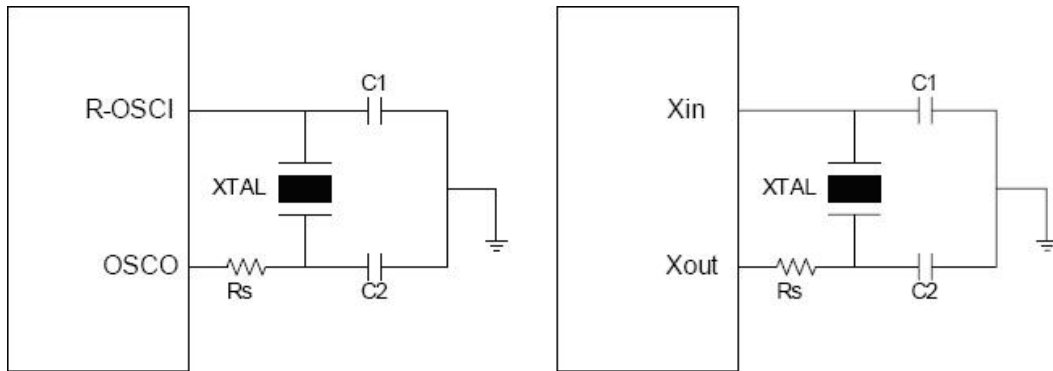


图 5-4 晶振/谐振器电路

表 5-3 晶体振荡器或陶瓷振荡器的电容选择参考:

Oscillator source	Oscillator Type	Frequency	C1 (pF)	C2(pF)
Main oscillator	Ceramic Resonators	455 kHz	100~150	100~150
		2.0 MHz	20~40	20~40
		4.0 MHz	10~30	10~30
	Crystal Oscillator	455KHz	20~40	20~150
		1.0MHz	15~30	15~30
		2.0MHz	15	15
Sub-oscillator	Crystal Oscillator	4.0MHz	15	15
		32.768kHz	25	25

5.2.3 、用内部电容的 RC 振荡模式

考虑到精度和成本问题，AiP8P201A 还提供了一种特殊的振荡模式，就是用一个内部电容和一个外部上拉到 VDD 的电阻，内部电容起到温度补偿作用。为了得到更高的精确度，建议选用精度较高的电阻。

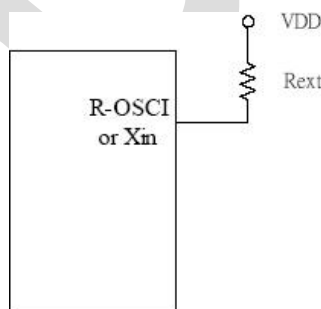


图 5-5 内部电容振荡器模式电路

表 5-4 对应振荡器频率的电阻值

Pin	Rext	Average Fosc 5V, 25°C	Average Fosc 3V, 25°C
R-OSCI	51k	2.2221 MHz	2.1972 MHz
	100k	1.1345 MHz	1.1203 MHz



	300k	381.36KHz	374.77 KHz
Xin	2.2M	32.768KHz	32.768KHz

注: 1.以QFP 封装测量。

2.仅供参考。

3.频率漂移大约±30%。

5.3、复位和唤醒

复位由下面情况引起:

- 上电复位
- WDT 溢出 (如果使能)
- /RESET 引脚输入低电平

注: 如果复位电路一直保持上电状态, 当电压降到 1.9V 左右 CPU 将产生复位。

一旦 RESET 发生, 系统处于如下状态:

- 振荡器起振, 或继续振荡
- 程序计数器 (R2) 清零
- 所有的 I/O 引脚定义为输入模式 (高阻状态)
- TCC/WDT 定时器和预分频器清零
- 上电时, R3 的第 5, 6 位和 R4 的高两位被清零
- IOC71 寄存器除第 6 位 (INT 标志位) 均被清零

其它寄存器状态如下表所示。

表 5-5 寄存器组初始化值

Address	Name	Reset Type	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
N/A	IOC 50	Bit Name	IOC57	IOC56	IOC55	IOC54	P8HS	P8LS	P7HS	P7LS
		Power-On	1	1	1	1	0	0	0	0
		/RESET and WDT	1	1	1	1	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC 60	Bit Name	IOC67	IOC66	IOC65	IOC64	IOC63	IOC62	IOC61	IOC60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC 70	Bit Name	IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin	P	P	P	P	P	P	P	P



		Change								
N/A	IOC 80	Bit Name	IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC 90	Bit Name	X	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC A0	Bit Name	RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC B0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC C0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC D0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC E0	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0



		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC F0	Bit Name	ICIE	LPWTE	HPWTE	CNT2E	CNT1E	INT1E	INT0E	TCIE
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC 61	Bit Name	IROCS	X	X	X	/WUE8H	/WUE8L	/WUE6H	/WUE6L
		Power-On	0	U	U	U	0	0	0	0
		/RESET and WDT	0	U	U	U	0	0	0	0
		Wake-Up from Pin Change	P	U	U	U	P	P	P	P
N/A	IOC 71	Bit Name	INT_EDGE	INT	TS	TE	PSRE	TCCP2	TCCP1	TCCP0
		Power-On	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC 81	Bit Name	X	X	X	X	WDTE	WDTP2	WDTP1	WDTP0
		Power-On	U	U	U	U	0	1	1	1
		/RESET and WDT	U	U	U	U	0	1	1	1
		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
N/A	IOC 91	Bit Name	CNT2S	CNT2P2	CNT2P1	CNT2P0	CNT1S	CNT1P2	CNT1P1	CNT1P0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC A1	Bit Name	LPWTS	LPWTP2	LPWTP1	LPWTP0	HPWTS	HPWTP2	HPWTP1	HPWTP0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC	Bit Name	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60



	B1	Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC C1	Bit Name	OP67	OP66	OP65	OP64	OP63	OP62	OP61	OP60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC D1	Bit Name	PH87	PH86	PH85	PH84	PH83	PH82	PH81	PH80
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC E1	Bit Name	PL67	PL66	PL65	PL64	PL63	PL62	PL61	PL60
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
N/A	IOC F1	Bit Name	X	X	X	X	X	X	X	LVDE
		Power-On	U	U	U	U	U	U	U	0
		/RESET and WDT	U	U	U	U	U	U	U	0
		Wake-Up from Pin Change	U	U	U	U	U	U	U	P
0x00	R0(IAR)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x01	R1(TC C)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	Jump to address 0x0018 or continue to execute next instruction							
0x03	R3(SR)	Bit Name	X	PS1	PS0	T	P	Z	DC	C
		Power-On	U	0	0	1	1	U	U	U
		/RESET and WDT	U	0	0	t	t	P	P	P



		Wake-Up from Pin Change	U	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	Bank1	Bank0	--	--	--	--	--	--
		Power-On	0	0	U	U	U	U	U	U
		/RESET and WDT	0	0	P	P	P	P	P	P
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x05	R5	Bit Name	R57	R56	R55	R54	X	X	X	IOCPAGE
		Power-On	1	1	1	1	U	U	U	0
		/RESET and WDT	1	1	1	1	U	U	U	0
		Wake-Up from Pin Change	P	P	P	P	U	U	U	P
0x06	R6	Bit Name	R67	R66	R65	R64	R63	R62	R61	R60
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x7	R7	Bit Name	R77	R76	R75	R74	R73	R62	R71	R70
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x8	R8	Bit Name	R87	R86	R85	R84	R83	R82	R81	R80
		Power-On	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0x9	R9	Bit Name	BS	DS1	DS0	LCDEN	X	LCDTYPE	LCDF1	LCDF0
		Power-On	1	1	0	0	U	0	0	0
		/RESET and WDT	1	1	0	0	U	0	0	0
		Wake-Up from Pin Change	P	P	P	P	U	P	P	P
0xA	RA	Bit Name	X	X	X	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P
0xB	RB	Bit Name	X	X	X	X	LCD_D3	LCD_D2	LCD_D1	LCD_D0
		Power-On	U	U	U	U	0	0	0	0
		/RESET and WDT	U	U	U	U	0	0	0	0



		Wake-Up from Pin Change	U	U	U	U	P	P	P	P
0xC	RC	Bit Name	LVDE N	/LV	LVDF	LVD	LPWTE N	HPWTE N	CNT2E N	CNT1E N
		Power-On	0	1	0	0	0	0	0	0
		/RESET and WDT	0	1	0	0	0	0	0	0
		Wake-Up from Pin Change	P	P	0	P	P	P	P	P
0xD	RD	Bit Name	X	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS
		Power-On	U	0	0	0	1	0	0	*1
		/RESET and WDT	U	0	0	0	1	0	0	*1
		Wake-Up from Pin Change	U	P	P	P	P	P	P	P
0xE	RE	Bit Name	IRE	HF	LGP	X	IROUT E	TCCE	EINT1	EINT0
		Power-On	0	0	0	U	0	0	0	0
		/RESET and WDT	0	0	0	U	0	0	0	0
		Wake-Up from Pin Change	P	P	P	U	P	P	P	P
0xF	RF (ISR)	Bit Name	ICIF	LPWTF	HPWTF	CNT2F	CNT1F	INT1F	INT0F	TCIF
		Power-On	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-Up from Pin Change	N	P	P	P	P	P	P	P
0x10 ~ 0x3F	R10 ~ R3F	Bit Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
		Power-On	U	U	U	U	U	U	U	U
		/RESET and WDT	U	U	U	U	U	U	U	U
		Wake-Up from Pin Change	P	P	P	P	P	P	P	P

注: 1.X——未使用; U——不确定或不重要; P——复位之前的值;

T——参照前述对 R3 寄存器的解释; N——监视中断操作状态 1=运行 P=停止

2.该位与 code option 中的 HLFS 位数据相同。

单片机能够从 SLEEP 和 IDLE 模式下被唤醒, 唤醒信号如下。

表 5-6 唤醒信号列表

Wakeup signal	Sleep mode	Idle mode	Green mode	Normal mode
TCC time out IOCF bit0=1	X	*2 Wake-up + interrupt + next instruction	Interrupt	Interrupt
INT0 pin IOCF bit1=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt



INT1 pin IOCF bit2=1	Wake-up + interrupt + next instruction	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Counter 1 IOCF bit3=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Counter 2 IOCF bit4=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
High-pulse timer IOCF bit5=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Low-pulse timer IOCF bit6=1	X	Wake-up + interrupt + next instruction	Interrupt	Interrupt
Port6, Port 8 (input status change wake-up)	IOCF bit7=0 Wake-up + next instruction IOCF bit7=1+ENI instruction Wake-up + interrupt + next instruction	IOCF bit7=0 Wake-up + next instruction IOCF bit7=1+ENI instruction Wake-up + interrupt + next instruction	X	X
WDT time out	X	RESET	RESET	RESET

注：只有外部 TCC 引脚能够从 IDLE 模式中唤醒。



5.4、中断

如下所列 AiP8P201A 有 8 个中断源：

- TCC 溢出中断
- P5.4 引脚/INT0]外部中断
- P5.5 引脚/INT1]外部中断
- 计数器 1 下溢中断
- 计数器 2 下溢中断
- 高电平脉宽定时器下溢中断
- 低电平脉宽定时器下溢中断
- P6、P8 输入状态改变唤醒中断

该芯片具有下降沿触发的中断，如：TCC 定时器溢出中断、4 个八位递减计数/定时器下溢中断、如果这些中断源信号由高电平变为低电平，RF 寄存器中相应标志位将置“1”（若使能 IOCF0 寄存器）。

RF 是中断状态寄存器，它的相关标志记录了中断请求状态，IOCF0 是中断屏蔽寄存器。通过执行指令 ENI 和 DISI 使能或禁止总的中断。当其中一个中断产生（若使能），则根据中断源的类型决定下一条指令将从地址 0003H~0018H 那里获取。

AiP8P201A 的每个中断源都有各自的中断向量，如下表如示。

在中断子程序执行之前，硬件会对 ACC 和 R3 寄存器的内容进行保存。中断服务程序完成之后，所保存的内容将返回到 ACC 和 R3 寄存器中。中断服务程序在执行时，不允许其它中断服务程序运行。如果其它中断在此时发生，硬件会保存这个中断请求。当上一个中断服务程序完成后再执行下一个中断服务程序。

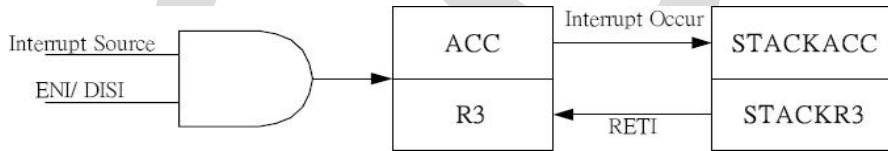


图 5-6 中断框图

表 5-7 中断向量

Interrupt vector	Interrupt status
0003H	TCC overflow interrupt.
0006H	External interrupt P5.4/INT0 pin
0009H	External interrupt P5.5/INT1 pin
000CH	Counter 1 underflow interrupt
000FH	Counter 2 underflow interrupt
0012H	High-pulse width timer underflow interrupt
0015H	Low-pulse width timer underflow interrupt
0018H	Port 6, Port 8 input status change wake-up



5.5、IO 端口

5.5.1、特性

I/O 寄存器组，包括端口 5、6、7、8，都是双向三态 I/O 口。端口 6 和端口 8 均可由软件设置内部上拉，另外端口 6 还可通过软件设置内部下拉。同样，端口 6 通过软件可设置为漏极开路输出。端口 6 和端口 8 有在输入状态改变中断（或唤醒）的特性，而且软件可设置上拉至高电平，这是该芯片的特色。各 I/O 引脚都由 I/O 控制寄存器（IOC5~IOC8）定义“输入”或“输出”。I/O 寄存器组和 I/O 控制寄存器组都可读写。I/O 接口电路如下图所示。

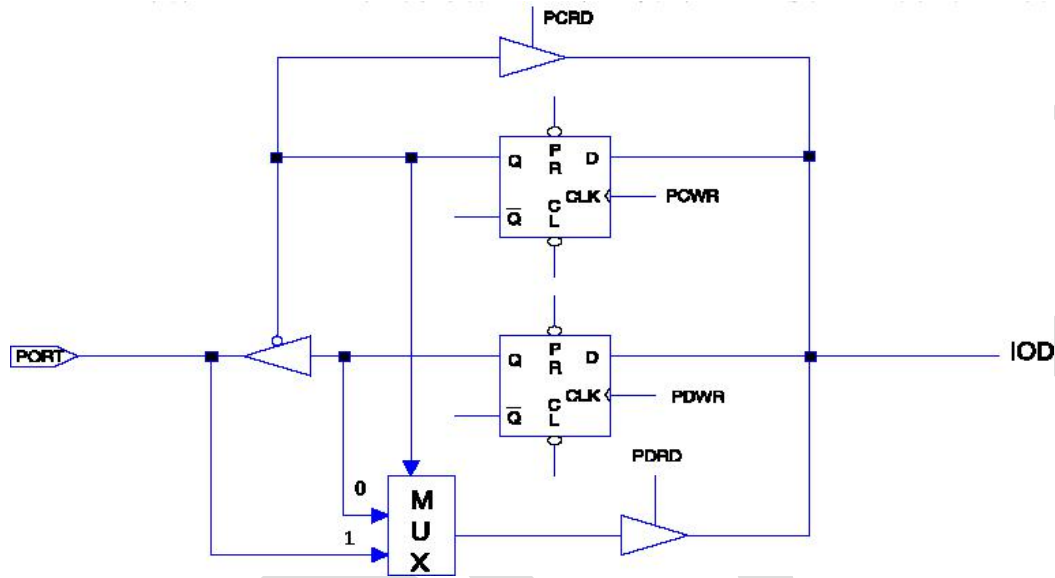


图 5-7 P5、P6、P7 和 P8 的 I/O 端口和 I/O 控制寄存器的电路

注：图中没有表示漏极开路、上拉、下拉电路



6、外设模块

6.1、LCD 驱动

6.1.1、特性

AiP8P201A 带有 LCD 驱动器, 有 32 个 segments 和 4 个 commons 能驱动 4*32 点阵。LCD 模块由 LCD 驱动器、显示 RAM、segment 输出引脚、common 输出引脚、供给 LCD 工作电压引脚组成, 它可工作在三种模式: NORMAL、GREEN 和 IDLE。

LCD 的 duty、bias、segment 和 common 数量、扫描频率由 LCD 控制寄存器决定。

LCD 模块的基本结构包括一个时序控制器, 利用子系统时钟为不同的 duty 和显示存取产生适当的时序。R9 是 LCD 驱动器的命令寄存器, 它包括对 LCD 使能/禁止、bias (1/2、1/3)、duty (1/2、1/3、1/4) 和扫描频率的控制。RA 是 LCD RAM 地址控制寄存器。RB 是 LCD RAM 数据缓存器。LCD 驱动电路可以通过改变工作频率来提高 VLCD2 和 VLCD3 的性能。

6.1.2、工作方式

LCD 功能初始化设置流程图如下:

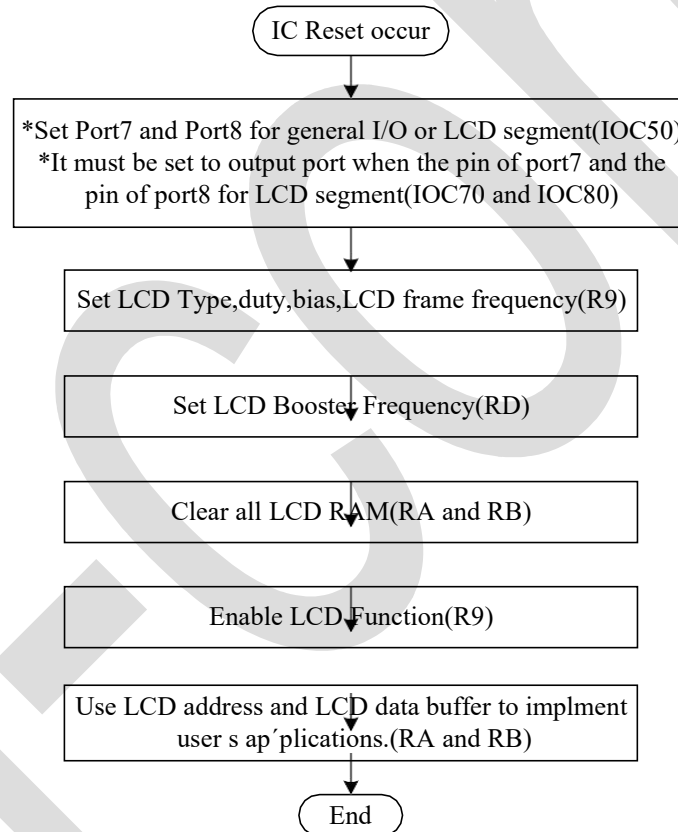
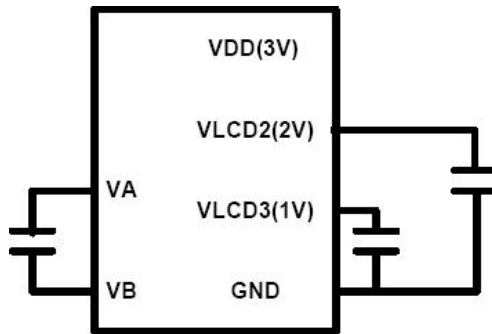


图 6-1 LCD 功能初始化设置流程图



LCD 电压的驱动电路连接方法如下:

1) 1/3bias



2) 1/3bias

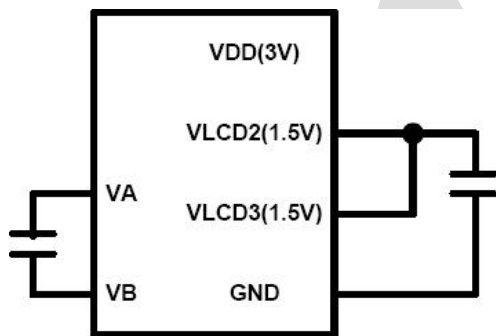


图 6-2 分压电路连接 (Cext=0.1uf)

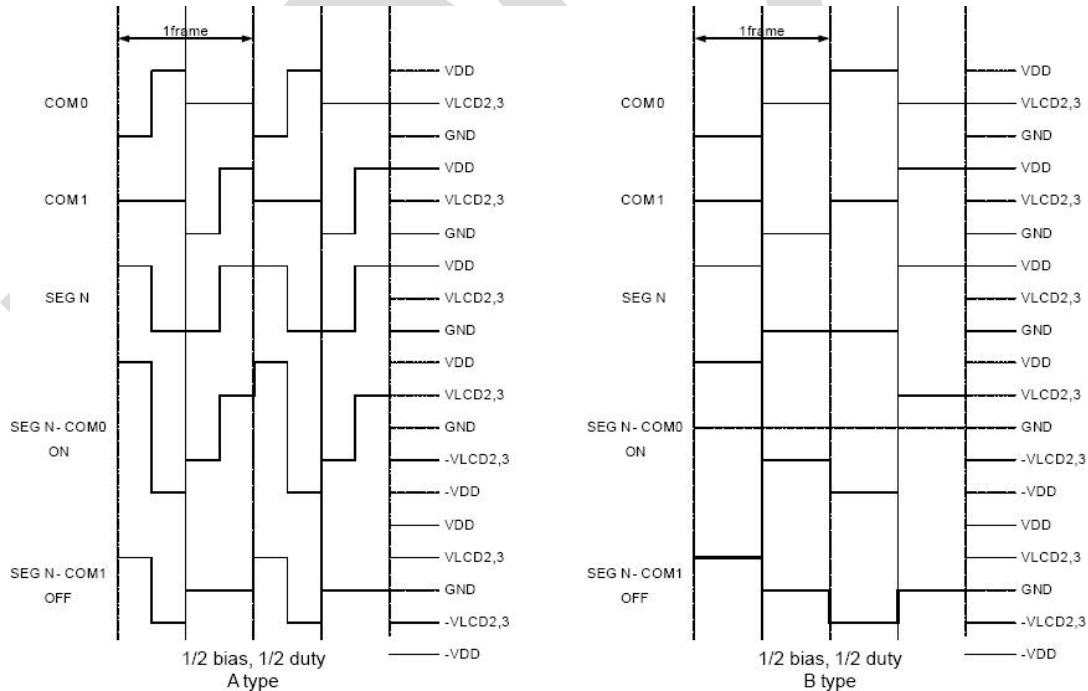


图 6-3 LCD 波形 (1/2bias, 1/2duty)

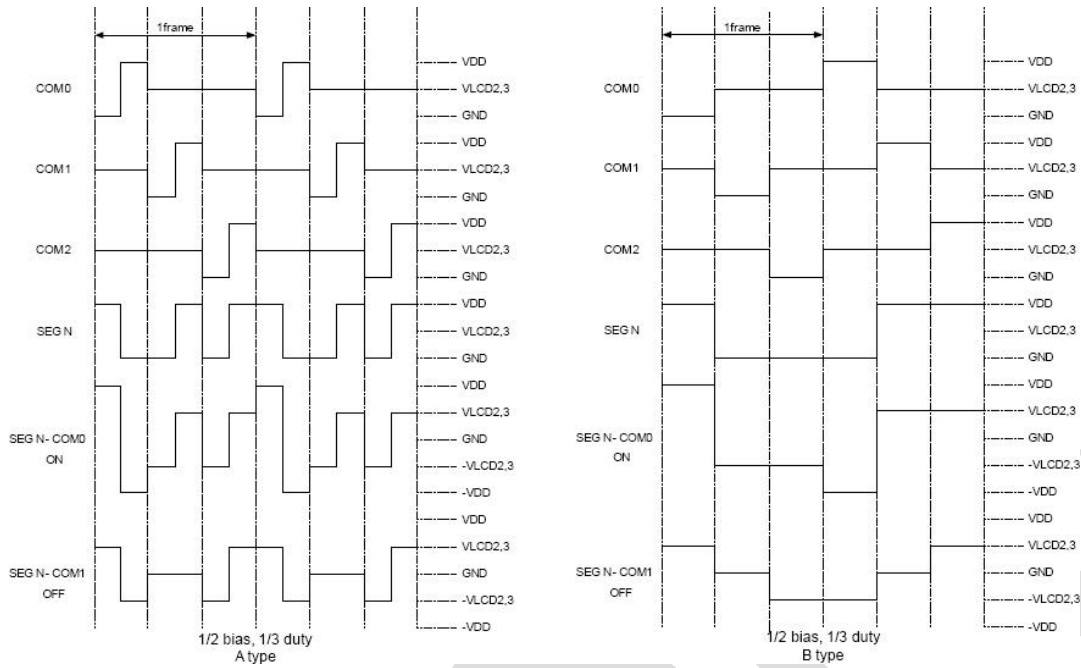


图 6-4 LCD 波形 (1/2bias, 1/3duty)

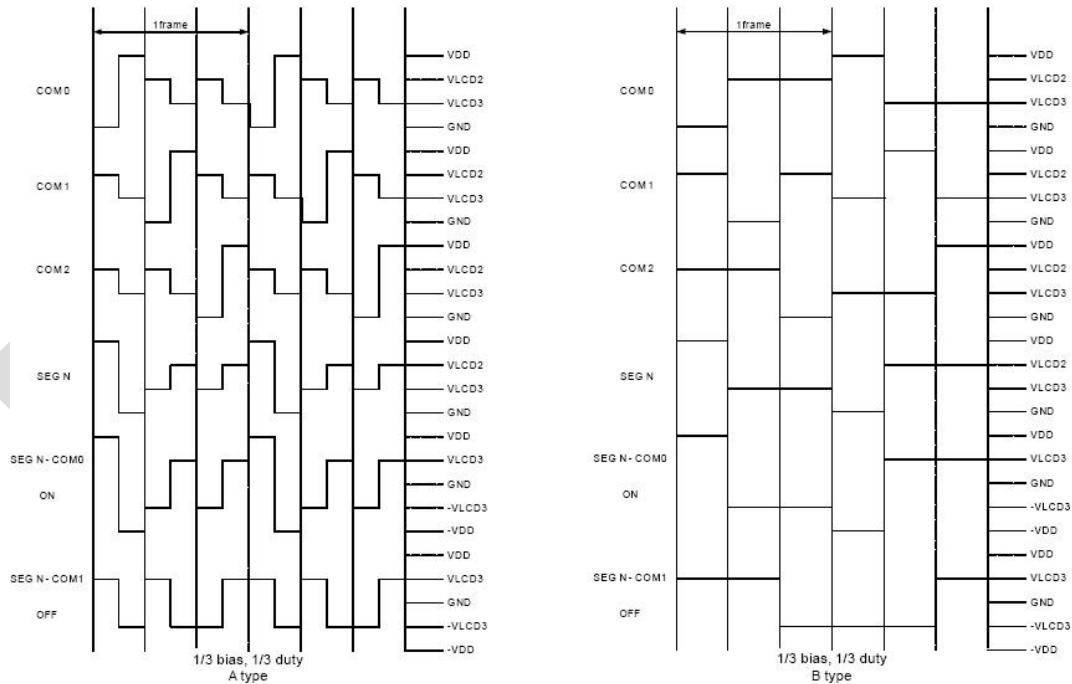


图 6-5 LCD 波形 (1/3bias, 1/3duty)

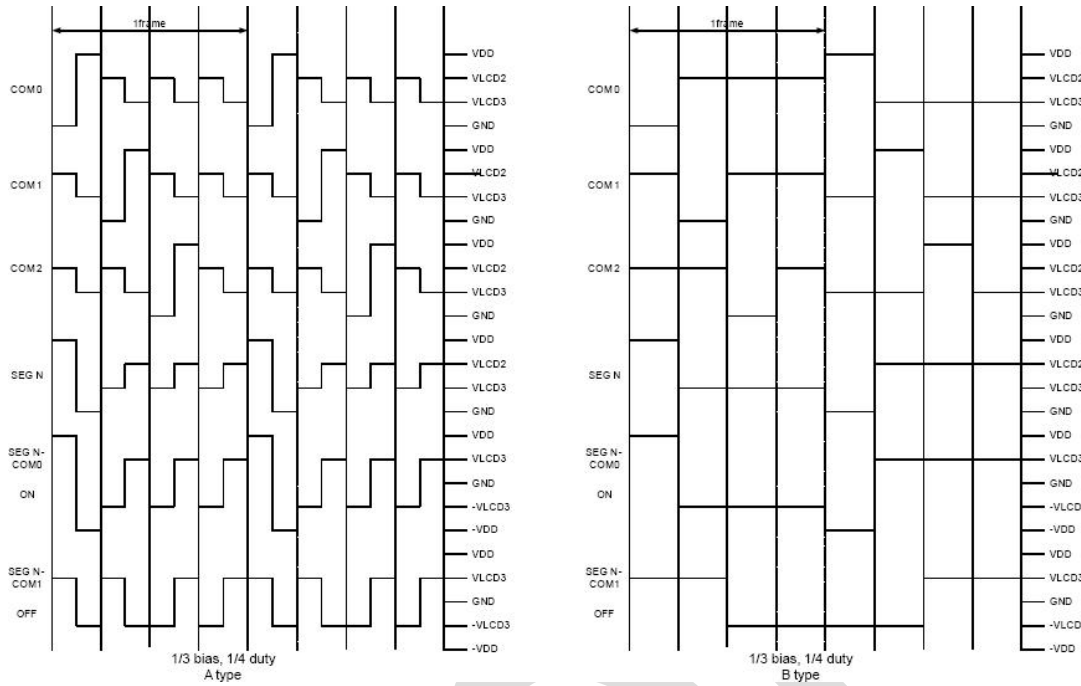


图 6-6 LCD 波形 (1/3bias, 1/4duty)

6.1.3、寄存器说明

控制寄存器解释如下:

表 6-1 R9 LCD 控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	BS	DS1	DS0	LCDEN	-	LCDDTYPE	LCDF1	LCDF0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	BS	LCD bias 选择位 0 1/2bias 1 1/3bias
6-5	DS[1:0]	LCD duty 选择位 DS1 DS0 LCD duty 0 0 1/2 duty 0 1 1/3 duty 1 X 1/4 duty
4	LCDEN	使能LCD位 0 关闭 1 使能 当不使能 LCD 时, 所有的 common/segment 输出均为低电平。
3	-	-
2	LCDDTYPE	LCD的驱动波形选择位



		0 A模式 1 B模式
1-0	LCDF[1:0]	LCD时钟预分频系统控制位 LCD frame frequency (Fs=32.768KHz) LCDF1 LCDF0 1/2 duty 1/3 duty 1/4 duty 0 0 Fs/(256*2)=64.0 Fs/(172*3)=63.5 Fs/(128*4)=64.0 0 1 Fs/(280*2)=58.5 Fs/(188*3)=58.0 Fs/(140*4)=58.5 1 0 Fs/(304*2)=53.9 Fs/(204*3)=53.5 Fs/(152*4)=53.9 1 1 Fs/(232*2)=70.6 Fs/(156*3)=70.0 Fs/(116*4)=70.6

表 6-2 RA LCD 地址寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	LCD_A4	LCD_A3	LCD_A2	LCD_A1	LCD_A0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-5	-	-
4-0	LCDF_A[4:0]	LCD RAM 地址,如表 6-3 所示。

表 6-3 RA LCD 地址与数据寄存器

RA (LCD address)	RB(LCD data buffer)								Segm ent
	Bit 7	Bit 6	Bit 5	Bit 4	Bit3 (LCD_D 3)	Bit2 (LCD_D2)	Bit1 (LCD_D1)	Bit0 (LCD_D0)	
00H	-	-	-	-	-	-	-	-	SEG0
01H	-	-	-	-	-	-	-	-	SEG1
02H	-	-	-	-	-	-	-	-	SEG2
...				
	-	-	-	-	-	-	-	-	SEG2 9
1EH	-	-	-	-	-	-	-	-	SEG3 0
1FH	-	-	-	-	-	-	-	-	SEG3 1
COMMO N	X	X	X	X	COM3	COM2	COM1	COM0	-

表 6-4 RB LCD 数据寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	LCD_D3	LCD_D2	LCD_D1	LCD_D0
R/W	-	-	-	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0



位	字段	描述
7-4	-	-
3-0	LCD_D[3:0]	LCD 数据传输寄存器。

表 6-5 RD 系统时钟、驱动频率及 PLL 频率控制寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	CLK2	CLK1	CLK0	IDLE	BF1	BF0	CPUS
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																								
7	-	-																								
6-4	CLK[2:0]	PLL 模式（在 code option 中选择）时主时钟选择位。 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>CLK2</th> <th>CLK1</th> <th>CLK0</th> <th>Main clock</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>32.768K*130=4.26 MHz</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>32.768K*65=2.13 MHz</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>2.13MHz/2</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>2.13MHz/4</td> </tr> <tr> <td>1</td> <td>-</td> <td>-</td> <td>32.768K*244=8 MHz</td> </tr> </tbody> </table>	CLK2	CLK1	CLK0	Main clock	0	0	0	32.768K*130=4.26 MHz	0	0	1	32.768K*65=2.13 MHz	0	1	0	2.13MHz/2	0	1	1	2.13MHz/4	1	-	-	32.768K*244=8 MHz
CLK2	CLK1	CLK0	Main clock																							
0	0	0	32.768K*130=4.26 MHz																							
0	0	1	32.768K*65=2.13 MHz																							
0	1	0	2.13MHz/2																							
0	1	1	2.13MHz/4																							
1	-	-	32.768K*244=8 MHz																							
3	IDLE	Idle 模式使能位。该位决定执行“SLEEP”指令后进入哪一种模式。 IDLE=“0”+SLEEP 指令=>sleep 模式 IDLE=“1”+SLEEP 指令=>idle 模式 * SLEEP 指令后面必须加 NOP 指令。 IDLE 模式: IDLE 位 = “1” + SLEEP 指令 + NOP 指令 SLEEP 模式: IDLE 位 = “0” + SLEEP 指令 + NOP 指令																								
2-1	BF[1:0]	LCD 驱动频率选择位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>BF1</th> <th>BF0</th> <th>Booster frequency</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>Fs</td> </tr> <tr> <td>0</td> <td>1</td> <td>Fs/4</td> </tr> <tr> <td>1</td> <td>0</td> <td>Fs/8</td> </tr> <tr> <td>1</td> <td>1</td> <td>Fs/16</td> </tr> </tbody> </table>	BF1	BF0	Booster frequency	0	0	Fs	0	1	Fs/4	1	0	Fs/8	1	1	Fs/16									
BF1	BF0	Booster frequency																								
0	0	Fs																								
0	1	Fs/4																								
1	0	Fs/8																								
1	1	Fs/16																								
0	CPUS	CPU 振荡源选择 0 从振荡器 (fs) 1 主振荡器 (fm)																								



6.2、红外遥控应用/PWM 波形的产生

AiP8P201A 能够很方便地产生红外载波信号和 PWM 标准波形。实现 IR 与 PWM 波形的功能要有如下结构配合：八位递减定时/计时器、高电平脉宽定时器、低电平脉宽定时器和 IR 控制寄存器。IR 系统框图如图 47 所示，IR 控制寄存器 (RE)、IOC90 (计数器 1、2 控制寄存器)、IOCA0 (高电平脉宽定时器、低电平脉宽控制寄存器)、IOCC0 (计数器 2 预设置寄存器)、IOCD0 (高电平脉宽定时器预设置寄存器)、IOCE0 (低电平脉宽定时器预设置寄存器) 决定 IROUT 引脚的波形输出。关于载波、高低电平时间在下面会作解释。

如果计数器 2 的时钟源频率为 FT (可由 IOC91 设置), 则

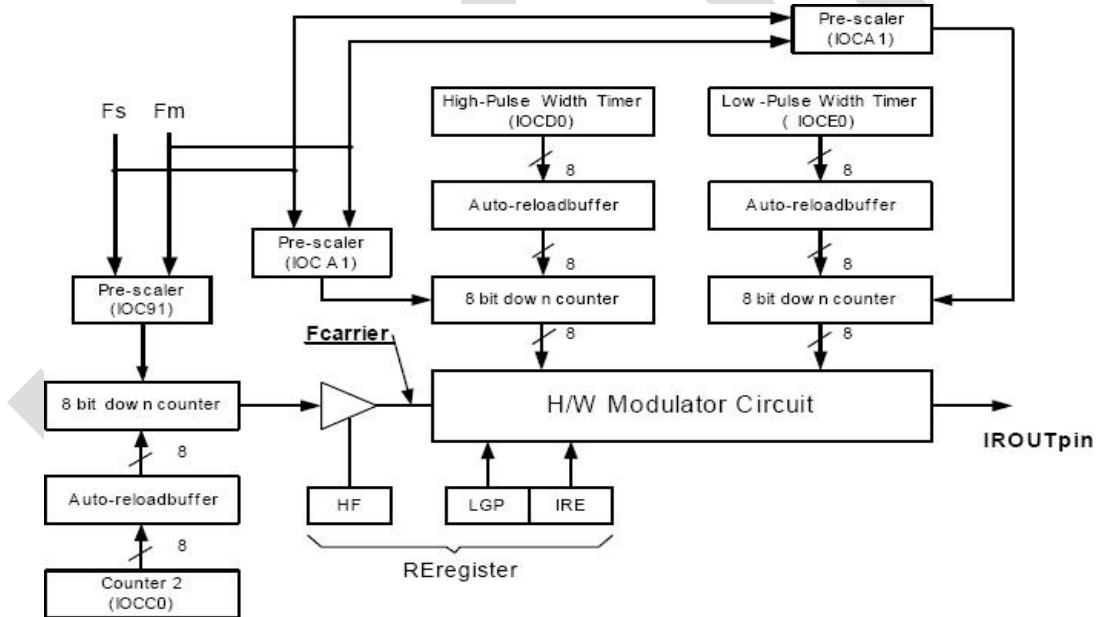
$$F_{\text{carrier}} = \frac{F_T}{2 * (1 + \text{decimal of counter2 preset value (IOCC0)} * \text{prescaler})}$$

如果高电平脉宽定时器时钟源频率为 FT (可由 IOCA1 设置), 则

$$T_{\text{highpulsetime}} = \frac{\text{prescaler} * (1 + \text{decimal of high pulse width timer value (IOCD0)})}{F_T}$$

如果低电平脉宽定时器时钟源频率为 FT (可由 IOCA1 设置), 则

$$T_{\text{low pulsetime}} = \frac{\text{prescaler} * (1 + \text{decimal of low pulse width timer value (IOCE0)})}{F_T}$$



注: Fm——主振荡器频率, Fs——从振荡器频率。

图 6-7 IR/PWM 系统框图

IROUT 引脚输出波形解释如下:

图 6-8 LGP=0, HF=1, 在低电平脉冲时间内 IROUT 输出调制载波波形。

图 6-9 LGP=0, HF=0, 在低电平脉冲时间内 IROUT 不会输出调制载波波形, 这时 IROUT 输出是由高、低电平脉冲时间决定, 这种模式下可产生 PWM 波形。



图 6-10 LGP=0, HF=1, 在低电平脉冲时间内 IROUT 输出调制载波波形。当 IRE 从高变化到低时, IROUT 输出波形将继续保持, 直到产生高电平脉宽定时器中断。

图 6-11 LGP=0, HF=0, 在低电平脉冲时间内 IROUT 不会输出调制载波波形, 而是由高、低电平脉冲时间决定, 在这种模式下可产生 PWM 波形。当 IRE 从高变化到低时, IROUT 输出波形将继续保持, 直到产生高电平脉宽定时器中断。

图 6-12 LGP=1, 当 LGP 置高电平时, 高电平脉宽定时器将不起作用, 所以 IROUT 输出由低电平脉宽定时器决定。

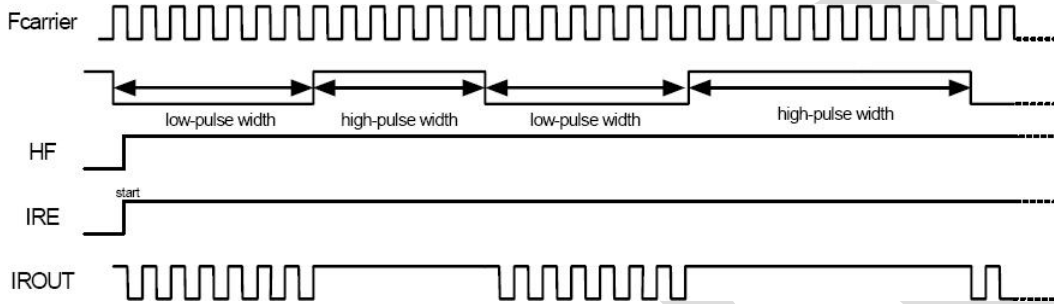


图 6-8 LGP=0, IROUT 引脚输出波形

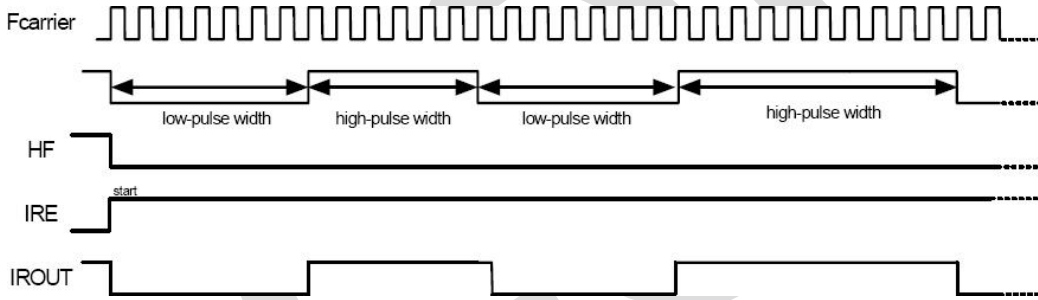


图 6-9 LGP=0, IROUT 引脚输出波形

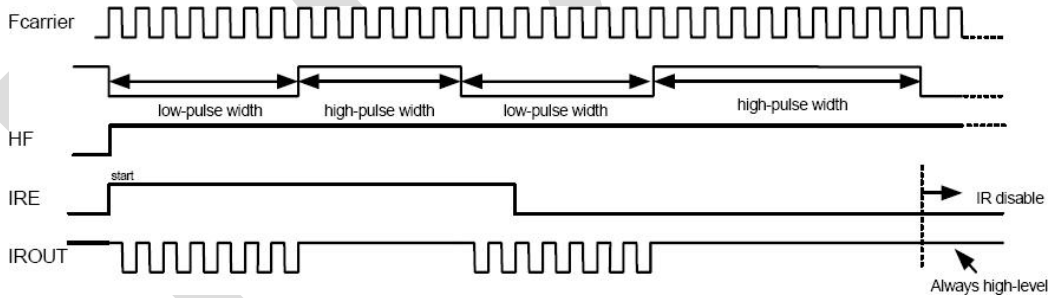


图 6-10 LGP=0, IROUT 引脚输出波形

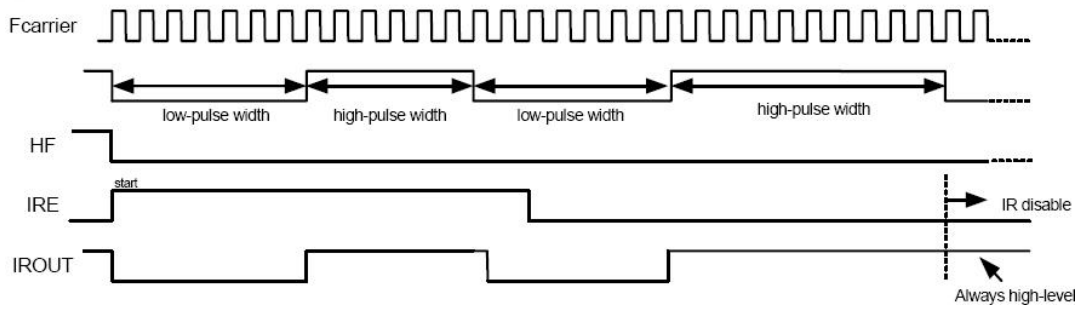


图 6-11 LGP=0, IROUT 引脚输出波形

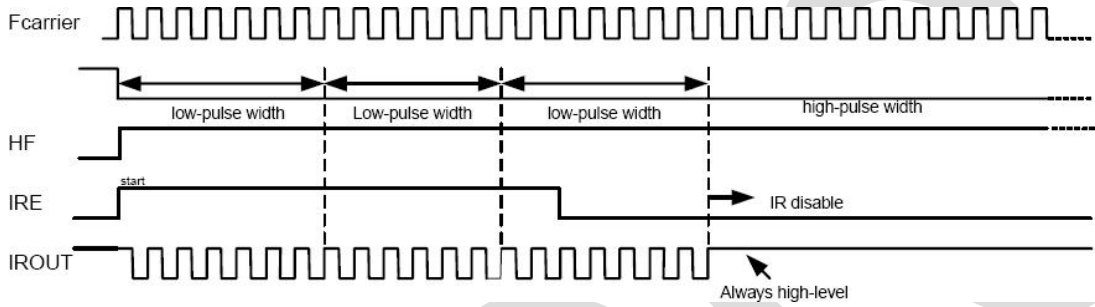


图 6-12 LGP=1, IROUT 引脚输出波形



IR/PWM 功能使能流程图如下:

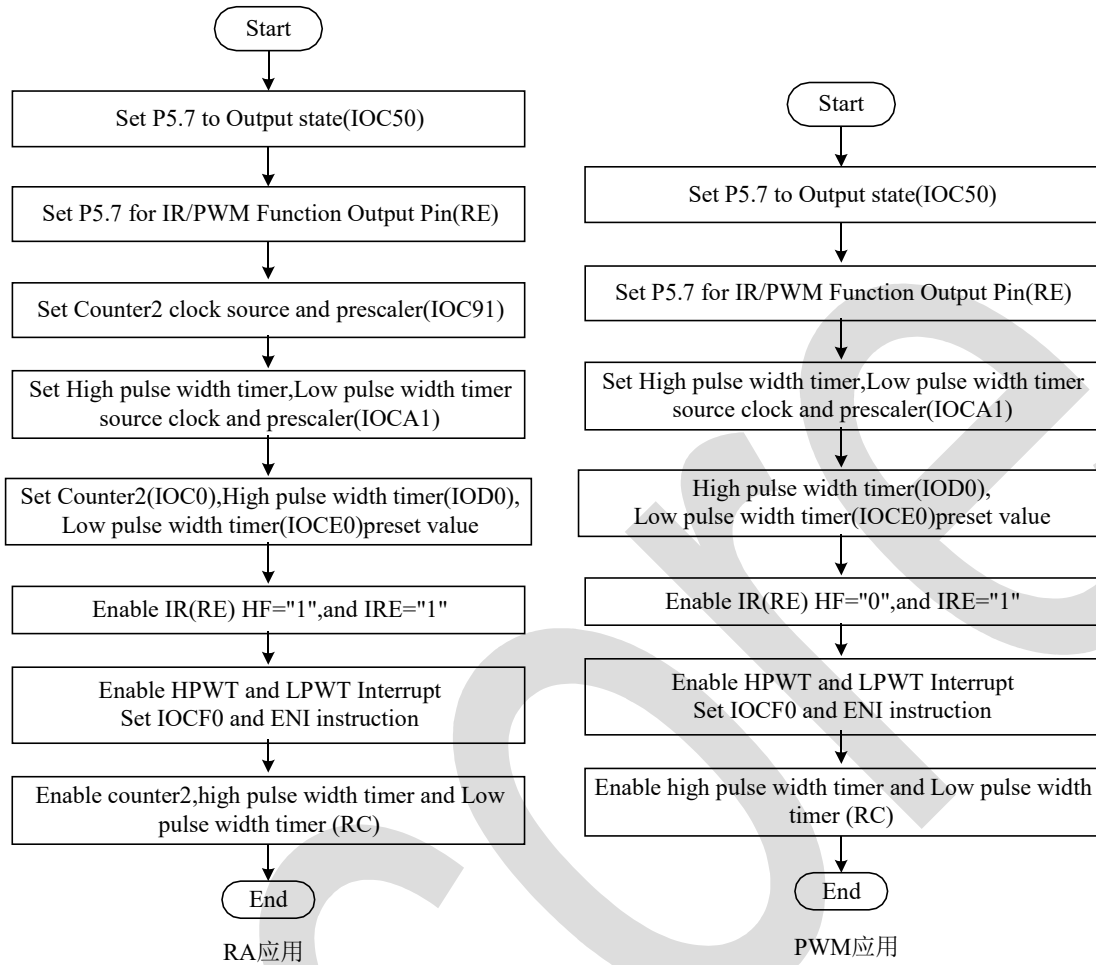


图 6-13 IR/PWM 功能使能流程图



7、程序代码烧录配置字

AiP8P201A 有一个字长的代码选择寄存器，它不是一般程序选择存储器的一部分。在单片机正常工作时，它不可被访问。

代码选择寄存器和用户 ID 寄存器配置如下：

寄存器中 Word1 用来写入用户 ID 代码。

表 7-1 配置字 Word1

Word1
Bit12~Bit0

代码选择寄存器 Word0 用作芯片功能设定，在烧录 OTP 时进行设置。

表 7-2 配置字 Word0

Word 0										
Bit12~10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
1	CYES	HLFS	ENWDTB	FSMD	FMMD1	FMMD0	HLP	PR2	PR1	PR0

位	字段	描述
12-10	-	一直被置“1”。
9	CYES	JMP、CALL指令周期选择位 0 1个周期 1 2个周期
8	HLFS	主、从振荡器选择位 0 当复位发生时CPU 选择从振荡器 1 当复位发生时CPU 选择主振荡器
7	ENWDTB	看门狗定时器使能位 0 使能 1 禁止
6	FSMD	从振荡器类型选择位 0 RC振荡模式（内部电容C） 1 XTAL模式（Xin、Xout）
5-4	FMMD[1:0]	LCD duty 选择位 FMMD1 FMMD0 Main oscillator type 0 0 RC type (external R, internal C) 0 1 XTAL type (R-OSCI, OSCO) 1 X PLL type
3	HLP	功耗选择位。如果系统通常工作在Green 模式下，必须要进行低功耗设置。若考虑功耗问题，推荐用户选择低功耗模式。 0 低功耗模式 1 高功耗模式
2-0	PR[2:0]	保护位，保护类型如下： PR2 PR1 PR0 Protect 1 1 1 Disable Other Enable



8、典型应用线路

8.1、应用线路 1

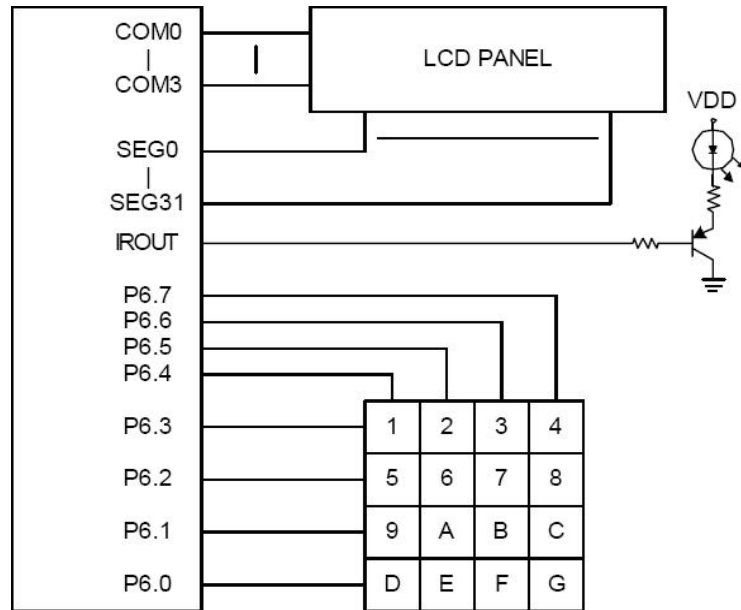


图 8-1 IROUT 控制外部 BJT 电路驱动红外发射二极管

8.2、应用线路 2

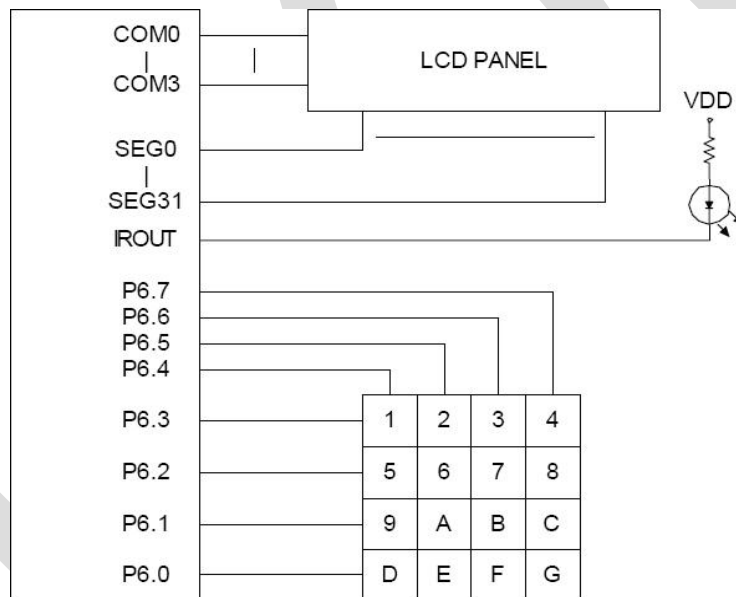


图 8-2 IROUT 直接驱动红外发射二极管



9、PAD 图与 PAD 坐标

9.1、PAD 图

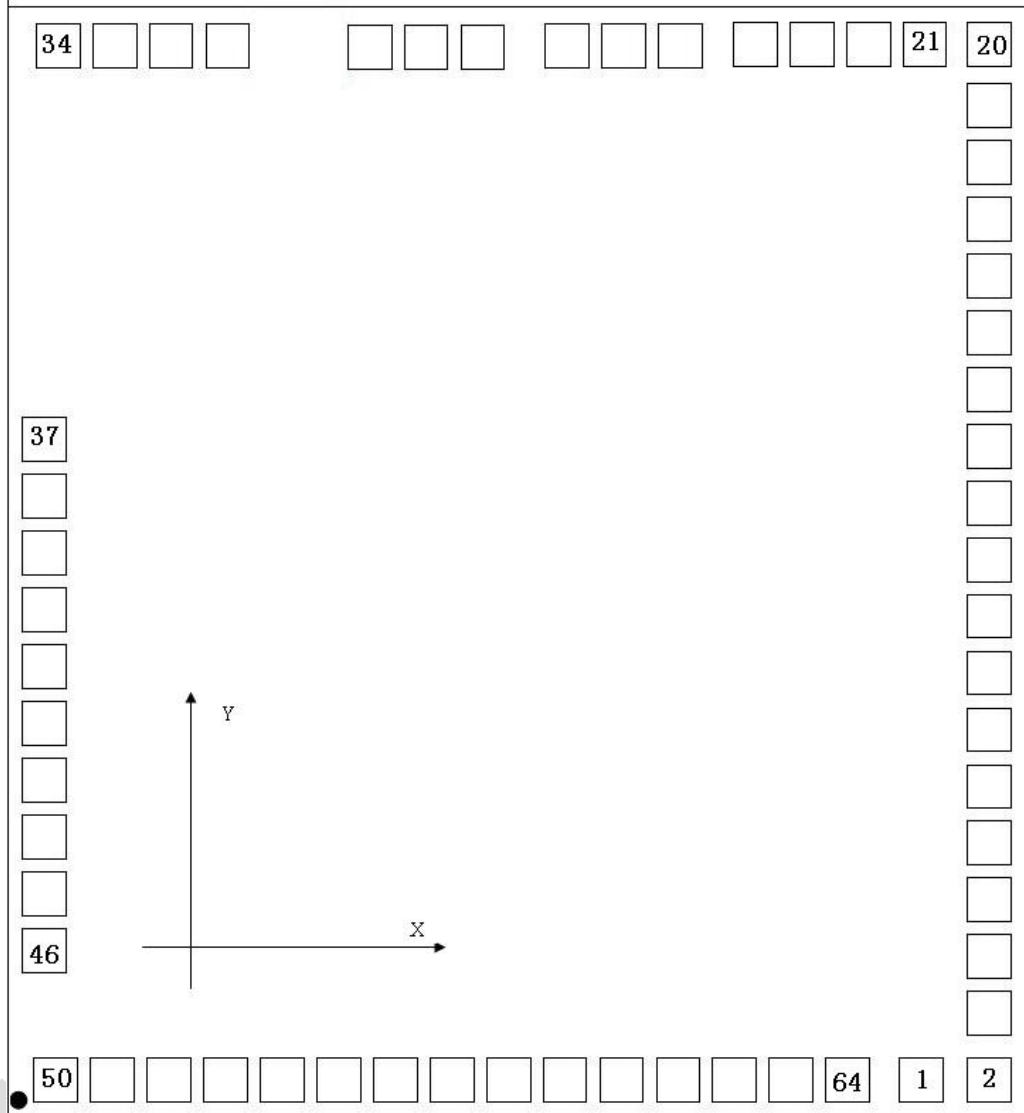


图 9-1 PAD 图



9.2、PAD 坐标

表 9-1 PAD 坐标

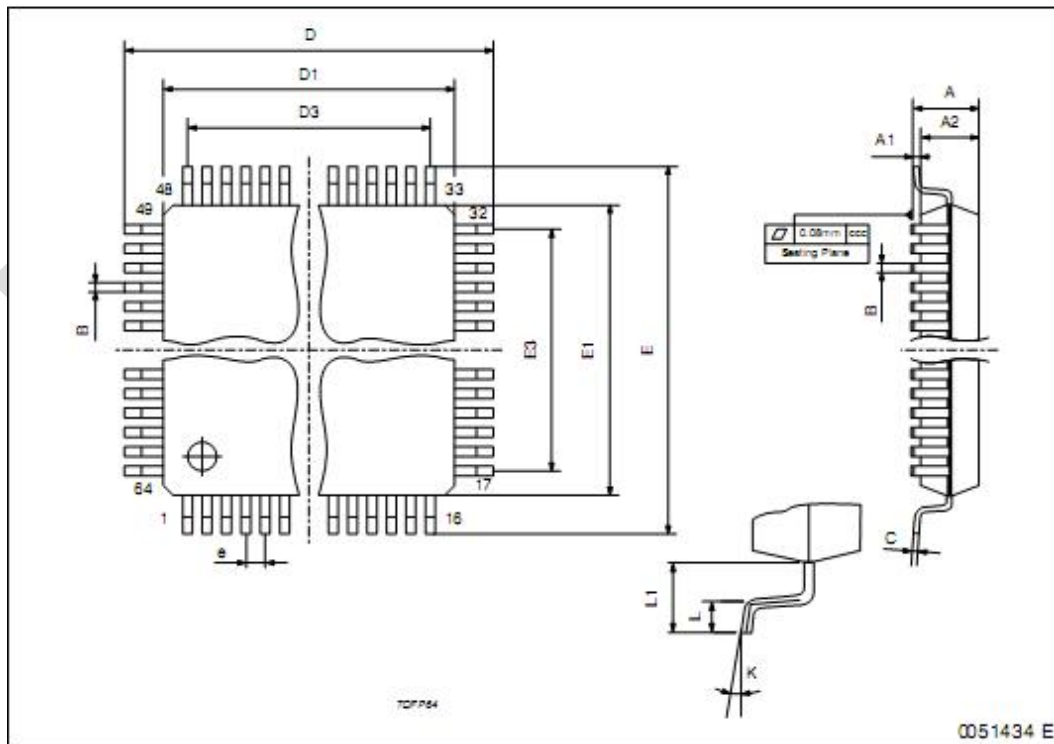
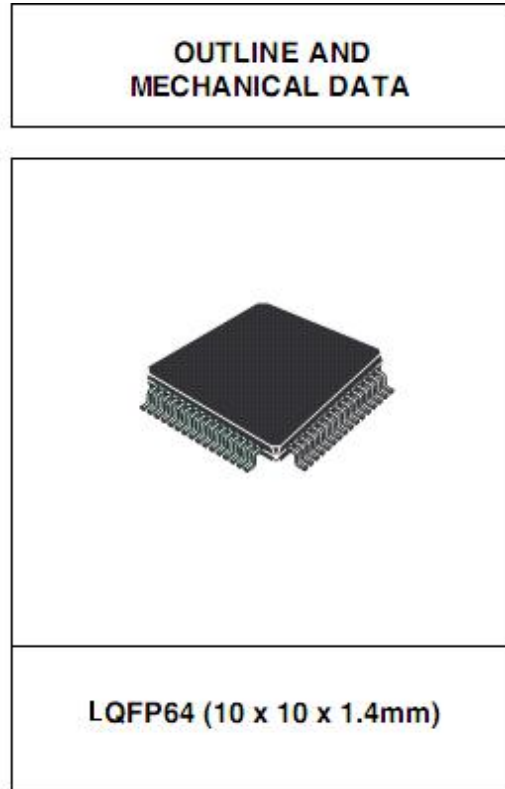
序号	名称	坐标	序号	名称	坐标
1	SEG15	(1774.4 , 68)	33	INT1	(204.4 , 2070.8)
2	SEG14	(1904.35 , 68)	34	TCC	(94.4 , 2070.8)
3	SEG13	(1904.35 , 195.3)	35	NC	\
4	SEG12	(1904.35 , 305.3)	36	NC	\
5	SEG11	(1904.35 , 415.3)	37	IROUT	(70 , 1305.5)
6	SEG10	(1904.35 , 525.3)	38	P4.0	(70 , 1195.5)
7	SEG9	(1904.35 , 635.3)	39	P4.1	(70 , 1085.5)
8	SEG8	(1904.35 , 745.3)	40	P4.2	(70 , 975.5)
9	SEG7	(1904.35 , 855.3)	41	P4.3	(70 , 865.5)
10	SEG6	(1904.35 , 965.3)	42	P4.4	(70 , 755.5)
11	SEG5	(1904.35 , 1075.3)	43	P4.5	(70 , 645.5)
12	SEG4	(1904.35 , 1185.3)	44	P4.6	(70 , 535.5)
13	SEG3	(1904.35 , 1295.3)	45	P4.7	(70 , 425.5)
14	SEG2	(1904.35 , 1405.3)	46	P8.7	(70 , 315.5)
15	SEG1	(1904.35 , 1515.3)	47	NC	\
16	SEG0	(1904.35 , 1625.3)	48	NC	\
17	COM3	(1904.35 , 1735.3)	49	NC	\
18	COM2	(1904.35 , 1845.3)	50	P8.6	(91.4 , 68)
19	COM1	(1904.35 , 1955.3)	51	P8.5	(201.4 , 68)
20	COM0	(1904.35 , 2074.3)	52	P8.4	(311.4 , 68)
21	VB	(1780.45 , 2074.3)	53	P8.3	(421.4 , 68)
22	VA	(1670.45 , 2074.3)	54	P8.2	(531.4 , 68)
23	VLCD2	(1560.45 , 2074.3)	55	P8.1	(641.4 , 68)
24	VLCD3	(1450.45 , 2074.3)	56	P8.0	(751.4 , 68)
25	/RESET	(1304.45 , 2070.8)	57	P5.7	(861.4 , 68)
26	GND	(1194.45 , 2070.8)	58	P5.6	(971.4 , 68)
27	R-OSCI	(1084.45 , 2070.8)	59	P5.5	(1081.4 , 68)
28	OSCO	(921.75 , 2065.1)	60	P5.4	(1191.4 , 68)
29	VDD	(811.75 , 2065.1)	61	P5.3	(1301.4 , 68)
30	XIN	(701.75 , 2065.1)	62	P5.2	(1411.4 , 68)
31	XOUT	(424.4 , 2070.8)	63	P5.1	(1521.4 , 68)
32	INT0	(314.4 , 2070.8)	64	P5.0	(1631.4 , 68)



10、封装尺寸与外形图

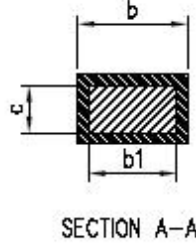
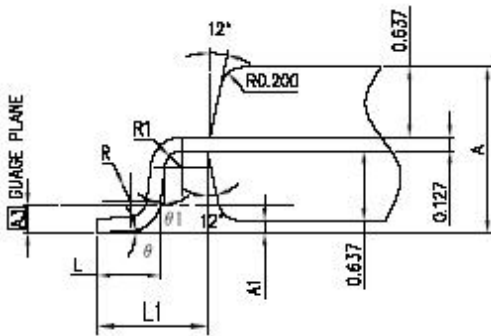
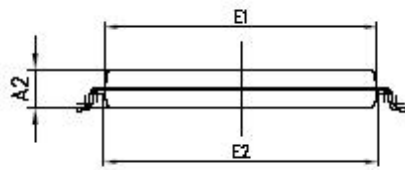
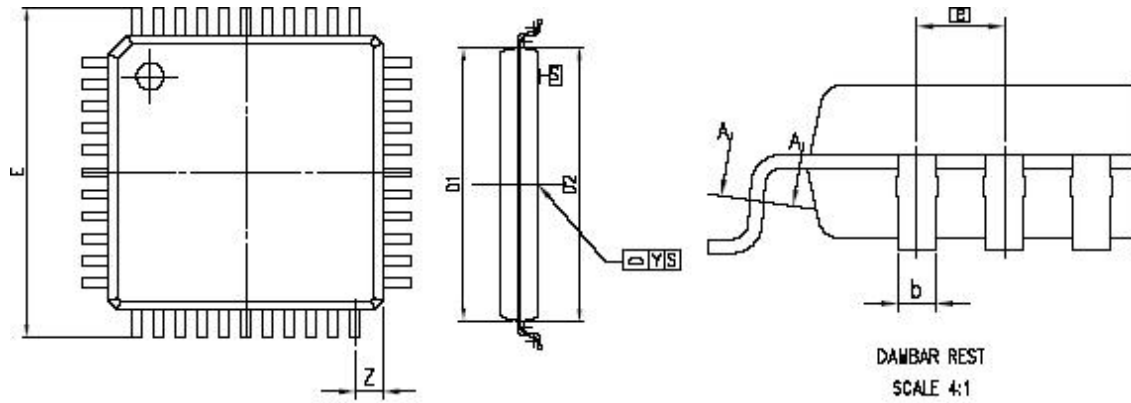
10.1、LQFP64 (10mm×10mm) 外形图与封装尺寸

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
A			1.60			0.063
A1	0.05		0.15	0.002		0.006
A2	1.35	1.40	1.45	0.053	0.055	0.057
B	0.17	0.22	0.27	0.0066	0.0086	0.0106
C	0.09			0.0035		
D	11.80	12.00	12.20	0.464	0.472	0.480
D1	9.80	10.00	10.20	0.386	0.394	0.401
D3		7.50			0.295	
e		0.50			0.0197	
E	11.80	12.00	12.20	0.464	0.472	0.480
E1	9.80	10.00	10.20	0.386	0.394	0.401
E3		7.50			0.295	
L	0.45	0.60	0.75	0.0177	0.0236	0.0295
L1		1.00			0.0393	
K	0° (min.), 3.5° (min.), 7° (max.)					
ccc			0.080			0.0031





10.2、LQFP44 外形图与封装尺寸



DAIBAR REST
SCALE 4:1

Symbol	Min	Nom	Max
A	-----	-----	1.63
A1	0.015	-----	0.020
A2	1.30	1.40	1.50
A3	-----	0.254	-----
b	0.320	0.370	0.420
b1	0.300	0.350	0.400
c	-----	0.127	-----
D1	9.85	9.95	10.05
D2	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.85	9.95	10.05
E2	9.90	10.00	10.10
GA	-----	0.800	-----
L	0.42	-----	0.72
L1	0.95	1.00	1.15
R	0.1	-----	0.25
R1	0.1	-----	-----
θ	0	-----	10°
φ1	0	-----	-----
y	-----	-----	0.1
Z	-----	1.00	-----



11、声明及注意事项

11.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联苯 (PB Bs)	多溴联苯醚 (PB DEs)	邻苯二甲酸二丁酯 (DBP)	邻苯二甲酸丁苄酯 (BBP)	邻苯二甲酸二(2-乙基己基)酯 (DEHP)	邻苯二甲酸二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

11.2、注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。



无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8P201A-AX-C001



无锡中微爱芯电子有限公司

国芯思辰（深圳）科技有限公司

深圳公司:深圳市福田区石厦街新天世纪商务中心A座1513室

公司网址:www.zhongke-ic.com

联系电话:0755-82565229