



# AiP8P103A

## 2K OTP ROM 的 AD 型 8 位微控制器

### 产品说明书

说明书发行履历：

版本	发行时间	新制/修订内容
V0.0	2017-07	新制
V0.1	2017-10	修订
V0.2	2018-01	修订
V1.0	2019-08	修订



## 1、概述

### 1.1、说明

AiP8P103A 是采用低功耗高速 CMOS 工艺设计开发的 8 位单片机，该控制器有片内 2K×13 位一次性编程 ROM(OTP-ROM)。其主要特点如下：

### 1.2、特性

- CPU 配置
  - 2K×13 位片内 ROM
  - 80×8 位片内寄存器(SRAM)
  - 8 级堆栈用于子程序嵌套
  - 5V/4MHz 工作条件下耗电流低于 1.5mA
  - 3V/32kHz 工作条件下耗电流典型值为 15μA
  - 休眠模式下耗电流典型值为 2μA
- I/O 端口配置
  - 3 组双向 I/O 端口:P5,P6,P7
  - 18 I/O 引脚
  - 唤醒端口:P5
  - 8 个可编程下拉 I/O 引脚 (P50~P57)
  - 16 个可编程上拉 I/O 引脚 (P50~P57)(P60~P67)
  - 8 个可编程漏极开路 I/O 引脚 (P60~P67)
  - 14 个可编程高灌 I/O 引脚 (P51~P54, P56~P57) (P60~P67)
  - 外部中断:P60
- 工作电压范围
  - 2.3V~5.5V at -40℃~85℃
- 工作频率范围(基于 2 个时钟周期)
  - 晶振模式: DC ~ 16MHz, 4.5V;DC ~ 8MHz, 3V; DC ~ 4 MHz; 2.1V
  - ERC 模式: DC ~ 2MHz, 2.1V;
  - IRC 模式: 振荡模式: 16MHz, 4MHz, 1MHz, 8MHz
- 快速启动时间, 在 XT 模式(VDD: 5V, 晶振: 4MHz, C1/C2: 15pF)下只需 0.8ms, 在 IRC 模式(VDD: 5V, IRC: 4MHz)下只需 10μs。
- 外设配置
  - 8 位实时时钟/计数器(TCC), 其时钟源、边沿触发和溢出中断可选
  - 4 级可编程电压检测(LVD): 4.5V, 4.0V, 3.3V, 2.2V
  - 上电复位和可编程电压复位 POR: 1.8V(默认), (LVR): 4.0V, 3.5V, 2.7V
  - 8 通道解析度为 12 位的模数转换器
  - 一对比较器或 OP(偏移电压: 小于 10mV)
  - 两个脉宽调制器(PWM), 8 位分辨率
- 10 个可用中断
  - TCC 溢出中断
  - 输入端口状态改变中断 (可唤醒休眠模式)
  - 外部中断
  - ADC 转换完成中断
  - 比较器状态改变中断
  - 低电压检测(LVD)中断
  - PWM1~2 周期匹配中断
  - PWM1~2 占空比匹配中断
- 特性
  - 可编程的自由运行看门狗定时器 (4.5ms:18ms)
  - 休眠省电模式
  - 上电电压侦测器
  - 高抗 EFT 特性(4MHz 及以下抗 EFT 性能更好)
- 封装形式: SOP8/SOP14/SOP16/SOP20



表 835-11

# 无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

版次:B3

编号: AiP8P103A-AX-B007

表 1-1 AiP8P103A 型号

型号	全称	封装	备注
AiP8P103A	AiP8P103ABO	SOP8	-
	AiP8P103ADO	SOP14	-
	AiP8P103AEO	SOP16	-
	AiP8P103AGO	SOP20	-



## 2、功能框图及引脚说明

### 2.1、功能框图

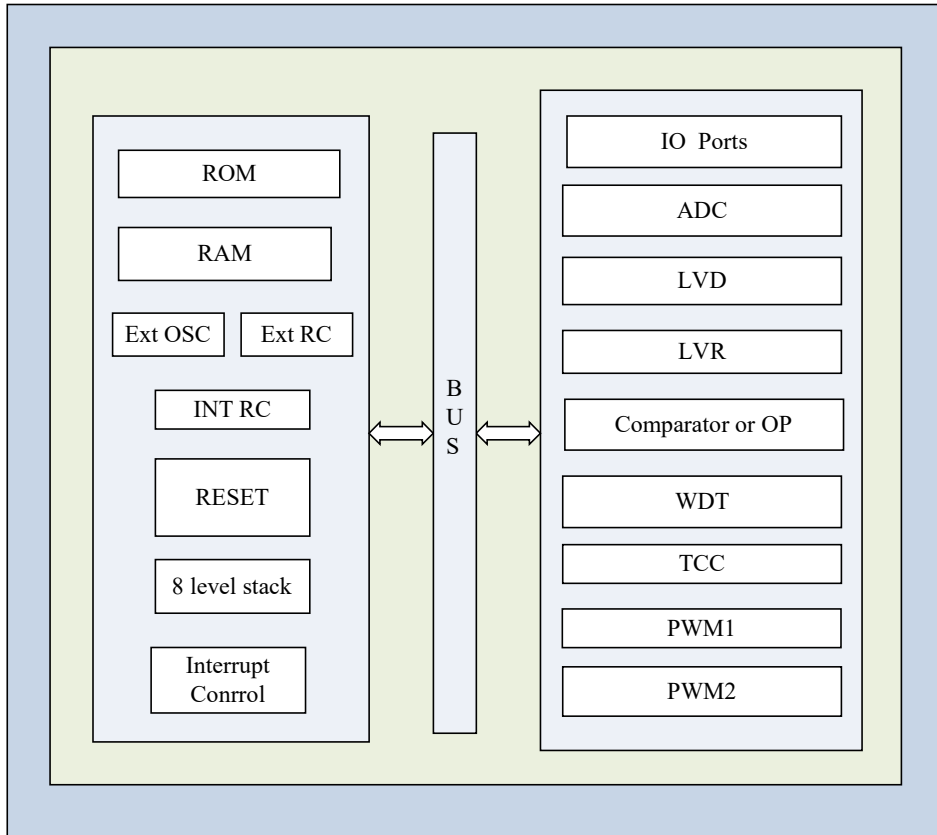


图 2-1 功能框图



2.2、引脚排列图

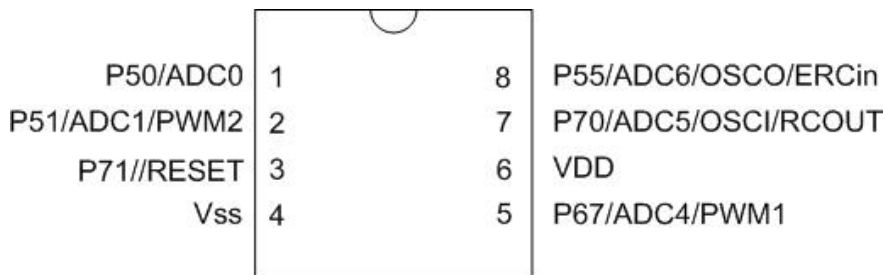


图 2-2 SOP8 引脚排列图

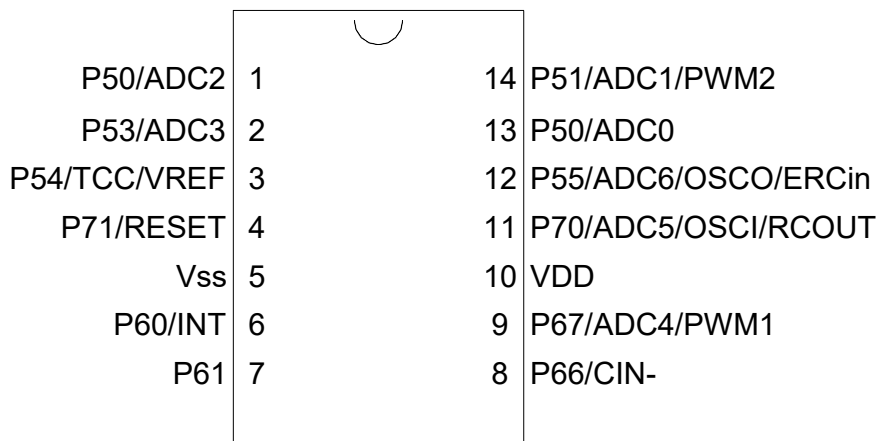


图 2-3 SOP14 引脚排列图

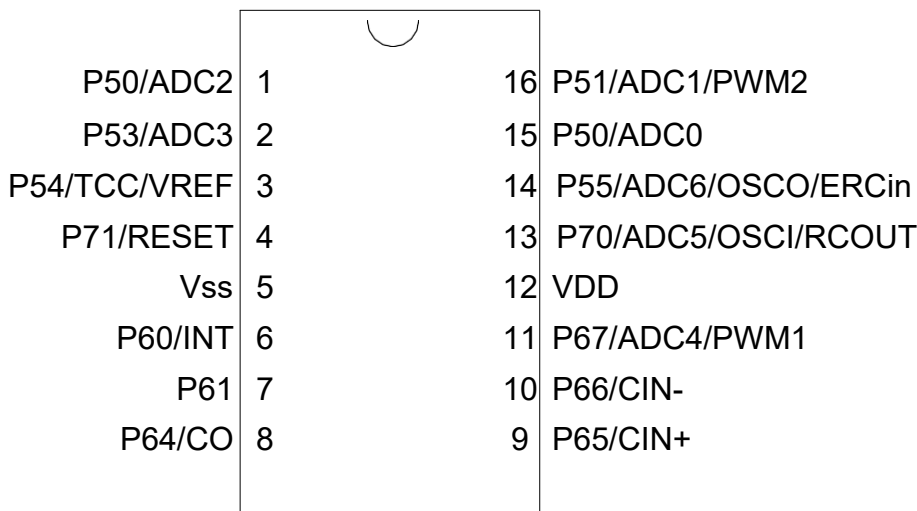


图 2-4 SOP16 引脚排列图



P56	1	20	P57/ADC7
P50/ADC2	2	19	P51/ADC1/PWM2
P53/ADC3	3	18	P50/ADC0
P54/TCC/VREF	4	17	P55/ADC6/OSCO/ERCin
P71/RESET	5	16	P70/ADC5/OSCI/RCOUT
Vss	6	15	VDD
P60/INT	7	14	P67/ADC4/PWM1
P61	8	13	P66/CIN-
P62	9	12	P65/CIN+
P63	10	11	P64/CIN+

图 2-5 SOP20 引脚排列图

### 2.3、引脚说明

表 2-1 AiP8P103A 引脚说明

符号	功能	输入类型	输出类型	功能
P50	P50	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉和引脚状态改变唤醒
	ADC0	AN	-	ADC 输入通道 0
P51	P51	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱动、高灌和引脚状态改变唤醒
	ADC1	AN	-	ADC 输入通道 1
	PWM2	-	CMOS	PWM2 输出
P52	P52	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱动、高灌和引脚状态改变唤醒
	ADC2	AN	-	ADC 输入通道 2
P53	P53	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱动、高灌和引脚状态改变唤醒
	ADC3	AN	-	ADC 输入通道 3
P54	P54	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱动、高灌和引脚状态改变唤醒
	TCC	ST	-	实时时钟/计数器的时钟输入
	VREF	AN	-	ADC 外部参考电压
P55	P55	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉和引脚状态改变唤醒
	ADC6	AN	-	ADC 输入通道 6
	OSCO	-	XTAL	晶体振荡器/陶瓷谐振器的时钟输出引脚
	ERCin	AN	-	外部 RC 振荡器输入引脚
P56	P56	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱



				动、高灌和引脚状态改变唤醒
P57	P57	ST	CMOS	双向 I/O 引脚, 可编程内部下拉、内部上拉、高驱动、高灌和引脚状态改变唤醒
	ADC7	AN	-	ADC 输入通道 7
P60//INT	P60	ST	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
	/INT	ST	-	外部中断引脚
P61~P63	P61~P63	ST	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
P64/CO	P64	-	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
	CO	ST	-	比较器输出
P65/CIN+	P65	ST	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
	CIN+	ST	-	比较器同向端
P66/CIN-	P66	ST	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
	CIN-	ST	-	比较器反向端
P67	P67	ST	CMOS	双向 I/O 引脚, 可编程漏极开路、内部上拉、高驱动和高灌
	ADC4	AN	-	ADC 输入通道 4
	PWM1	-	CMOS	PWM1 输出
P70	P70	P70	-	双向 I/O 引脚
	ADC5	AN	-	ADC 输入通道 5
	OSCI	XTAL	-	晶体振荡器/陶瓷谐振器的时钟输入引脚
	ROCUT	-	CMOS	内部 RC 振荡器的时钟输出引脚 外部 RC 振荡器的时钟输出引脚(漏极开路)
P71	P71	ST	CMOS	双向 I/O 引脚 (漏极开路)
	/RESET	ST	CMOS	系统复位引脚 (需要外部上拉)
VDD	VDD	Power	-	电源
VSS	VSS	Power	-	地

注: ST: 施密特触发输入引脚; AN: 模拟引脚; CMOS: CMOS 输出; XTAL: 晶体振荡器/陶瓷谐振器的振荡引脚



### 3、电特性

#### 3.1、极限参数

表 3-1 极限参数

参数名称	符号	最小	最大	单位
工作电压	VDD	GND-0.3	+6.5	V
输入电压	VI	GND-0.3	VDD+0.3	V
输出电压	VO	GND-0.3	VDD+0.3	V
工作温度	TOPR	-40	+85	°C
储存温度	TSTG	-60	+150	°C
焊接温度	TL	-	+245	°C

注：除非另有规定， $T_{amb}=25^{\circ}\text{C}$ 

#### 3.2、电气特性

##### 3.2.1、直流参数

表 3-2 直流参数

参数名称	符号	测试条件	最小	典型	最大	单位
晶振: VDD to 5V	FXT	指令周期为 2 个时钟周期	32.768k	4	16	MHz
ERC: VDD to 5V	ERC	R: 5.1K, C: 100 pF	760	950	1140	kHz
输入高电压 (施密特触发)	VIH1	Ports 5, 6, 7	0.7VDD	-	VDD+0.3	V
输入低电压 (施密特触发)	VIL1	Ports 5, 6, 7	-0.3V	-	0.3VDD	V
输入高临界电压 (施密特触发)	VIHT1	/RESET	-	1.8	-	V
输入低临界电压 (施密特触发)	VILT1	/RESET	-	1.8	-	V
输入高临界电压 (施密特触发)	VIHT2	TCC, INT	0.7VDD	-	VDD+0.3	V
输入低临界电压 (施密特触发)	VILT2	TCC, INT	-0.3V	-	0.3VDD	V
输出高电压 (Ports 5, 6, 7)	IOH1	VOH = 0.9VDD	-	-3.4	-	mA
输出高电压 (Ports 51~54, 56~57,60~67)	IOH2		-	-8	-	
输出低电压 (Ports 5, 6, 7)	IOL1	VOL = 0.1VDD	-	13	-	mA
输出低电压 (Ports 51~54,	IOL2		-	31	-	





56~57,60~67)						
低电压复位电平	LVR1	Ta = 25°C	2.41	2.7	2.9	V
		Ta = -40~85°C	2.14	2.7	3.25	V
低电压复位电平	LVR2	Ta = 25°C	3.1	3.5	3.92	V
		Ta = -40~85°C	2.73	3.5	4.25	V
低电压复位电平	LVR3	Ta = 25°C	3.56	4.0	4.43	V
		Ta = -40~85°C	3.16	4.0	4.81	V
上拉电流	IPH	激活上拉,输入引脚接 VSS	-	70	-	μA
下拉电流	IPL	激活下拉,输入引脚接 Vdd	-	40	-	μA
掉电电流	ISB1	所有输入引脚和 I/O 引脚接 VDD, 输出悬空引脚,WDT 禁止	-	1.0	2.0	μA
掉电电流	ISB2	所有输入引脚和 I/O 引脚接 VDD, 输出悬空引脚, WDT 使能	-	-	10	μA
2 个时钟周期的工作供电电流 (VDD=3V)	ICC1	/RESET='高', Fosc=32.768kHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 禁止	-	15	20	μA
2 个时钟周期的工作供电电流 (VDD=3V)	ICC2	/RESET='高', Fosc=32.768kHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 使能	-	15	25	μA
2 个时钟周期的工作供电电流	ICC3	/RESET='高', Fosc=4MHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 使能	-	1.5	1.7	mA
2 个时钟周期的工作供电电流	ICC4	/RESET='高', Fosc=10MHz (晶振类型, CLKS="0"), 输出悬空引脚, WDT 使能	-	2.5	3.0	mA

### 3.2.2 、内部 RC 电气特性

表 3-3 内部 RC 电气特性

内部 RC	漂移率				
	湿度	电压	最小	典型	最大
4MHz	25°C	5V	3.92MHz	4MHz	4.08MHz
16MHz	25°C	5V	15.68MHz	16MHz	16.32MHz
1MHz	25°C	5V	0.98MHz	1MHz	1.02MHz
8MHz	25°C	5V	7.84MHz	8MHz	8.16MHz

注: Ta=25°C, VDD=5.0V, VSS=0V



3.2.3、内部 RC 电气特性

表 3-4 内部 RC 电气特性

内部 RC	漂移率				
	湿度	电压	最小	典型	最大
4MHz	-40~85°C	2.1~5.5V	3.80MHz	4MHz	4.20MHz
16MHz	-40~85°C	2.1~5.5V	15.2MHz	16MHz	16.8MHz
1MHz	-40~85°C	2.1~5.5V	0.95MHz	1MHz	1.05MHz
8MHz	-40~85°C	2.1~5.5V	7.60MHz	8MHz	8.40MHz

注: Ta=-40~85°C, VDD=2.1~5.5V, VSS=0V

3.2.4、AD 转换特性

表 3-5 AD 转换特性

参数名称	符号	测试条件	最小	典型	最大	单位	
模拟参考电压	V <sub>AREF</sub>	V <sub>AREF</sub> -V <sub>ASS</sub> ≥2.5V	2.5	-	V <sub>DD</sub>	V	
	V <sub>ASS</sub>		V <sub>SS</sub>	-	V <sub>SS</sub>	V	
模拟输入电压	VAI	-	V <sub>ASS</sub>	-	V <sub>AREF</sub>	V	
模拟供电电流	IAI1	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> = 0.0V FS*1=100kHz FIN*1= 1kHz (VREF 来至内部 V <sub>DD</sub> )	I <sub>vdd</sub>	-	1000	1400	μA
			I <sub>vref</sub>	-	-	10	μA
模拟供电电流	IAI2	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> = 0.0V FS*1=100kHz FIN*1= 1kHz (VREF 来至外部 VREF 引脚)	I <sub>vdd</sub>	-	-	900	μA
			I <sub>vref</sub>	-	-	500	μA
分辨率	RN	-		12		Bits	
线性误差	INL	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> =0.0V, FS*1=100kHz, FIN*1= 1kHz	-	-	±4	LSB	
差分非线性误差	DNL	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> = 0.0V, FS*1=100kHz FIN*1= 1kHz	-	-	±1	LSB	
全局误差	FSE	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> = 0.0V, FS*1=100kHz	-	-	±8	LSB	
偏移误差	OE	V <sub>AREF</sub> =V <sub>DD</sub> = 5.0V, V <sub>ASS</sub> = 0.0V, FS*1=100kHz	-	-	±4	LSB	
ADC 输入通道外部阻值	ZAI	-	-	-	10	KΩ	
ADC 时钟周期	TAD	V <sub>DD</sub> =V <sub>AREF</sub> =5.0V, V <sub>ASS</sub> = 0.0V	1	-	-	μA	
采样和保持时间	Tsh	V <sub>DD</sub> =3~5.5V, V <sub>ASS</sub> = 0.0V, Ta=25°C	4	-	-	μA	
		V <sub>DD</sub> =2.5~3V, V <sub>ASS</sub> = 0.0V, Ta=25°C	16	-	-		
A/D 转换时间	TCN	V <sub>DD</sub> =2.5~5.5V	14	-	24	TAD	



(包 S/H 时间)		$V_{ASS} = 0.0V$				
“ADRUN”位置 位和开始第一个 TAD 之间的延时	TADD1	$VDD=2.5\sim 5.5V$ $V_{ASS} = 0.0V$	0.5	-	-	TAD
供电电源抑制比	PSRR	$V_{AREF} = 2.5V,$ $V_{AREF}=2.5V, V_{ASS}=0V,$ $V_{IN}^{*1}=0V\sim 2.5V, FS^{*1}=25kHz$	-	-	2	LSB
1/4 VDD 精度	$V_{1/4VDD}$	-	-	$\pm 3$	-	%

注:  $T_a=25^{\circ}C$ ,  $VDD=5.0V$ ,  $VSS=0V$

注: 1. FS 是采样率, 也叫转换率。FIN 是输入测试正弦波频率

2. 这些参数为理想值, 未经测试, 仅供设计参考。

### 3.2.5、比较器特性

表 3-6 比较器特性

参数名称	符号	测试条件	最小	典型	最大	单位
输入补偿电压	VOS	-	-	-	10	mV
通用模式输入电 压范围	Vcm	-	GND	-	VDD	V
比较器供电电流	ICO	$C_o=0V, T_a=-40\sim 85^{\circ}C$	-	160	-	$\mu A$
响应时间	TRS	$V_{REF}=1.0V, V_{RL}=5V,$ $RL=5.1k, CL=15p$ (注 <sup>1</sup> )	-	1	-	$\mu A$
大信号响应时间	TLRS	$V_{REF}=2.5V, V_{RL} = 5V,$ $RL = 5.1k$ (注 <sup>2</sup> )	-	250	-	$\mu A$
输出灌电流	IOL	$V_i(-) = 1V, V_i(+)=0V,$ $V_o = GND+0.5V$ (注 <sup>3</sup> )	-	12	-	mA
饱和电压	VSAT	$V_i(-)=1V, V_i(+)=0V,$ $IOL \leq 4mA$ (注 <sup>3</sup> )	-	0.2	0.4	V

注:  $T_a=25^{\circ}C$ ,  $VDD=5.0V$ ,  $VSS=0V$

注: 1. 这些参数为理论值 (未经测试), 仅供设计参考。

2 明确的响应时间是在  $0V\sim VDD$  输入阶, 最大阶为  $1/2*VDD$ 。

3 驱动能力由数字输出模块决定。

### 3.2.6、OP 特性

表 3-7 OP 特性

参数名称	符号	测试条件	最小	典型	最大	单位
输入补偿电压	VOS	$V_{in+}=0V$	-	-	10	mV
回转比	SR	$T_a=-40\sim 85^{\circ}C$	-	1.5	-	$V/\mu A$
输入电压范围	IVR		0	-	5	V
输出电压范围	OVS	$V_{ip}=0V, I_L=1.0mA$ $T_a=-40\sim 85^{\circ}C$	-	123	-	mV
		$V_{ip}=5V, I_L=1.0mA$ $T_a=-40\sim 85^{\circ}C$	-	4.68	-	V
OP 供电电流	IOP	$T_a=-40\sim 85^{\circ}C$	-	255	-	$\mu A$
电源抑制比	PSRR	$T_a=-40\sim 85^{\circ}C$	-	75	-	dB



通用模式抑制比	CMRR	$0V \leq V_{CM} \leq V_{DD}$	-	90	-	dB
增益带宽积	GBP	$R_L=1\text{Meg}, C_L=100\text{p}$	-	2.6	-	MHz

注:  $T_a=25^\circ\text{C}$ ,  $V_{DD}=5.0\text{V}$ ,  $V_{SS}=0\text{V}$

### 3.2.7、VREF2V/3V/4V 特性

表 3-8 VREF2V/3V/4V 特性

参数名称	符号	测试条件	最小	典型	最大	单位
供电电压	VDD	-	2.1	-	5.5	V
DC 供电电流	I <sub>VDD</sub>	No load	-	-	250	μA
参考电压输出	Vref	2V, 3V, 4V	-	±1	1.75	%
参考电压准备时间	Warn up time	$V_{DD}=V_{DD_{min}} - 5.5\text{V}$ , $C_{load} = 19.2\text{pF}$ $R_{load}=15.36\text{K}\Omega$	-	38	50	μs
最小供电电压	VDD <sub>min</sub>	-	-	Vref + 0.2*	-	V

注:  $T_a=-40\sim 85^\circ\text{C}$ ,  $V_{DD}=5.0\text{V}$ ,  $V_{SS}=0\text{V}$

\*VDD<sub>min</sub>: 不能工作在 (Vref+0.1V), 但有微弱的 PSRR。

### 3.2.8、AC 电气特性

表 3-9 AC 电气特性

参数名称	符号	测试条件	最小	典型	最大	单位
输入 CLK 占空比	Dclk	-	45	50	55	%
指令周期 (CLKS="0")	Tins	晶振类型	125	-	DC	ns
上电复位 release 后延迟时间	Tpor <sup>1</sup>	FSS0=1(16kHz)	-	16±30%	-	ms
/Reset, WDT, 和 LVR release 后延迟时间	Trstrl	晶振类型	-	WSTO <sup>2</sup> +510/Fm	-	μs
			-	WSTO <sup>2</sup> +8/Fs	-	μs
		IRC 类型	-	WSTO <sup>2</sup> +8/Fm	-	μs
			-	WSTO <sup>2</sup> +8/Fs	-	μs
/RESET 引脚复位后保持时间	Trsth1	-	1μs	-	-	
LVR 引脚复位后保持时间	Trsth2	-	1μs	-	-	
看门狗定时器溢出时间	Twdt <sup>1</sup>	FSS0=1 (16kHz)	-	16±30%	-	ms
输入引脚启动时间	Tset	-	-	0	-	ns
输入引脚保持时间	Thold	-	15	20	25	ns
输出引脚延迟时间	Tdely	Cload=20 pF	-	20	-	ns

注:  $T_a=25^\circ\text{C}$ ,  $V_{DD}=5.0\text{V} \pm 5\%$ ,  $V_{SS}=0\text{V}$

1、Tpor 和 Twdt 16±30%, 副频 FSS0=1(16kHz), 温度范围 40~85°C, 电压  $V_{DD}=2.1\sim 5.5\text{V}$

2、WSTO: 定义振荡器的启动时间



## 4、功能介绍

### 4.1、操作寄存器

#### 4.1.1、R0 (间接寻址寄存器)

R0 并非物理实现的寄存器。它用作一个间接寻址指针，任何使用 R0 作为存取数据指针的指令，实际上存取的是 RAM 选择寄存器(R4)所指向的 RAM 地址。

#### 4.1.2、R1(定时时钟/计数器)

- 对来自 TCC 引脚的外部信号沿(边沿由 CONT 寄存器的第 5 位(TE)设置)或对内部指令周期时钟进行加 1 计数
- 与其它寄存器一样可读写
- TCC 预分频计数器分配给 TCC 使用
- 下列任何一种情况发生，CONT 寄存器内容被清零
  - 给 TCC 寄存器赋值
  - 给 TCC 预分频位赋值(CONT 寄存器的第 3,2,1,0 位)
  - 上电复位，/RESET 复位，或 WDT 溢出复位

#### 4.1.3、R2 (程序计数器)和堆栈

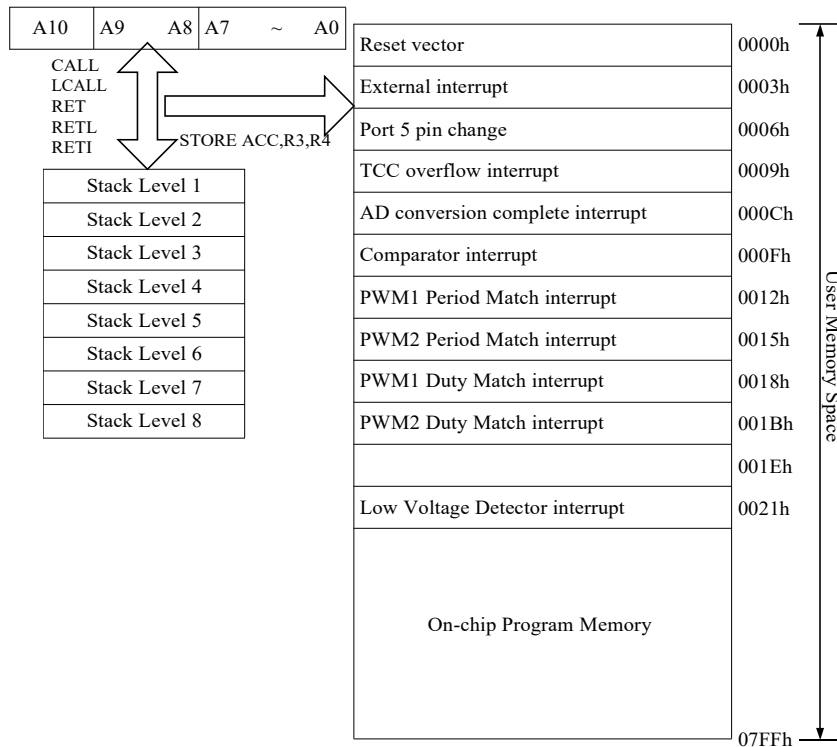


图 4-1 程序存储器结构

- R2 和硬件堆栈是 11 位宽，它的结构于数据存储配置表中有描述。
- 产生 2K×13 位片内 OTP ROM 地址以寻址相应的程序指令码。一个程序页是 1024



字长。

- 复位时 R2 的所有位都被置为“0”。
- "JMP" 指令可直接加载程序计数器的低 10 位。因此, "JMP"指令允许 PC 跳转到一个程序页的任一位置。
- "CALL"指令首先加载 PC 的低 10 位, 然后将 PC+1 推入堆栈。因此, 子程序入口地址可位于一个程序页的任一位置。
- "LJMP" 指令直接加载程序计数器的低 11 位(A0~A10), 因此, "LJMP"指令允许 PC 跳转到 2K(2<sup>11</sup>)空间内的任一位置。
- "LCALL" 指令首先加载 PC 的低 11 位(A0~A10), 然后将 PC+1 推入堆栈, 因此, 子程序入口地址可位于 2K(2<sup>11</sup>)空间内的任一位置。
- "RET" ("RETL k", "RETI") 指令将栈顶值加载到当前 PC。
- "ADD R2, A" 可将一个相对地址与当前 PC 相加, PC 的第九位及以上各位逐次递增。
- "MOV R2, A" 可从"A"寄存器加载一个地址到 PC 的低 8 位, PC的第九位及以上各位保持不变。
- 任何(除“ADD R2,A”指令外)向 R2 写入值的指令(例如. "MOV R2, A", "BC R2, 6")都会使 PC 的第九位与第十位(A8~A9)保持不变。
- 除了"LCALL"与"LJMP"外, 其它任何指令都是单指令周期(fcclk/2), "LCALL"与"LJMP"指令需要两个指令周期。

#### 4.1.4 、R3 ( 状态寄存器 )

表 4-1 R3 寄存器

Bit	7	6	5	4	3	2	1	0
Name	RST	IOCS	-	T	P	Z	DC	C
R/W	R/W	R/W		R/W	R/W	R/W	R/W	R/W
POR	0	0	0	1	1	U	U	U

位	字段	描述
7	RST	复位类型位 若休眠模式由引脚状态改变、比较器状态改变或 AD 转换完成等唤醒, 其值为“1”。其它复位类型唤醒, 其值为“0”。
6	IOCS	保留
4	T	溢出位 执行“SLEP”和“WDTC”指令或上电后置 1, WDT 溢出时清 0。
3	P	掉电位 当上电或执行"WDTC"指令后置 1, 执行"SLEP"指令后该位清“0”。
2	Z	零标志位, 如果逻辑或算术运算的结果为零时置“1”
1	DC	辅助进位标志位
0	C	进位标志位



4.1.5 、R4 ( RAM 选择寄存器 )

表 4-2 R4 寄存器

Bit	7	6	5	4	3	2	1	0
Name	SBANK	BS0	-	-	-	-	-	-
R/W	R/W	R/W	-	-	-	-	-	-
POR	0	0	U	U	U	U	U	U

位	字段	描述
7	SBANK	特殊功能寄存器 0x05~0x0F bank 选择位
6	BS0	用于选择寄存器的 Bank 0 和 Bank 1
5~0		用于间接寻址模式下的寄存器选择(地址: 00~0F, 10~3F)

4.1.6 、Bank 0 R5 ~ R7 (端口 5 ~ 端口 7)

R5 和 R6, P70 和 P71 是 I/O 寄存器

4.1.7 、Bank 0 R8 (AISR:ADC 输入选择寄存器)

AISR 寄存器分别单独定义 I/O 端口作为模拟输入或数字 I/O 口。

表 4-3 AISR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	ADE7	P57 引脚的 AD 转换使能位 0 禁止 ADC7, P57 作为普通 I/O 口 1 使能 ADC7 作为模拟输入引脚
6	ADE6	P55 引脚的 AD 转换使能位 0 禁止 ADC6, P55 作为普通 I/O 口 1 使能 ADC6 作为模拟输入引脚
5	ADE5	P70 引脚的 AD 转换使能位 0 禁止 ADC5, P70 作为普通 I/O 口 1 使能 ADC5 作为模拟输入引脚
4	ADE4	P67 引脚的 AD 转换使能位 0 禁止 ADC4, P67 作为普通 I/O 口 1 使能 ADC4 作为模拟输入引脚
3	ADE3	P53 引脚的 AD 转换使能位 0 禁止 ADC3, P53 作为普通 I/O 口 1 使能 ADC3 作为模拟输入引脚
2	ADE2	P52 引脚的 AD 转换使能位 0 禁止 ADC2, P52 作为普通 I/O 口 1 使能 ADC2 作为模拟输入引脚
1	ADE1	P51 引脚的 AD 转换使能位 0 禁止 ADC1, P51 作为普通 I/O 口 1 使能 ADC1 作为模拟输入引脚
0	ADE0	P50 引脚的 AD 转换使能位



	0	禁止 ADC0, P50 作为普通 I/O 口
	1	使能 ADC0 作为模拟输入引脚

注:

P55/ADC6/OSCO/ERCin 引脚不能同时用作 OSCO 与 ADC6, 如果 P55/ADC6/OSCO/ERCin 作为 OSCO 振荡器输入引脚, 此时, R8 的 ADE6 位须为“0”且 ADIS2~0 不能选择“110”。P55/ADC6/OSCO/ERCin 引脚的优先级如下:

表 4-4 P55/ADC6/OSCO/ERCin 引脚的优先级

P55/ADC6/OSCO/ERCin 引脚优先级		
高	中	低
OSCO/ERCin	ADC6	P55

P70/ADC5/OSCI/RCOUT 引脚不能同时用作 OSCI 与 ADC5, 如果 P70/ADC5/OSCI/RCOUT 作为 OSCI 振荡器输入引脚, 此时, R8 的 ADE5 位须为“0”且 ADIS2~0 不能选择“101”。P70/ADC5/OSCI/RCOUT 引脚的优先级如下:

表 4-5 P70/ADC5/OSCI/RCOUT 引脚的优先级

P70/ADC5/OSCI/RCOUT 引脚优先级		
高	中	低
OSCI/RCOUT	ADC5	P70

P67/ADC4/PWM1 引脚不能同时用作 PWM1 与 ADC4, 如果 P67/ADC4/PWM1 作为 ADC4 模拟输入引脚, 此时, P67/ADC4/PWM1 引脚的优先级如下:

表 4-6 P67/ADC4/PWM1 引脚的优先级

P67/ADC4/PWM1 引脚优先级		
高	中	低
ADC4	PWM1	P67

P51/ADC1/PWM2 引脚不能同时用作 PWM2 与 ADC1, 如果 P51/ADC1/PWM2 作为 ADC1 模拟输入引脚, 此时, P51/ADC1/PWM2 引脚的优先级如下:

表 4-7 P51/ADC1/PWM2 引脚的优先级

P51/ADC1/PWM2 引脚优先级		
高	中	低
ADC1	PWM2	P51

P50/ADC0 引脚不能同时用作 ADC0, 如果 P50/ADC0 作为 ADC0 模拟输入引脚, 此时, P50/ADC0 引脚的优先级如下:

表 4-8 P50/ADC0 引脚的优先级

P50/ADC0 引脚优先级	
高	低
ADC0	P50





4.1.8 、Bank 0 R9 (ADCON:ADC 控制寄存器)

表 4-9 ADCON 寄存器

Bit	7	6	5	4	3	2	1	0
Name	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																																							
7	VREFS	ADC 参考电压的输入源 0 以工作电压 VDD 作为 ADC 的参考电压(默认值),VREF/TCC/P54 引脚执行 P54 功能(默认) 1 引脚 VREF/TCC/P54 上的电压作为 ADC 的参考电压。																																																							
6:5	CKR[1:0]	ADC 的时钟预分频选择位 00 1: 16(默认值) 01 1: 4 10 1: 64 11 1: 1																																																							
4	ADRUN	ADC 开始启动 0 当转换完成时由硬件复位, 该位不能由软件复位(默认) 1 AD 转换开始, 该位可由软件置位																																																							
3	ADPD	ADC 功耗 0 ADC 低功耗模式(默认) 1 ADC 正常运行																																																							
2:0	ADIS[2:0]	模拟输入选择 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>ADICS</th> <th>ADIS2</th> <th>ADIS1</th> <th>ADIS0</th> <th>模拟输入选择</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>0</td><td>ADIN0/P50</td></tr> <tr><td>0</td><td>0</td><td>0</td><td>1</td><td>ADIN1/P51</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>0</td><td>ADIN2/P52</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1</td><td>ADIN3/P53</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>0</td><td>ADIN4/P67</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1</td><td>ADIN5/P70</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>0</td><td>ADIN6/P55</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1</td><td>ADIN7/P57</td></tr> <tr><td>1</td><td>0</td><td>×</td><td>×</td><td>OPOUT</td></tr> <tr><td>1</td><td>1</td><td>×</td><td>×</td><td>内部 1/4VDD</td></tr> </tbody> </table> AD 通道仅在 ADIF 位和 ADRUN 位均为低时才可改变。	ADICS	ADIS2	ADIS1	ADIS0	模拟输入选择	0	0	0	0	ADIN0/P50	0	0	0	1	ADIN1/P51	0	0	1	0	ADIN2/P52	0	0	1	1	ADIN3/P53	0	1	0	0	ADIN4/P67	0	1	0	1	ADIN5/P70	0	1	1	0	ADIN6/P55	0	1	1	1	ADIN7/P57	1	0	×	×	OPOUT	1	1	×	×	内部 1/4VDD
ADICS	ADIS2	ADIS1	ADIS0	模拟输入选择																																																					
0	0	0	0	ADIN0/P50																																																					
0	0	0	1	ADIN1/P51																																																					
0	0	1	0	ADIN2/P52																																																					
0	0	1	1	ADIN3/P53																																																					
0	1	0	0	ADIN4/P67																																																					
0	1	0	1	ADIN5/P70																																																					
0	1	1	0	ADIN6/P55																																																					
0	1	1	1	ADIN7/P57																																																					
1	0	×	×	OPOUT																																																					
1	1	×	×	内部 1/4VDD																																																					

注意

- 1、 P54/TCC/VREF 引脚不能同时作为 TCC 和 VREF, 如果 P54/TCC/VREF 用作 VREF 模拟输入引脚, 此时, CONT 寄存器“TS”位(-5)须设为“0”。
- 2、 VREF/TCC/P54 引脚的优先级如下:

表 4-10 VREF/TCC/P54 引脚的优先级

VREF/TCC/P5 引脚优先级		
高	中	低
ADC1	PWM2	P51



4.1.9 、Bank 0 RA(ADOC:ADC 补偿校准寄存器)

表 4-11 ADOC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	VREF1	VREF0	ADICS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																				
7	CALI	ADC 补偿校准使能位 0 禁止校准(默认) 1 使能校准																																				
6	SIGN	补偿电压极性选择位 0 负电压(默认) 1 正电压																																				
5:3	VOF[2:0]	补偿电压位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>VOF[2]</th> <th>VOF[1]</th> <th>VOF[0]</th> <th></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0LSB</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>2LSB</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>4LSB</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>6LSB</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>8LSB</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>10LSB</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> <td>12LSB</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>14LSB</td> </tr> </tbody> </table>	VOF[2]	VOF[1]	VOF[0]		0	0	0	0LSB	0	0	1	2LSB	0	1	0	4LSB	0	1	1	6LSB	1	0	0	8LSB	1	0	1	10LSB	1	1	0	12LSB	1	1	1	14LSB
VOF[2]	VOF[1]	VOF[0]																																				
0	0	0	0LSB																																			
0	0	1	2LSB																																			
0	1	0	4LSB																																			
0	1	1	6LSB																																			
1	0	0	8LSB																																			
1	0	1	10LSB																																			
1	1	0	12LSB																																			
1	1	1	14LSB																																			
2:1	VREF[1:0]	ADC 内部参考电压源 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>VREF1</th> <th>VREF0</th> <th>ADC 内部参考电压</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>VDD (默认)</td> </tr> <tr> <td>0</td> <td>1</td> <td>4.0V ± 1%</td> </tr> <tr> <td>1</td> <td>0</td> <td>3.0V ± 1%</td> </tr> <tr> <td>1</td> <td>1</td> <td>2.0V ± 1%</td> </tr> </tbody> </table>	VREF1	VREF0	ADC 内部参考电压	0	0	VDD (默认)	0	1	4.0V ± 1%	1	0	3.0V ± 1%	1	1	2.0V ± 1%																					
VREF1	VREF0	ADC 内部参考电压																																				
0	0	VDD (默认)																																				
0	1	4.0V ± 1%																																				
1	0	3.0V ± 1%																																				
1	1	2.0V ± 1%																																				
0	ADICS	ADC 内部通道选择位(选择 ADC 内部 1/4 VDD 或 OP 输出引脚接至 ADC 输入脚) 0 禁止(默认) 1 使能																																				

注:

- 1、 如果 VREF[1:0]=00, 内部参考电压没有启动, 如果 VREF[1:0]≠00 则将自动启动, 而且, 内部参考电压的电源与 ADC 无关。
- 2、 当使用内部参考电压时, 首次转换, 用户必须等待最少 50us 以使能并稳定参考电压, 参考电压不稳定会造成转换结果不准确, 首次转换之后, 每当打开参考电压时, 用户必须等待最少 6us
- 3、 如果 ADC 用内部 VREF2V 作为模拟输入量, 转换数据结果将会出错。因此必须注电压的最小模拟输入量不能小于 2.5V。



4.1.10 、Bank 0 RB(ADDATA: ADC 转换结果)

表 4-12 ADDTA 寄存器

Bit	7	6	5	4	3	2	1	0
Name	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4
R/W	R	R	R	R	R	R	R	R
POR	U	U	U	U	U	U	U	U

位	字段	描述
7:0	AD[11:4]	当 AD 转换完成时, 结果存入 ADDDATA, ADRUN 位清“0”, ADIF 置“1”, Bank 0 RE (中断状态 2 和唤醒控制寄存器)。

4.1.11 、Bank 0 RC(ADDATA1H:ADC 转换结果)

表 4-13 ADDTA1H 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	AD11	AD10	AD9	AD8
R/W	-	-	-	-	R	R	R	R
POR	0	0	0	0	U	U	U	U

位	字段	描述
3:0	AD[11:8]	当 AD 转换完成时, 结果存入 ADDDATA1H, ADRUN 位清“0”, ADIF 置“1”, Bank 0 RE (中断状态 2 和唤醒控制寄存器)。

4.1.12 、Bank 0 RD (ADDATA1L:ADC 转换结果)

表 4-14 ADDTA1L 寄存器

Bit	7	6	5	4	3	2	1	0
Name	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
R/W	R	R	R	R	R	R	R	R
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	AD[7:0]	当 AD 转换完成时, 结果存入 ADDDATA1L, ADRUN 位清“0”, ADIF 置“1”, Bank 0 RE (中断状态 2 和唤醒控制寄存器)。

4.1.13 、Bank 0 RE(中断状态 2 和唤醒控制寄存器)

表 4-15 ISR2&WUCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVD	LVDIF	ADIF	CMPIF	ADWE	CMPWE	ICWE	LVDWE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	0	0	0	0	0	0	0

位	字段	描述
7	LVD	低电压侦测器状态位, 该位为只读位。当 VDD 引脚电压小于 LVD 中断电平 (通过 LVD1 和 LVD0 位来选择) 时, 该位被清零。 0 检测到低电压



		1 未检测到低电压或 LVD 功能禁止(默认)
6	LVDIF	低电压侦测器中断标志位, LVDIF 由软件复位为“0” 0 没有中断发生(默认) 1 中断请求
5	ADIF	模数转换中断标志位, 当 AD 转换完成时置位, 由软件复位。 0 没有中断发生(默认) 1 中断请求
4	CMPIF	比较器中断标志, 当比较器输出发生改变时置位, 软件清零。 0 没有中断发生(默认) 1 中断请求
3	ADWE	ADC 唤醒使能位 0 禁止 ADC 唤醒(默认) 1 使能 ADC 唤醒 当 AD 转换进入休眠/空闲模式时, 该位必须设为“使能”。
2	CMPWE	比较器唤醒使能位 0 禁止比较器唤醒(默认) 1 使能比较器唤醒 当比较器进入休眠/空闲模式时, 该位必须设为“使能”。
1	ICWE	端口 5 输入状态改变唤醒使能位 0 禁止端口 5 输入状态改变唤醒(默认) 1 使能端口 5 输入状态改变唤醒 当 Port5 状态改变用于唤醒休眠/空闲模式时, 该位必须设为“使能”。
0	LVDWE	低电压侦测唤醒使能位 0 禁止低电压侦测唤醒(默认) 1 使能低电压侦测唤醒 在低电压侦测运行情况下, 当其用于进入中断或将 IC 由休眠/空闲模式唤醒时, LVDWE 位必须设为“使能”。

注: 1、RE<6, 5, 4>可由指令清零, 但不能置位。

2、IOCE0 是中断屏蔽寄存器。

3、读 RE 的值是 RE 与 IOCE0 “逻辑与”的结果。

#### 4.1.14 、Bank 0 RF(中断状态 2 寄存器)

表 4-16 ISR2 寄存器 (0x0F)

Bit	7	6	5	4	3	2	1	0
Name	-	DT2IF	DT1IF	PWM2IF	PWM1IF	EXIF	ICIF	TCIF
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	DT2IF	PWM2 占空比中断标志, 当 PWM2 占空比匹配时置位, 由软件清零。
5	DT1IF	PWM1 占空比中断标志, 当 PWM1 占空比匹配时置位, 由软件清零。
4	PWM2IF	PWM2 周期中断标志, 当 PWM2 周期匹配时置位, 由软件清零。
3	PWM1IF	PWM1 周期中断标志, 当 PWM1 周期匹配时置位, 由软件清零。
2	EXIF	外部中断标志位, 在/INT 引脚下降沿时置位, 由软件清零。
1	ICIF	端口 5 输入状态改变中断标志, 当端口 5 输入状态改变时置位, 由软件清零。
0	TCIF	TCC 溢出中断标志, 当 TCC 溢出时置位, 由软件清零。



注: 1、“1”表示有中断请求,“0”表示没有中断产生

- 2、RF 可由指令清“0”,但不能置 1。
- 3、IOCF0 是中断屏蔽寄存器。
- 4、读 RF 的值是 RF 与 IOCF0 “逻辑与”的结果。

#### 4.1.15 、Bank 1 R5 (TBHP: TBRD 指令的表指向寄存器)

表 4-17 TBHP 寄存器 (0x05)

Bit	7	6	5	4	3	2	1	0
Name	MLB	-	-	-	-	RBit10	RBit9	RBit8
R/W	R/W	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	MLB	选择机械码的 MSB 或 LSB 值移到寄存器机械码由 TBLP 与 TBHP 寄存器指向。
2:0	RBit[10:8]	程序码的最高 3 个有效位地址。

#### 4.1.16 、Bank 1 R6 (TBLP:TBRD 指令的表指向寄存器)

表 4-18 TBLP 寄存器 (0x06)

Bit	7	6	5	4	3	2	1	0
Name	RBit7	RBit6	RBit5	RBit4	RBit3	RBit2	RBit1	RBit0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	RBit[7:0]	程序码的最高 3 个有效位地址。

#### 4.1.17 、Bank 1 R7 (PWMCON:PWM 控制寄存器)

表 4-19 PWMCON 寄存器 (0x07)

Bit	7	6	5	4	3	2	1	0
Name	-	-	-	-	-	PWMCAS	PWM2E	PWM1E
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
2	PWMCAS	PWM 级联模式 0 两个独立的 8 位 PWM 功能(默认) 1 16 位 PWM 模式(由两个 8 位 PWM 级联而来)
1	PWM2E	PWM2 使能位 0 PWM2 关闭(默认),其相关的引脚用作 P51 功能 1 PWM2 开启,其相关引脚自动设为输出
0	PWM1E	PWM1 使能位 0 PWM1 关闭(默认),其相关的引脚用作 P67 功能 1 PWM1 开启,其相关引脚自动设为输出



4.1.18 、Bank 1 R8 (TMRCON:定时器控制寄存器)

表 4-20 TMRCON 寄存器 (0x08)

Bit	7	6	5	4	3	2	1	0
Name	T2EN	T1EN	T2P2	T2P1	T2P0	T1P2	T1P1	T1P0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																				
7	T2EN	TMR2 使能位 0 TMR2 关闭(默认) 1 TMR2 开启																																				
6	T1EN	TMR1 使能位 0 TMR1 关闭(默认) 1 TMR1 开启																																				
5:3	T2P[2:0]	TMR2 时钟分频器选项位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>T2P2</th> <th>T2P1</th> <th>T2P0</th> <th>分频比</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:1 (默认)</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:2</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:8</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	T2P2	T2P1	T2P0	分频比	0	0	0	1:1 (默认)	0	0	1	1:2	0	1	0	1:4	0	1	1	1:8	1	0	0	1:16	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
T2P2	T2P1	T2P0	分频比																																			
0	0	0	1:1 (默认)																																			
0	0	1	1:2																																			
0	1	0	1:4																																			
0	1	1	1:8																																			
1	0	0	1:16																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			
2:0	T1P[2:0]	TMR1 时钟分频器选项位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>T1P2</th> <th>T1P1</th> <th>T1P0</th> <th>分频比</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:1 (默认)</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:2</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:8</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	T1P2	T1P1	T1P0	分频比	0	0	0	1:1 (默认)	0	0	1	1:2	0	1	0	1:4	0	1	1	1:8	1	0	0	1:16	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
T1P2	T1P1	T1P0	分频比																																			
0	0	0	1:1 (默认)																																			
0	0	1	1:2																																			
0	1	0	1:4																																			
0	1	1	1:8																																			
1	0	0	1:16																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			

4.1.19 、Bank 1 R9(PRD1:PWM1 时间周期)

表 4-21 PRD1 寄存器 (0x09)

Bit	7	6	5	4	3	2	1	0
Name	PRD17	PRD16	PRD15	PRD14	PRD13	PRD12	PRD11	PRD10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	PRD1[7:0]	PWM1 的时间周期(时基), PWM1 的频率是其周期的倒数。

4.1.20 、Bank 1 RA (PRD2:PWM2 时间周期)

表 4-22 PRD2 寄存器 (0x0A)

Bit	7	6	5	4	3	2	1	0
-----	---	---	---	---	---	---	---	---



Name	PRD27	PRD26	PRD25	PRD24	PRD23	PRD22	PRD21	PRD20
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	PRD2[7:0]	PWM2 的时间周期(时基), PWM2 的频率是其周期的倒数。

4.1.21 、Bank 1 RB (DT1:PWM1 占空比周期)

表 4-23 DT1 寄存器 (0x0B)

Bit	7	6	5	4	3	2	1	0
Name	DT17	DT16	DT15	DT14	DT13	DT12	DT11	DT10
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	DT1[7:0]	PWM1 的输出一直保持高电平直到其值与 TMR1 内容相匹配的一个特定值。

4.1.22 、Bank 1 RC (DT2:PWM2 占空比周期)

表 4-24 DT2 寄存器 (0x0C)

Bit	7	6	5	4	3	2	1	0
Name	DT27	DT26	DT25	DT24	DT23	DT22	DT21	DT20
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	DT2[7:0]	PWM2 的输出一直保持高电平直到其值与 TMR2 内容相匹配的一个特定值。

4.1.23 、Bank 1 RE (LVD 中断和唤醒寄存器)

表 4-25 LVDCR&WUCR 寄存器 (0x0E)

Bit	7	6	5	4	3	2	1	0
Name	LVDIE	LV DEN	LVD1	LVD0	-	-	-	EXWE
R/W	R/W	R/W	R/W	R/W	-	-	-	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	LVDIE	低电压侦测器中断使能位 0 禁止低电压侦测器中断(默认) 1 使能低电压侦测器中断
6	LV DEN	低电压侦测器使能位 0 禁止低电压侦测器功能(默认) 1 使能低电压侦测器功能
5:4	LVD[1:0]	低电压侦测器电平选择位 LV DEN      LVD1, LVD0      LVD 中断电平      /LVD 1                    11                    Vdd≤2.2V                    0



		1	10	Vdd > 2.2V Vdd ≤ 3.3V	1 0	
		1	01	Vdd > 3.3V Vdd ≤ 4.0V	1 0	
		1	00	Vdd > 4.0V Vdd ≤ 4.5V	1 0	
		0	××	Vdd > 4.5V N/A	1 1	
0	EXWE	外部/INT 引脚唤醒使能位 0 禁止外部/INT 引脚唤醒(默认) 1 使能外部/INT 引脚唤醒				

注意

- 1、当低电压侦测用于进入中断向量或进入下一条指令时，LVDIE 位必须设为“使能”。
- 2、当 VDD 变化时，如果 VDD 达到 LVD 中断电平时，LVD 中断产生。

#### 4.1.24 、Bank 1 RF(系统控制寄存器)

表 4-26 SCR 寄存器 (0x0F)

Bit	7	6	5	4	3	2	1	0
Name	-	TIMERSC	CPUS	IDLE	SHS1	SHS0	RCM1	RCM0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	1	0	1	1	WORD16	WORD15

位	字段	描述
6	TIMERSC	TCC, PWM1, PWM2 时钟源选择位 0 Fs 用做 Fc 1 Fm 用做 Fc
5	CPUS	CPU 振荡源选择位 0 Fs :副频(WDT 内部 RC 时基 16kHz) 1 Fm :主频(Fm) 当 CPUS=0, CPU 振荡器选择副振荡器, 主振荡器停止。
4	IDLE	空闲模式使能位 该位将决定执行 SLEP 指令后 CPU 将进入哪个工作模式 0 IDLE = '0' + SLEP 指令→休眠模式 1 IDLE = '1' + SLEP 指令→空闲模式
3:2	SHS[1:0]	选择 AD 采样和保持时间 (推荐至少 4μs, TAD:ADC 工作时钟周期) SHS1                      SHS0                      ADC 采样和保持时间(TAD) 0                              0                              2×T <sub>AD</sub> 0                              1                              4×T <sub>AD</sub> 1                              0                              8×T <sub>AD</sub> 1                              1                              12×T <sub>AD</sub>
1:0	RCM[1:0]	IRC 模式选择位 RCM1                      RCM0                      频率(MHz) 1                              1                              4 1                              0                              16 0                              1                              8 0                              0                              1



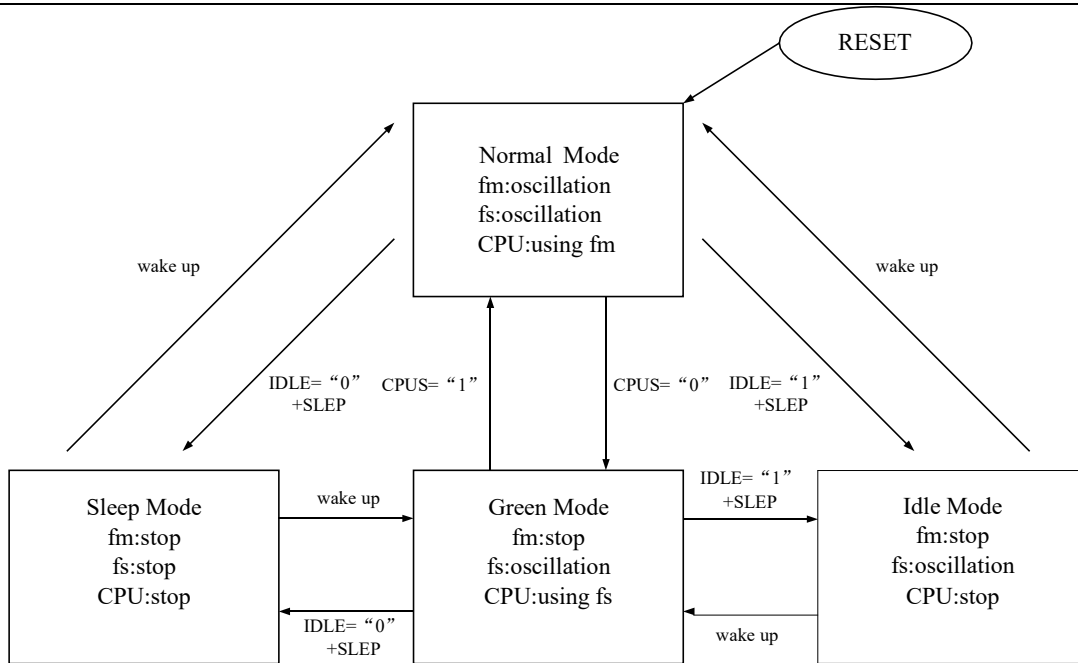


图 4-3 CPU 工作模式框图

注:

- 1、 振荡器的稳定时间取决于振荡器的特性。
  - 2、 振荡器稳定后, CPU 在普通/低速模式下将计数 510/8 CLK, 然后继续工作在普通/低速模式。
- 例 1: 4MHz IRC 条件下从休眠模式唤醒至普通模式, 总的唤醒时间是 2μs + 8 CLK @4MHz.
- 例 2: 4MHz IRC 条件下从休眠模式唤醒至低速模式, 总的唤醒时间是 100μs + 8 CLK @ 16kHz.

#### 4.1.25 、R10 ~ R3F

这些寄存器都是 8 位通用寄存器。

### 4.2 、特殊功能寄存器

#### 4.2.1 、A(累加器)

用于内部数据传输或指令操作数通常暂存在 A 中, A 不是一个可寻址的寄存器。

#### 4.2.2 、CONT(控制寄存器)

表 4-27 CONT 寄存器

Bit	7	6	5	4	3	2	1	0
Name	INTE	INT	TS	TE	PSTE	PST2	PST1	PST0
R/W	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	0	1	1	0	0	0	0

位	字段	描述
7	INTE	INT 信号边沿 0 中断发生在 INT 引脚信号上升沿 1 中断发生在 INT 引脚信号下降沿
6	INT	中断使能标志位 0 由 DISI 指令或硬件中断屏蔽



		1 由 ENI 或 RETI 指令使能																																				
5	TS	TCC 信号源 0 内部指令周期时钟, 若 P54 作为双向 I/O 口 1 由 TCC 引脚传输信号																																				
4	TE	TCC 信号边沿 0 TCC 引脚上的传输信号由低到高变化时, TCC 加 1 1 TCC 引脚上的传输信号由高到低变化时, TCC 加 1																																				
3	PSTE	TCC 预分频使能位 0 预分频比禁止, TCC 分频比为 1:1 1 预分频比使能, TCC 分频比由 Bit2~Bit0 设置																																				
2:0	PST[2:0]	TCC 预分频位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>PST2</th> <th>PST1</th> <th>PST0</th> <th>TCC 分频比</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:8</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:32</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	PST2	PST1	PST0	TCC 分频比	0	0	0	1:2	0	0	1	1:4	0	1	0	1:8	0	1	1	1:16	1	0	0	1:32	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
PST2	PST1	PST0	TCC 分频比																																			
0	0	0	1:2																																			
0	0	1	1:4																																			
0	1	0	1:8																																			
0	1	1	1:16																																			
1	0	0	1:32																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			

注:1. Tcc 溢出时间 $[1/FT \times \text{预分频比} \times (256 - \text{Tcc cnt}) \times 1]$

2. FT = Fm 或 Fs, 由 Bank 1 RF TIMERS 位定义。

#### 4.2.3 、IOC50 ~ IOC70(I/O 端口控制寄存器)

"0" 定义相关 I/O 引脚为输出口

"1" 定义相关 I/O 引脚为高阻态输入

#### 4.2.4 、IOC80(比较器控制寄存器)

表 4-28 IOC80 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	-	CMPOUT	COS1	COS0	-	-	-
R/W	-	-	R	R/W	R/W	-	-	-
POR	0	0	0	0	0	0	0	0

位	字段	描述															
5	CMPOUT	比较器输出结果															
4:3	COS[1:0]	比较器/OP 选择位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>COS1</th> <th>COS0</th> <th>功能描述</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>比较器和 OP 不用, P64, P65 和 P66 作为普通 I/O 引脚</td> </tr> <tr> <td>0</td> <td>1</td> <td>P65 和 P66 作为比较器输入引脚, P64 作为普通 I/O 引脚</td> </tr> <tr> <td>1</td> <td>0</td> <td>P65 和 P66 作为比较器输入引脚, P64 作为比较器输出引脚(CO)</td> </tr> <tr> <td>1</td> <td>1</td> <td>作为 OP, P64 作为 OP 输出引脚(CO)</td> </tr> </tbody> </table>	COS1	COS0	功能描述	0	0	比较器和 OP 不用, P64, P65 和 P66 作为普通 I/O 引脚	0	1	P65 和 P66 作为比较器输入引脚, P64 作为普通 I/O 引脚	1	0	P65 和 P66 作为比较器输入引脚, P64 作为比较器输出引脚(CO)	1	1	作为 OP, P64 作为 OP 输出引脚(CO)
COS1	COS0	功能描述															
0	0	比较器和 OP 不用, P64, P65 和 P66 作为普通 I/O 引脚															
0	1	P65 和 P66 作为比较器输入引脚, P64 作为普通 I/O 引脚															
1	0	P65 和 P66 作为比较器输入引脚, P64 作为比较器输出引脚(CO)															
1	1	作为 OP, P64 作为 OP 输出引脚(CO)															



4.2.5 、IOC90(TMR1:PWM1 定时器)

定时器 1 预加载寄存器。

4.2.6 、IOCA0(TMR2:PWM2 定时器)

定时器 2 预加载寄存器。

4.2.7 、IOCB0(下拉控制寄存器)

表 4-29 PDCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PD57	PD56	PD55	PD54	PD53	PD52	PD51	PD50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7:0	PD5[7:0]	控制位用于使能 P5n 引脚内部下拉功能 (n=0~7) 0 使能内部下拉 1 禁止内部下拉

4.2.8 、IOCC0(漏极开路控制寄存器)

表 4-30 ODCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	OD6[7:0]	控制位用于使能 P6n 引脚漏极开路功能 (n=0~7) 0 禁止漏极开路输出 1 使能漏极开路输出

4.2.9 、IOCD0(上拉控制寄存器)

表 4-31 PHCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7:0	PH5[7:0]	控制位用于使能 P5n 引脚内部上拉功能 (n=0~7) 0 使能内部上拉 1 禁止内部上拉

4.2.10 、IOCE0(WDT 控制寄存器和中断屏蔽寄存器 2)

表 4-32 IOCE0 寄存器



Bit	7	6	5	4	3	2	1	0
Name	WDTE	EIS	ADIE	CMPIE	PSWE	PSW2	PSW1	PSW0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																																				
7	WDTE	控制位用于使能看门狗定时器 0 禁止 WDT 1 使能 WDT																																				
6	EIS	控制位用于定义 P60(/INT)引脚的功能 0 P60, 双向 I/O 引脚 1 INT, 外部中断引脚, 这种情况下, P60 的 I/O 控制位(IOC60 的位 0)必须设置为“1”。																																				
5	ADIE	ADIF 中断使能位 0 禁止 ADIF 中断 1 使能 ADIF 中断																																				
4	CMPIE	CMPIF 中断使能位 0 禁止 CMPIF 中断 1 使能 CMPIF 中断																																				
3	PSWE	WDT 预分频使能位 0 预分频比禁止, WDT 分频比为 1:1 1 预分频比使能, WDT 分频比由 Bit2~Bit0 设置																																				
2:0	PSW[2:0]	WDT 预分频位 <table border="1" style="margin-left: 40px;"> <thead> <tr> <th>PSW2</th> <th>PSW1</th> <th>PSW0</th> <th>WDT 分频比</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td><td>1:2</td></tr> <tr><td>0</td><td>0</td><td>1</td><td>1:4</td></tr> <tr><td>0</td><td>1</td><td>0</td><td>1:8</td></tr> <tr><td>0</td><td>1</td><td>1</td><td>1:16</td></tr> <tr><td>1</td><td>0</td><td>0</td><td>1:32</td></tr> <tr><td>1</td><td>0</td><td>1</td><td>1:64</td></tr> <tr><td>1</td><td>1</td><td>0</td><td>1:128</td></tr> <tr><td>1</td><td>1</td><td>1</td><td>1:256</td></tr> </tbody> </table>	PSW2	PSW1	PSW0	WDT 分频比	0	0	0	1:2	0	0	1	1:4	0	1	0	1:8	0	1	1	1:16	1	0	0	1:32	1	0	1	1:64	1	1	0	1:128	1	1	1	1:256
PSW2	PSW1	PSW0	WDT 分频比																																			
0	0	0	1:2																																			
0	0	1	1:4																																			
0	1	0	1:8																																			
0	1	1	1:16																																			
1	0	0	1:32																																			
1	0	1	1:64																																			
1	1	0	1:128																																			
1	1	1	1:256																																			

注:

- 1、当 EIS 为“0”时, /INT 通道被屏蔽。当 EIS 为“1”时, /INT 引脚状态也可由读取 Port6 (R6) 读取到。
- 2、EIS 位可读写

#### 4.2.11 、IOCF0 (中断屏蔽寄存器)

表 4-33 IOCF0 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	DT2IE	DT1IE	PWM2IE	PWM1IE	EXIE	ICIE	TCIE
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
6	DT2IE	DT2IE 中断使能位 0 禁止 DT2IF 中断 1 使能 DT2IF 中断
5	DT1IE	DT1IE 中断使能位



		0 禁止 DT1IF 中断 1 使能 DT1IF 中断
4	PWM2IE	PWM2IE 中断使能位 0 禁止 PWM2IF 中断 1 使能 PWM2IF 中断
3	PWM1IE	PWM1IE 中断使能位 0 禁止 PWM1IF 中断 1 使能 PWM1IF 中断
2	EXIE	EXIF 中断使能位 0 禁止 PWM1IF 中断 1 使能 PWM1IF 中断
1	ICIE	ICIF 中断使能位 0 禁止 ICIF 中断 1 使能 ICIF 中断
0	TCIE	TCIF 中断使能位 0 禁止 TCIF 中断 1 使能 TCIF 中断

#### 4.2.12 、IOC51(高灌电流控制寄存器 1)

表 4-34 HSCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	HS57	HS56	-	HS54	HS53	HS52	HS51	-
R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:6, 4:1	HS5[7:0]	P5n 输出高灌电流的选择位 (n=1~4,6~7) 0 10mA(in 0.1VDD,VDD=5V) 1 25mA(in 0.1VDD,VDD=5V)

#### 4.2.13 、IOC61(高灌电流控制寄存器 2)

表 4-35 HSCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	HS67	HS66	HS65	HS64	HS63	HS62	HS61	HS60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	HS6[7:0]	P6n 输出高灌电流的选择位 (n=0~7) 0 10mA(in 0.1VDD,VDD=5V) 1 25mA(in 0.1VDD,VDD=5V)

#### 4.2.14 、IOC71 (高驱动电流控制寄存器 1)

表 4-36 HDCR1 寄存器

Bit	7	6	5	4	3	2	1	0
Name	HD57	HD56	-	HD54	HD53	HD52	HD51	-



R/W	R/W	R/W	-	R/W	R/W	R/W	R/W	-
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:6, 4:1	HD5[7:0]	P5n 输出高驱动电流的选择位 (n=1~4,6~7) 0 3.7mA(in 0.9VDD,VDD=5V) 1 10mA(in 0.9VDD,VDD=5V)

#### 4.2.15 、IOC81 (高驱动电流控制寄存器 2)

表 4-37 HDCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	HD67	HD66	HD65	HD64	HD63	HD62	HD61	HD60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7:0	HD6[7:0]	P6n 输出高驱动流的选择位 (n=0~7) 0 3.7mA(in 0.9VDD,VDD=5V) 1 10mA(in 0.9VDD,VDD=5V)

#### 4.2.16 、IOCF1 (上拉控制寄存器)

表 4-38 PHCR2 寄存器

Bit	7	6	5	4	3	2	1	0
Name	PH67	PH66	PH65	PH64	PH63	PH62	PH61	PH60
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

位	字段	描述
7:0	PH6[7:0]	P6n 引脚的内部上拉功能选择位 (n=0~7) 0 使能内部上拉 1 禁止内部上拉

### 4.3 、TCC/WDT & 预分频器

有两个 8 位计数器分别作为 TCC 和 WDT 的分频器。CONT 寄存器的 PST2~PST0 位决定 TCC 的分频系数。IOCE0 寄存器的 PSW0~PSW2 位决定 WDT 的分频系数。每次给 TCC 赋值都将 TCC 预分频计数器清零。执行“WDTC”和“SLEP”指令可将 WDT 和预分频比清 0。TCC/WDT 的电路结构图如图 4-3 所示。

TCC (R1) 是一个 8 位定时/计数器, TCC 时钟源可以选择内部时钟(Fm/Fs)或外部信号输入(从 TCC 引脚输入的时钟边沿可选择)。如果 TCC 信号源来自内部时钟, TCC 将在每个指令周期(没有分频比)加 1。如果 TCC 信号源来自外部时钟, TCC 将在 TCC 引脚输入每个下降沿或上升沿时加 1, TCC 引脚输入脉冲宽度(保持高或低电平)必须大于 Fm 时钟或 Fs 时钟, 由 BANK 1 RF CPUS 位决定。

注:



1、在休眠模式下，内部 TCC 将停止运行，然而，在 AD 转换期间，即使执行”SLEP”指令，如果 RE 寄存器的 ADWE 位使能，TCC 仍继续运行。

看门狗定时器是一个自由运行的片内 RC 振荡器。甚至当振荡器关闭后（如在休眠模式），WDT 仍在继续运行。无论是普通模式还是休眠模式，WDT 溢出（若使能）将使 MCU 复位。在普通模式下，可通过软件编程随时使能或禁止 WDT。参考 IOCE0 寄存器的 WDTE 位。在没有设置 WDT 的分频比下，WDT 溢出的时间约为 18ms 或 4.5ms。

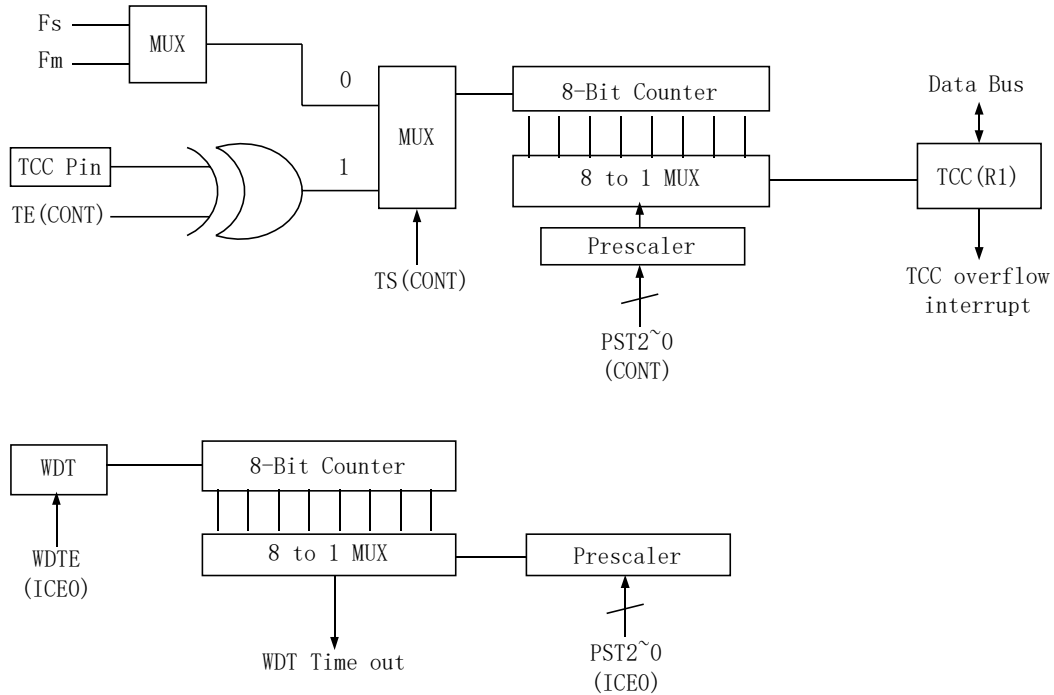


图 4-3 TCC 和 WDT 结构框图



## 5、通用功能

### 5.1、I/O 端口

I/O 寄存器（Port 5，Port 6，和 Port 7）是双向三态 I/O 端口。Port5 可由软件设置内部上拉或下拉。同样，P6 可由软件设置漏极开路功能。Port5 具有输入状态改变中断(或唤醒)的功能，每个 I/O 引脚可通过设置 I/O 控制寄存器(IOC50 ~ IOC70)设置为输入或输出引脚。

I/O 寄存器和 I/O 控制寄存器都是可读写的。

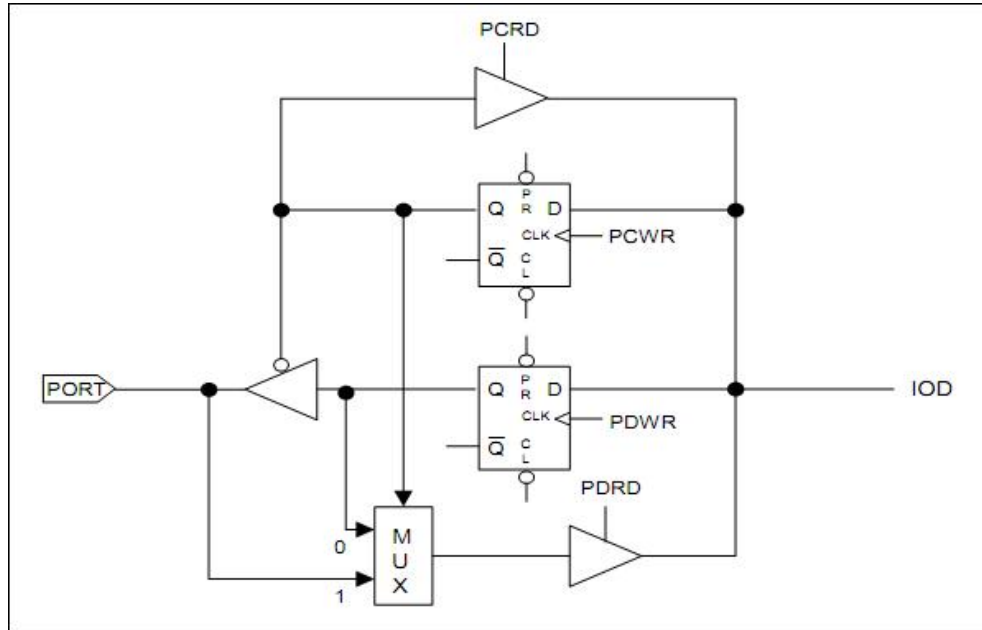


图 5-1 Port6 和 Port7 的 I/O 端口和 I/O 控制寄存器电路



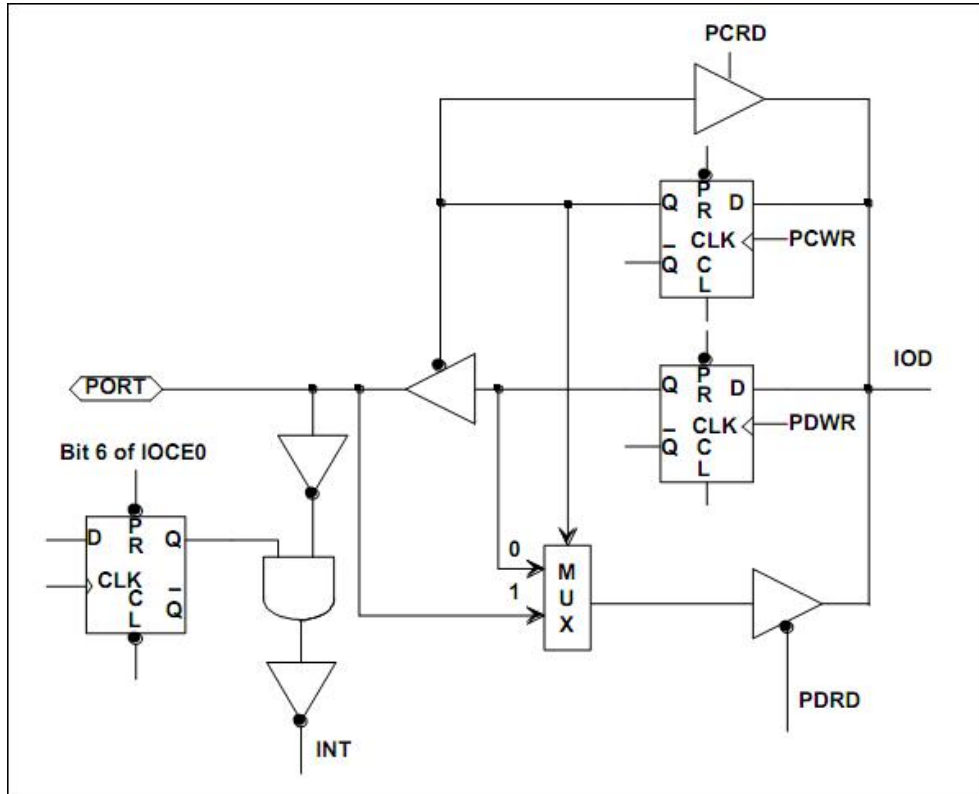


图 5-2 P60(INT)的 I/O 端口和 I/O 控制寄存器电路





5.1.1、使用 Port5 输入状态改变唤醒/中断功能

表 5-1 Port5 唤醒/中断功能

(1) 唤醒	(2) 唤醒和中断
(a) 休眠前	(a) 休眠前
1. 禁止 WDT	1. 禁止 WDT
2. 读 Port5 的 I/O 状态 (MOV R5,R5)	2. 读 Port5 的 I/O 状态(MOV R5,R5)
3. 执行 "ENI" 或 "DISI"	3. 执行 "ENI" 或 "DISI"
4. 使能唤醒位(设置 RE ICWE =1)	4. 使能唤醒位(设置 RE ICWE =1)
5. 执行 "SLEP" 指令	5. 使能中断 (设置 IOCF ICIE =1)
(b) 唤醒后	6. 执行 "SLEP"指令
→下一条指令	(b) 唤醒后
-	1. 如果"ENI" →中断向量(006H)
-	2. 如果"DISI" →下一条指令
(3) 中断	
(a) Port5 引脚输入状态改变前	
1. 读 Port5 的 I/O 状态 (MOV R5,R5)	
2. 执行 "ENI" 或 "DISI"	
3. 使能中断 (设置 IOCF ICIE =1)	
(b) Port5 引脚输入状态改变后 (中断)	
1. 如果"ENI" →中断向量(006H)	
2. 如果"DISI" →下一条指令	

5.2、复位和唤醒

5.2.1、复位和唤醒操作

复位由下列情况之一引起:

- 上电复位
- /RESET 引脚输入低电平
- WDT 溢出 (若使能)

检测到复位之后, 控制器将保持复位状态约 18ms (除在 LXT 模式下), 在LXT2 模式下, 复位时间是 500ms。两种选择(18ms 或 4.5ms)都是 WDT 溢出周期。一旦复位发生, 将会执行以下功能 (初始地址是 000h):

- 振荡器继续运行或开始运行 (如果在休眠模式下)
- 程序计数器 (R2) 设置为全"0"
- 所有的 I/O 端口引脚设置为输入模式(高阻态)
- 看门狗定时器和分频器清零
- 上电时, R3 的高三位被清零
- IOCB0 寄存器的所有位被置"1"
- IOCC0 寄存器的所有位被置"0"
- IOCD0 寄存器的所有位被置"1"
- IOCE0 寄存器的位 7, 位 5, 和位 4 清零



- RE 寄存器的位 5 和位 4 清零
- RF 和 IOCF0 寄存器清零

执行“SLEP”指令可进入休眠(低功耗)模式(当 IDLE=“0”)。进入休眠模式时, 振荡器、TCC、TMR1 和 TMR2 都停止工作。WDT (若使能) 被清除但仍继续运行。

在 A/D 转换期间, 执行“SLEP”指令, 振荡器、TCC、TMR1 和 TMR2 将继续运行, WDT (若使能) 被清除但仍继续运行。

控制器可由以下几种情况唤醒

- 情况 1 /RESET 引脚上有外部复位信号输入
- 情况 2 WDT 溢出(若使能)
- 情况 3 Port5 引脚输入状态改变(若 ICWE 使能)
- 情况 4 比较器输出状态改变 (若 CMPWE 使能)
- 情况 5 A/D 转换完成(若 ADWE 使能)
- 情况 6 低电压侦测器(如果 LVDWE 使能)

前两种情况(1 和 2)将引起 AiP8P103A 复位。R3 的 T 和 P 标志位可用于确定复位 (唤醒) 源。第 3、4、5 和 6 种情况下, 唤醒后将继续执行程序, 由全局中断 (执行 ENI 或者 DISI) 决定唤醒后是否进入中断向量。如果在 SLEP 之前执行了 ENI 指令, 唤醒后程序将从地址 0X06 (情况 3)、0X0F (情况 4)、0X0C (情况 5) 和 0X21(情况 6)开始执行。如果在 SLEP 之前执行了 DISI 指令, 唤醒后程序将紧接着 SLEP 的下一条指令开始执行。

在进入休眠模式之前, 在情况 2 到情况 6 之中只有一种可以被使能。即:

- 情况[a] 如果执行 SLEP 之前 WDT 使能, RE 所有位禁止, 此时, AiP8P103A 仅可由情况 1 或情况 2 唤醒, 详细说明请参考中断部分。
- 情况[b] 执行 SLEP 之前, 如果 Port5 输入状态改变用于唤醒 AiP8P103A 且 RE 寄存器的 ICWE 位为使能, WDT 必须禁止, 因此, AiP8P103A 仅可由情况 3 唤醒, 唤醒时间取决于振荡器的模式。在 RC 模式下, 唤醒时间是 10 $\mu$ s(对于性能稳定的振荡器); 在 XT(4MHz)模式下, 唤醒时间是 800 $\mu$ s(对于性能稳定的振荡器); 在 LXT2 模式下, 唤醒时间是 2s~3s。
- 情况[c] 执行 SLEP 之前, 如果比较器输出状态改变用于唤醒 AiP8P103A 且 RE 寄存器的 CMPWE 位为使能, 则 WDT 必须由软件禁止。因此, AiP8P103A 仅可由情况 4 唤醒, 唤醒时间取决于振荡器模式。在 RC 模式下, 唤醒时间是 10 $\mu$ s(对于性能稳定的振荡器); 在 XT(4MHz)模式下, 唤醒时间是 800 $\mu$ s(对于性能稳定的振荡器); 在 LXT2 模式下, 唤醒时间是 2s~3s。
- 情况[d] 执行 SLEP 之前, 如果 AD 转换完成用于唤醒 AiP8P103A 且 RE 寄存器的 ADWE 位为使能, WDT 必须由软件禁止。因此, AiP8P103A 仅可由情况 5 唤醒。唤醒时间是 16TAD (ADC 时钟周期)。
- 情况[e] 在执行 SLEP 之前, 如果低电压侦测器用于唤醒 AiP8P103A 且 Bank 0-RE 寄存器的 LVDWE 位为使能, WDT 必须由软件禁止。因此, AiP8P103A 仅可由情



况 6 唤醒，唤醒时间取决于振荡器模式。

如果 Port5 输入状态改变产生中断用于唤醒 AiP8P103A（如上述的情况[b]），在 SLEP 指令前必须执行以下指令：

```
BC          R3, 6          ;选择控制寄存器段 0
MOV         A, @00xx1110b  ;选择 WDT 预分频比和关闭 WDT
IOW        IOCE0
WDTC
MOV         R5, R5        ;读端口 5
ENI (or DISI)           ;使能(或禁止)全局中断
MOV         A, @xxxxxx1xb  ;使能端口 5 输入状态改变唤醒位
MOV         RE
MOV         A, @xxxxxx1xb  ;使能端口 5 输入状态改变中断
IOW        IOCF0
SLEP                          ;休眠
```

同样地，如果比较器输出状态改变中断用于唤醒 AiP8P103A（如上述的情况[c]），在执行指令 SLEP 前必须执行以下指令：

```
BC          R3, 6          ;选择控制寄存器段 0
MOV         A, @xxx10XXXb  ;选择比较器且 P64 作为 CO 引脚
IOW        IOC80
MOV         A, @00x11110b  ;选择 WDT 预分频比和关 WDT 并使能比较器输
                          ;出状态改变中断
IOW        IOCE0
WDTC
ENI (or DISI)           ;使能(或禁止)全局中断
MOV         A, @xxx0x1xxb  ;使能比较器输出状态改变唤醒位
MOV         RE
SLEP                          ;休眠
```



## 5.2.2、唤醒和中断模式操作概述

微控制器可由休眠模式和空闲模式唤醒，唤醒信号如下表所列：

表 5-2 唤醒信号

唤醒信号	信号条件	休眠模式		空闲模式		低俗模式		普通模式	
		DISI	ENSI	DISI	ENSI	DISI	ENSI	DISI	ENSI
外部 INT	EXWE=0 EXIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	EXWE=0 EXIE=1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	EXWE=1 EXIE=0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	EXWE=1 EXIE=1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
Port5 引脚状态改变	ICWE=0 ICIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	ICWE=0 ICIE=1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWE=1 ICIE=0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	ICWE=1 ICIE=1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TCC 溢出	TCIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	TCIE=1			唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
AD 转换完成	ADWE=0 ADIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	ADWE=0 ADIE=1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量



	ADWE=1 ADIE=0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	ADWE=1 ADIE=1	唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
比较器中 断	ADWE=0 ADIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	ADWE=0 ADIE=1	唤醒无效		唤醒无效		下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
	ADWE=1 ADIE=0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	ADWE=1 ADIE=1	唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
PWM1 周 期匹配中 断	PWM1IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	PWM1IE=1			唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
PWM2 周 期匹配中 断	PWM2IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	PWM2IE=1			唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
PWM1 占 空比匹配 中断	DT1IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	DT1IE=1			唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量
PWM2 占 空比匹配 中断	DT2IE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	DT2IE=1			唤醒 + 下一 条指 令	唤醒 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量	下一 条 指 令	中 断 + 中 断 向 量



			条指令	向量		量		量	
低电压侦测器	LVDWE=0 LVDIE=0	唤醒无效		唤醒无效		中断无效		中断无效	
	LVDWE=0 LVDIE=1	唤醒无效		唤醒无效		下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	LVDWE=1 LVDIE=0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效		中断无效	
	LVDWE=1 LVDIE=1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
WDT 溢出	WDTE=1	唤醒+复位		唤醒+复位		复位		复位	
低电压复位		唤醒+复位		唤醒+复位		复位		复位	

### 5.2.3 、复位后寄存器的初始值

寄存器初始值归纳如下表：

表 5-3 寄存器复位初始值

地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
N/A	IOC50	位名	C57	C56	C55	C54	C53	C52	C51	C50	
		类型	-	-	-	-	-	-	-	-	-
		上电	1	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT 复位	1	1	1	1	1	1	1	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P	P
N/A	IOC60	位名	C67	C66	C65	C64	C63	C62	C61	C60	
		类型	-	-	-	-	-	-	-	-	-
		上电	1	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT 复位	1	1	1	1	1	1	1	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P	P
N/A	IOC70	位名	×	×	×	×	×	×	C71	C70	
		上电	0	0	0	0	0	0	0	1	1
		/RESET 引脚	0	0	0	0	0	0	0	1	1





		复位和 WDT 复位								
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOC80	位名	×	×	CMPOUT	COS1	COS0	×	×	×
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚 复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOCB0 (PDCR)	位名	/PD57	/PD56	/PD55	/PD54	/PD53	/PD52	/PD51	/PD50
		上电	1	1	1	1	1	1	1	1
		/RESET 引脚 复位和 WDT 复位	1	1	1	1	1	1	1	1
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P



地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
N/A	IOCC0 (ODCR)	位名	OD67	OD66	OD65	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT复位	0	0	0	0	0	0	0	0
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOCD0 (PHCR1)	位名	/PH57	/PH56	/PH55	/PH54	/PH53	/PH52	/PH51	/PH50
		上电	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT复位	1	1	1	1	1	1	1	1
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOCE0	位名	WDTC	EIS	ADIE	CMPIE	PSWE	PSW2	PSW1	PSW0
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT复位	0	0	0	0	0	0	0	0
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOCF0	位名	×	DT2IE	DT1IE	PWM2IE	PWM1IE	EXIE	ICIE	TCIE
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT复位	0	0	0	0	0	0	0	0
		引脚状态改变 唤醒	P	P	P	P	P	P	P	P
N/A	IOC51	位名	HS57	HS56	×	HS54	HS53	HS52	HS51	×



(HSCR1)	上电	0	0	0	0	0	0	0	0	
	/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0	
	引脚状态改变唤醒	P	P	P	P	P	P	P	P	
N/A	IOC61 (HSCR2)	位名	HS67	HS67	HS67	HS67	HS67	HS67	HS67	HS67
		上电	0	0	0	0	0	0	0	1
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
N/A	IOC71 (HDCR1)	位名	HD57	HD56	×	HD54	HD53	HD52	HD51	×
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
N/A	IOC81 (HDCR2)	位名	HD67	HD66	HD65	HD64	HD63	HD62	HD61	HD60
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
N/A	IOCF1 (PHCR2)	位名	/PH67	/PH66	/PH65	/PH64	/PH63	/PH62	/PH61	/PH60
		上电	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT 复位	1	1	1	1	1	1	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
N/A	CONT	位名	INTE	INT	TS	TE	PSTE	PST2	PST1	PST0



		上电	1	0	1	1	0	0	0	0
		/RESET 引脚 复位和 WDT 复位	1	0	1	1	0	0	0	0
		引脚状态改 变唤醒	P	P	P	P	P	P	P	P
0x00	R0 (IAR)	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 引脚 复位和 WDT 复位	P	P	P	P	P	P	P	P
		引脚状态改 变唤醒	P	P	P	P	P	P	P	P
0x01	R1 (TCC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚 复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改 变唤醒	P	P	P	P	P	P	P	P



地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x02	R2(PC)	位名	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	跳至地址 0x06 或继续执行下一条指令							
0x03	R3 (SR)	位名	RST	IOCS	-	T	P	Z	DC	C
		上电	0	0	0	1	1	U	U	U
		/RESET 引脚复位和 WDT 复位	0	0	0	t	t	P	P	P
		引脚状态改变唤醒	1	P	P	t	t	P	P	P
0x04	R4 (RSR)	位名	SBANK	BS0	-	-	-	-	-	-
		上电	0	0	U	U	U	U	U	U
		/RESET 引脚复位和 WDT 复位	0	0	P	P	P	P	P	P
		引脚状态改变唤醒	0	P	P	P	P	P	P	P
0x05	Bank 0 R5	位名	P57	P56	P55	P54	P53	P52	P51	P50
		上电	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT 复位	1	1	1	1	1	1	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x06	Bank 0 R6	位名	P67	P66	P65	P64	P63	P62	P61	P60
		上电	1	1	1	1	1	1	1	1
		/RESET 引脚复位和 WDT 复位	1	1	1	1	1	1	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x07	Bank 0 R7	位名	-	-	-	-	-	-	P71	P70
		上电	0	0	0	0	0	0	1	1
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	1	1
		引脚状态改变唤醒	P	P	P	P	P	P	P	P



地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x08	Bank 0 R8 (AISR)	位名	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	0	0
		/RESE T 引脚 复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状 态改变 唤醒	0	0	0	0	P	P	P	P
0x09	Bank 0 R9 (ADCON)	位名	VREFS	CKR1	CKR0	ADRUN	ADPD	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	1	1
		/RESE T 引脚 复位和 WDT 复位	0	0	0	0	0	0	1	1
		引脚状 态改变 唤醒	P	P	P	P	P	0	P	P
0x0A	Bank 0 RA (ADOC)	位名	CALI	SIGN	VOF[2]	VOF[1]	VOF[0]	VREF1	VREF0	ADICS
		上电	0	0	0	0	0	0	0	0
		/RESE T 引脚 复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状 态改变 唤醒	P	P	P	P	P	P	P	P
0x0B	Bank 0 RB (ADDATA)	位名	AD11	AD10	AD9	AD8	AD7	AD6	AD5	AD4
		上电	U	U	U	U	U	U	U	U
		/RESE T 引脚 复位和 WDT 复位	U	U	U	U	U	U	U	U
		引脚状 态改变	P	P	P	P	P	P	P	P



		唤醒								
0x0C	Bank 0 RC (ADDATA1H)	位名	×	×	×	×	AD11	AD10	AD9	AD8
		上电	0	0	0	0	U	U	U	U
		/RESE T 引脚 复位和 WDT 复位	0	0	0	0	U	U	U	U
		引脚状 态改变 唤醒	P	P	P	P	P	P	P	P
0x0D	Bank 0 RD (ADDATA1L)	位名	AD7	AD6	AD5	AD4	AD3	AD2	AD1	AD0
		上电	U	U	U	U	U	U	U	U
		/RESE T 引脚 复位和 WDT 复位	U	U	U	U	U	U	U	U
		引脚状 态改变 唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x0E	Bank 0 RE (ISR2 & WUCR)	位名	/LVD	LVDIF	ADIF	CMPIF	ADWE	CMPWE	ICWE	LVDWE
		上电	1	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	1	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x0F	Bank 0 RF (ISR2)	位名	×	DT2IF	DT1IF	PWM2IF	PWM1IF	EXIF	ICIF	TCIF
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x05	Bank 1 R5 (TBHP)	位名	MLB	×	×	×	×	RBit10	RBit9	RBit8
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0



		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x06	Bank 1 R6 (TBLP)	位名	RBit 7	RBit6	RBit 5	RBit4	RBit3	RBit2	RBit 1	RBit0
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位 和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x07	Bank 1 R7 (PWMC ON)	位名	×	×	×	×	×	PWMC AS	PW M2E	PWM1 E
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位 和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x08	Bank 1 R8 (TMRC ON)	位名	T2E N	T1EN	T2P 2	T2P1	T2P0	T1P2	T1P 1	T1P0
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位 和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P

地址	名称	复位类型	Bit7	Bit6	Bit5	Bit 4	Bit3	Bit2	Bit1	Bit0
0x09	Bank 1 R9 (PRD1)	位名	PWM1[7]	PWM1[6]	PWM1[5]	PW M1 [4]	PWM1[ 3]	PWM1[ 2]	PWM1[ 1]	PWM1[ 0]
		上电	0	0	0	0	0	0	0	0
		/RESET 引 脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态 改变唤醒	P	P	P	P	P	P	P	P
0x0A	Bank 1 RA (PRD2)	位名	PWM2[7]	PWM2[6]	PWM2[5]	PW M2 [4]	PWM2[ 3]	PWM2[ 2]	PWM2[ 1]	PWM2[ 0]
		上电	0	0	0	0	0	0	0	0
		/RESET 引 脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态	P	P	P	P	P	P	P	P





0x0B	Bank 1 RB (DT1)	改变唤醒								
		位名	DT1[7]	DT1[6]	DT1[5]	DT1[4]	DT1[3]	DT1[2]	DT1[1]	DT1[0]
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	
0x0C	Bank 1 RC (DT2)	位名	DT2[7]	DT2[6]	DT2[5]	DT2[4]	DT2[3]	DT2[2]	DT2[1]	DT2[0]
		上电	0	0	0	0	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	0	0	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x0E	Bank 1 RE (LVDCR & WUCR)	位名	LVDIE	LVDEN	LVD1	LVDO	×	×	×	EXWE
		上电	0	0	1	1	0	0	0	0
		/RESET 引脚复位和 WDT 复位	0	0	1	1	0	0	0	0
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x0F	Bank 1 RF (SCR)	位名	-	TIMERSC	CPUS	IDLE	SHS1	SHS0	RCM1	RCM0
		上电	0	1	1	0	1	1	WORD<6~5>	
		/RESET 引脚复位和 WDT 复位	0	1	1	0	1	1	WORD<6~5>	
		引脚状态改变唤醒	P	P	P	P	P	P	P	P
0x10~ 0x3F	R10~R3F	位名	-	-	-	-	-	-	-	-
		上电	U	U	U	U	U	U	U	U
		/RESET 引脚复位和 WDT 复位	P	P	P	P	P	P	P	P
		引脚状态改变唤醒	P	P	P	P	P	P	P	P

符号说明: “×” = 未用

“P” = 复位前的值

“u” = 未知或无需理会

“t” = 对照复位类型表



5.2.3 、复位控制器结构图

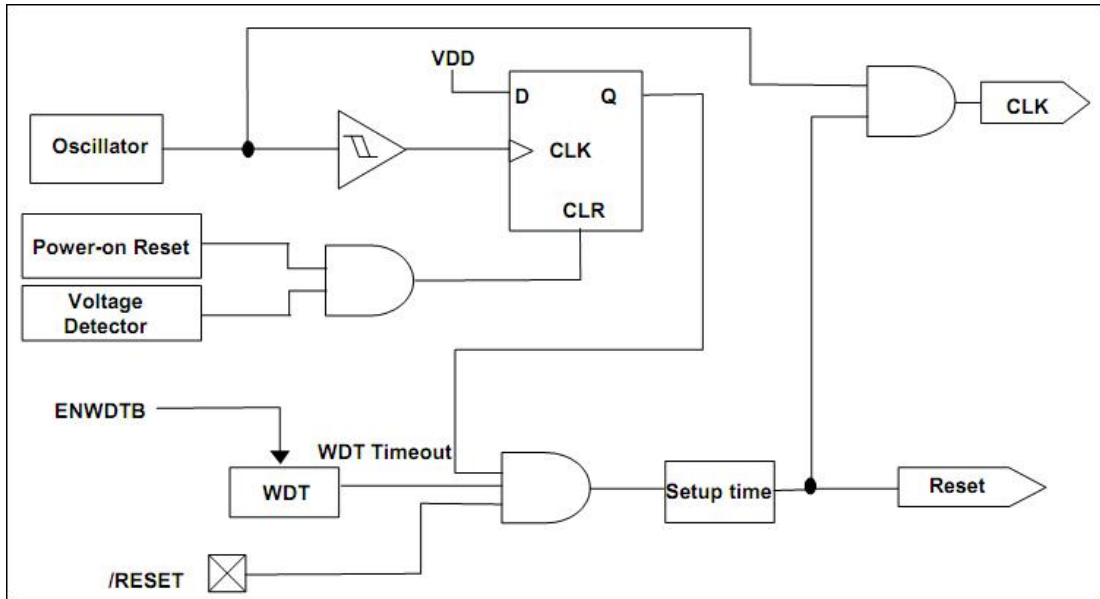


图 5-5 复位控制器结构图

5.2.4 、状态寄存器的 T 和 P 状态

复位由以下事件产生:

- 上电复位
- /RESET 引脚输入低电平
- WDT 溢出(如果使能)

T 和 P 的值如下表所示, 用于检测控制器是如何唤醒的:

表 5-4 T、P 状态

复位类型	RST	T	P
上电	0	1	1
在正常模式下/RESET 引脚复位	0	P	P
在休眠模式下/RESET 引脚唤醒复位	0	1	0
在正常模式下 LVR	0	P	P
在休眠模式下 LVR 唤醒	0	1	0
在正常模式下 WDT 溢出复位	0	0	1
在休眠模式下 WDT 唤醒	0	0	0
在休眠模式下引脚状态改变唤醒	1	1	0

下表列出了可能影响 T 和 P 状态的事件。

表 5-5 可能影响 T 和 P 状态的事件

事件	RST	T	P
上电	0	1	1
WDTC 指令	P	1	1
WDT 溢出	0	0	P



SLEP 指令	P	1	0
休眠模式下引脚状态改变唤醒	1	1	0

### 5.3、中断

AiP8P103A 有以下 10 个中断源:

- PWM1~2 周期匹配和占空比时间匹配溢出中断
- Port5 输入状态改变中断
- 外部中断[(P60, /INT)引脚]
- 模数转换完成
- 比较器输出状态改变
- 低电压侦测中断

在 Port5 输入状态改变中断使能前, 读 Port5 (例如: "MOV R5,R5") 是必要的。Port5 每个引脚均具有这个功能。在执行 SLEP 指令进入休眠模式前, 如果 Port5 输入状态改变中断被使能, Port5 输入状态改变会将 AiP8P103A 从休眠模式唤醒。如果总的中断被禁止, 唤醒后控制器将继续向下逐行地执行程序。如果总的中断使能, 程序将分支到中断向量地址 006H。

外部中断装备有数字噪声抑制电路(输入脉冲低于系统时钟周期被当作噪声而滤除)。然而, 在低频晶体振荡器 (LXT2) 模式下的噪声抑制电路将被禁止。由 CONT 寄存器的 INTE 位选择触发边沿。当由外部产生中断时 (若使能), 下一条指令将从向量地址 003H 获取。

RF 和 RE 是中断状态寄存器, 它的相关标志位记录了中断请求状态。IOCF0 和 IOCE0 是中断屏蔽寄存器。全局中断由执行指令 ENI 使能, 由执行 DISI 指令禁止。在中断服务程序里, 通过轮询 RF 的标志位来确定中断源。在离开中断服务程序前, 必须用指令清除中断标志, 以免发生重复中断。

若中断屏蔽位为"使能", 中断状态寄存器 (RF) 标志位的置位, 与是否执行了 ENI 指令无关。需注意地是 RF 的结果是 RF 和 IOCF0 逻辑与的结果, RETI 指令结束中断子程序并使能全局中断 (自动执行 ENI 指令)。

当一个中断由定时器时钟/计数器产生 (若使能), 下一条指令将从地址 009,012, 015,018, 和 01BH(PWM1~2 周期和占空比分别匹配)获取。

当一个中断由 A/D 转换完成后产生 (若使能), 下一条指令将从地址 00CH 中获取。

当一个中断由比较器状态改变产生 (若使能), 下一条指令将从地址 00FH 获取 (比较器中断)。

当一个中断由低电压侦测产生 (若使能), 下一条指令将从地址 021H 获取 (低电压侦测器中断)。

在执行中断服务子程序前, ACC, R3 和 R4 值将会由硬件自动保存, 如果有另外一个中断产生, ACC, R3 和 R4 寄存器将由新中断时的值取代。中断服务子程序结束后, ACC, R3 和 R4 内容将被还原。

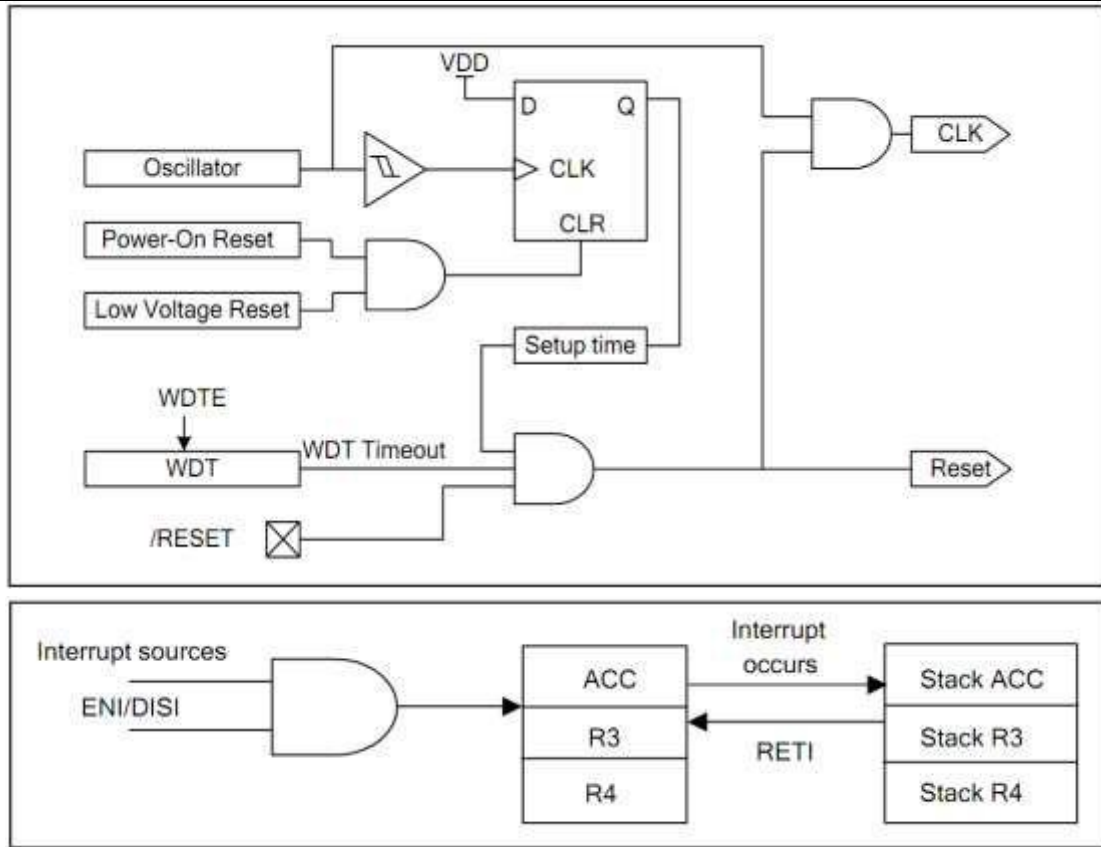


图 5-6 中断备份框图

AiP8P103A 的每个中断源都有各自的中断向量，详见下表：

表 5-6 中断向量及优先级

中断向量	中断状态	优先级
003H	外部中断	2
006H	Port5 引脚状态改变	3
009H	TCC 溢出中断	4
00CH	AD 转换完成中断	5
00FH	比较器中断	6
012H	PWM1 周期匹配中断	7
015H	PWM2 周期匹配中断	8
018H	PWM1 占空比匹配中断	9
01BH	PWM2 占空比匹配中断	10
021H	低电压侦测器中断	1

## 5.4、振荡器

### 5.4.1、振荡器模式

AiP8P103A 可工作于 6 种不同的振荡模式，如：晶体振荡器模式（XT），高频晶体振荡



器模式 1 (HXT1), 高频晶体振荡器模式 2 (HXT2), 低频晶体振荡器模式 1 (LXT1), 低频晶体振荡器模式 2 (LXT2), 外部 RC 振荡器模式 (ERC), 和内部 RC 振荡器模式 (IRC)。用户可通过编程代码选项寄存器的 OSC3、OSC2、OSC1、和 OSC0 位选择六种振荡模式的其中一种振荡模式。

振荡模式由 OSC3、OSC2、OSC1 和 OSC0 位定义, 如下表所述:

表 5-7 振荡模式 OSC 位定义

振荡模式	OSC3	OSC2	OSC1	OSC0
ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 P70	0	0	0	0
ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 RCOUT	0	0	0	1
IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70/RCOUT 作为 P70(默认)	0	0	1	0
IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70/RCOUT 作为 RCOUT	0	0	1	1
LXT13 (XT 模式频率范围为 100kHz~1MHz)	0	1	0	0
HXT13 (XT 模式频率范围为 12MHz~16MHz)	0	1	0	1
LXT23 (XT 模式频率范围为 32.768kHz)	0	1	1	0
HXT23 (XT 模式频率范围为 6MHz~12MHz)	0	1	1	1
XT3 (XT 模式频率范围为 1MHz~6MHz)	1	1	1	1

1. 在 ERC 模式, ERCin 用做振荡器引脚, RCOUT/P70 由代码选项字 1(Word1)的位 4~位 1 定义。
2. 在 IRC 模式, P55 为普通 I/O 引脚, RCOUT/P70 由代码选项字 1(Word1)的位 4~位 1 定义。
3. 在 LXT1, LXT2, HXT1, HXT2 和 XT 模式, OSC1 和 OSC0 用做振荡器引脚, 这些引脚不能也不许定义成 I/O 引脚。

以下是不同电压下晶振/陶振的最大工作频率限度:

表 5-8 不同电压下晶振/陶振的最大工作频率限度

条件	VDD	最大频率 ( MHz )
两个时钟	2.1V	4
	3.0V	8
	4.5V	16

#### 5.4.2 、晶体振荡器/陶瓷谐振器

AiP8P103A 可通过 OSC1 引脚, 由外部时钟信号来驱动, 如下图所示:

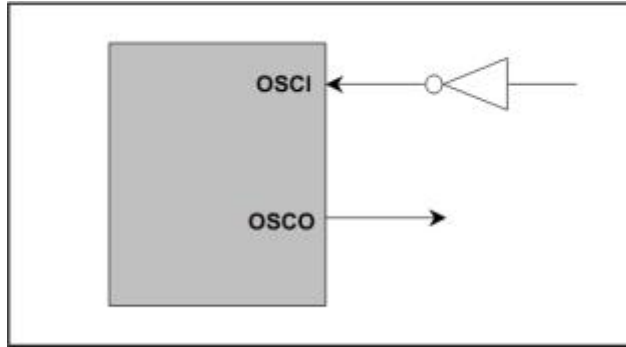


图 5-7 外部时钟输入电路

大多数应用中，引脚 OSCI 和 OSCO 可接晶体或陶瓷谐振器以产生振荡。下图描述了此类电路，同样也可应用于 HXT1 模式，HXT2 模式,LXT1 模式，LXT2 和 XT 模式。

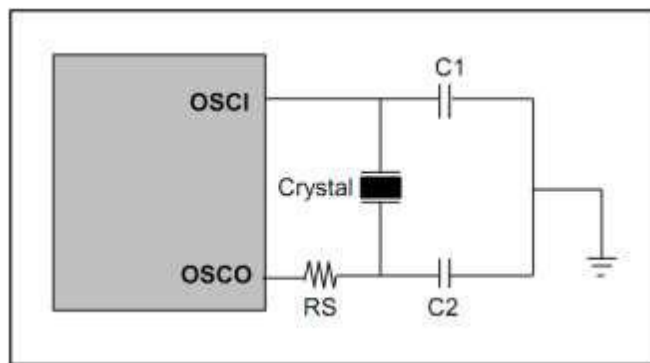


图 5-8 晶体/谐振器电路

下表为 C1 和 C2 的推荐值，由于每个谐振器都有其自身的特性，用户应参照其规格选择 C1、C2 的合适值。对于 AT 切片晶振或低频模式，有必要接入串联电阻 RS。当系统工作在晶体模式(16MHz)，OSCI 与 OSCO 之间接一个 10KΩ 电阻。

晶体振荡器或陶瓷谐振器电容的选择参考如下：

表 5-9 电容选择

振荡器类型	频率模式	频率	C1 (pF)	C2 (pF)
陶瓷谐振器	LXT1 (100K~1MHz)	100kHz	60 pF	60 pF
		200kHz	60 pF	60 pF
		455kHz	40 pF	40 pF
		1 MHz	30 pF	30 pF
	XT (1M~6MHz)	1.0 MHz	30 pF	30 pF
		2.0 MHz	30 pF	30 pF
4.0 MHz		20 pF	20 pF	
晶体振荡器	LXT2 (32.768kHz)	32.768kHz	40 pF	40 pF
	LXT1 (100 K~1MHz)	100kHz	60 pF	60 pF
		200kHz	60 pF	60 pF
		455kHz	40 pF	40 pF
		1 MHz	30 pF	30 pF
	XT	1.0 MHz	30 pF	30 pF



(1~6 MHz)	2.0 MHz	30 pF	30 pF
	4.0 MHz	20 pF	20 pF
	6.0 MHz	30 pF	30 pF
HXT2 (6~12 MHz)	6.0 MHz	30 pF	30 pF
	8.0 MHz	20 pF	20 pF
	12.0 MHz	30 pF	30 pF
HXT1 (12~20 MHz)	12.0 MHz	30 pF	30 pF
	16.0 MHz	20 pF	20 pF

串联和并联模式晶振/谐振器的电路图：

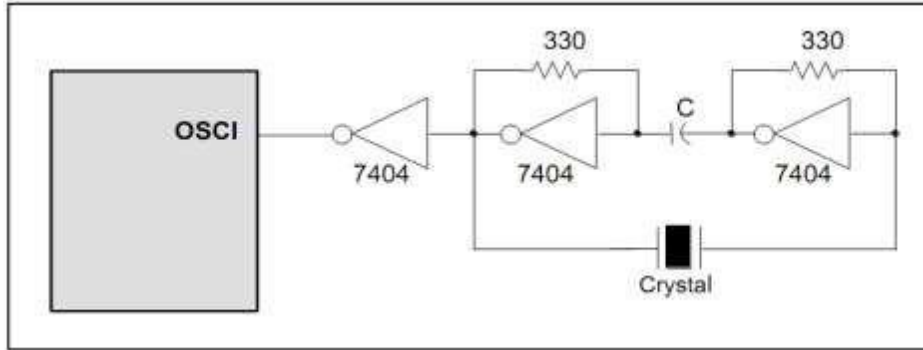


图 5-9 串联模式晶振/谐振器的电路图

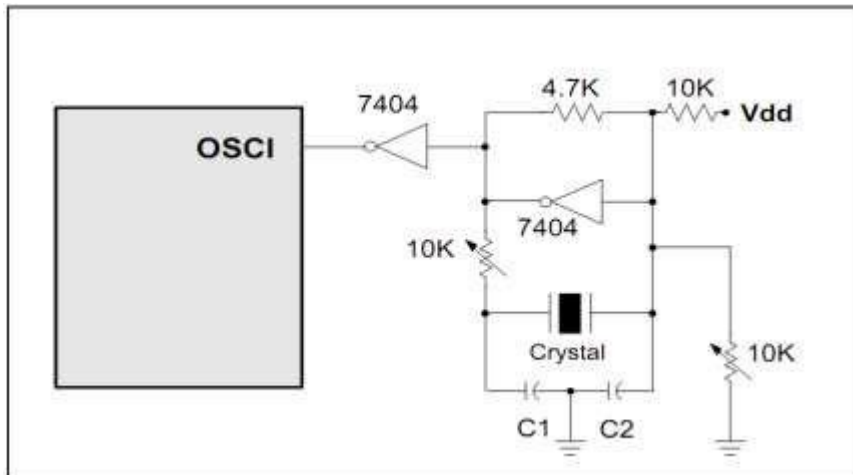


图 5-10 并联模式晶振/谐振器的电路图

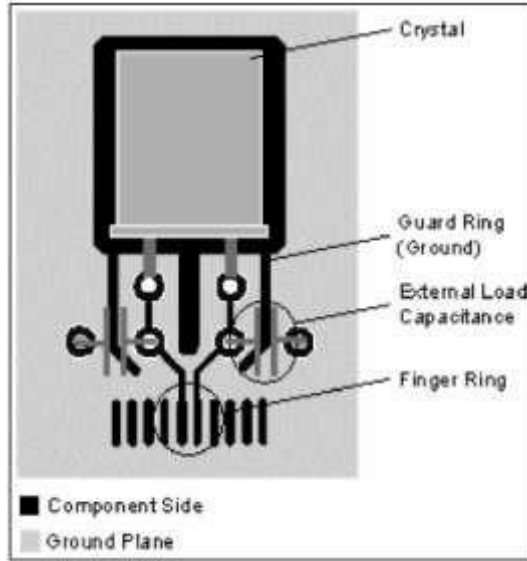


图 5-11 并联模式晶振/谐振器的电路图

### 5.4.3 、外部 RC 振荡器模式

在一些不需要精确计时的应用中，使用 RC 振荡器可以节省费用。但是，需注意地是，RC 振荡器的频率会受到工作电压、电阻值( $R_{ext}$ )、电容( $C_{ext}$ )甚至工作温度的影响。此外，由于制造工艺的不同，不同芯片的频率也会有微小的差异。

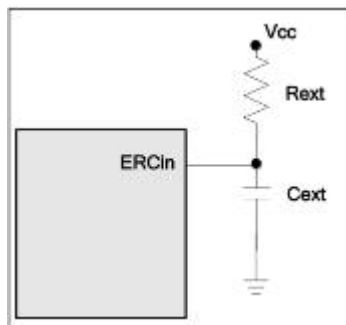


图 5-12 外部 RC 振荡器模式电路

为了获得稳定的系统频率，建议  $C_{ext}$  电容值不要小于 20pF,  $R_{ext}$  电阻值不要大于 1M $\Omega$ 。如果不能保证在该范围之内，频率就很容易受噪声、湿度及漏电流的影响。

RC 振荡器的电阻值  $R_{ext}$  越小，频率越高。另一方面，对于很小的电阻值，如 1K $\Omega$ ，由于 NMOS 不能准确地通过电容放电，振荡器会变得不稳定。

基于上述原因，必须牢记电源电压、工作环境温度、RC 振荡器器件、封装类型及 PCB 布线均会影响系统频率。

表 5-10 RC 振荡器频率

$C_{ext}$	$R_{ext}$	平均 $F_{osc}$ 5V, 25 $^{\circ}$ C	平均 $F_{osc}$ 3V, 25 $^{\circ}$ C
20pF	3.3k	2.064 MHz	1.901MHz
	5.1k	1.403 MHz	1.316 MHz
	10k	750.0 kHz	719.0kHz





	100k	81.45 kHz	81.33kHz
100pF	3.3k	647.0 kHz	615.0kHz
	5.1k	430.8 kHz	414.3kHz
	10k	225.8 kHz	219.8kHz
	100k	23.88 kHz	23.96kHz
300pF	3.3k	256.6 kHz	245.3kHz
	5.1k	169.5 kHz	163.0kHz
	10k	88.53 kHz	86.14kHz
	100k	9.283 kHz	9.255kHz

#### 5.4.4 、内部 RC 振荡模式

AiP8P103A 提供一个通用的内部 RC 模式，其默认频率为 4MHz。它还可通过代码选项(WORD0)的 RCM1 和 RCM0 位设置其它频率(1MHz, 8MHz 和 455KHz)。下表描述了 AiP8P103A 内部 RC 漂移受电压、温度和制程工艺的影响。

表 5-11 内部 RC 偏移率

内部 RC 频率	偏移率			
	温度 (-40°C~+85°C)	电压 ( 2.1V~5.5V )	制程	总计
4MHz	±2%	±1% ( 2.1~5.5V )	±2%	±5%
16MHz	±2%	±1% ( 4.0~5.5V )	±2%	±5%
8MHz	±2%	±1% ( 3.0~5.5V )	±2%	±5%
1MHz	±2%	±1% ( 2.1~5.5V )	±2%	±5%

注：Ta=25°C，VDD=5V±5%，VSS=0V

#### 5.5 、上电探讨

在供电电压未达到稳定状态前，任何微控制器都不能保证正常工作。AiP8P103A 的 POR 电压范围是 1.8V ~ 1.9V。在用户应用中，当电源关闭时，Vdd 必须降到 1.8 V 以下，在重新上电之前需保持关闭状态 10μs。这样，AiP8P103A 被可靠复位，并正常工作。的电压检测器 (POVD)。在 Vdd 上升足够快(50 ms 或更短)的条件下，它将很好的工作。如果 Vdd 上升的足够快 (50 ms 或更少)，外部复位电路会可靠工作。然而，在很多要求严格的应用中，仍然需要附加的外部电路来帮助解决上电问题。

##### 5.5.1 、可编程 WDT 溢出周期

选项字节(WDTPS)用于定义 WDT 溢出周期(18ms 或 4.5ms)，理论上的范围是 4.5ms 或 18ms。对大多数晶振和陶瓷振荡器来说，工作频率越低，启动时间越长。

##### 5.5.2 、外部上电复位电路

下图电路描述了使用外部 RC 产生复位脉冲。脉冲的宽度 (时间常数) 应保持足够长时间，以使电源 Vdd 达到最低工作电压。该电路应用在电源电压上升比较慢的情况下，因为/RESET 引脚的漏电大约为±5μA，所以建议 R 要小于 40 KΩ，这样，引脚/RESET 的电



压保持在 0.2V 以下。二极管(D)在掉电时作为短路回路。电容 C 将快速充分放电。限流电阻 Rin 用来避免过大的电流或 ESD (静电放电) 流入/RESET 引脚。

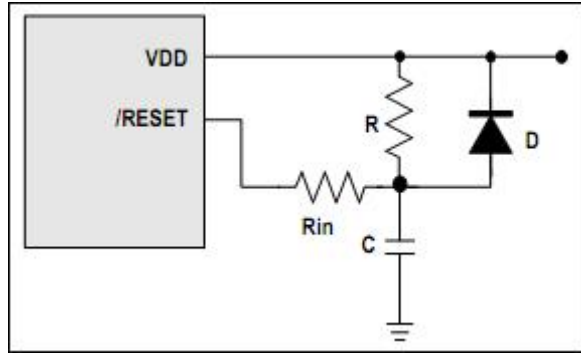


图 5-13 外部 RC 振荡器模式电路

### 5.5.3 残留电压保护

更换电池时，单片机的电源 (Vdd) 被断开，但残余电压仍存在。残余电压可能低于 Vdd 的最小工作电压，但不为零。这种情况可能引起上电复位不良。

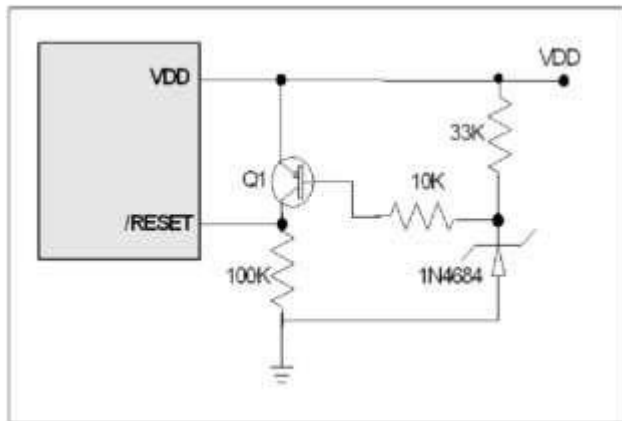


图 5-14 残留电压保护电路 1

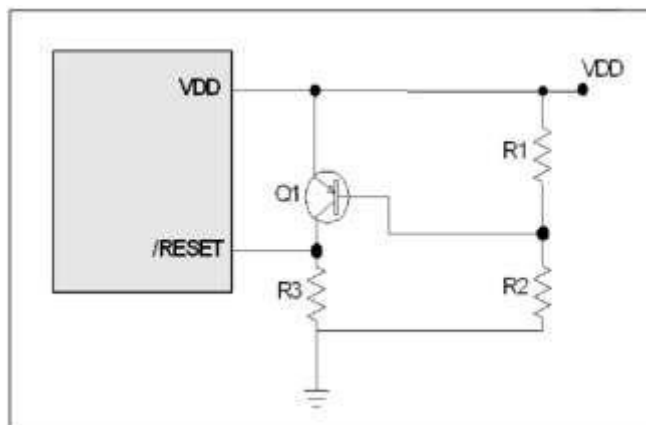


图 5-15 残留电压保护电路 2



## 6、外设模块

### 6.1、模数转换器(ADC)

模数转换电路包括一个 8 位模拟多路转换器，三个控制寄存器 (AISR/R8, ADCON/R9, ADOC/RA)，三个数据寄存器((ADDATA/RB, ADDATA1H/RC 和 ADDATA1L/RD)和一个 12 位精度的 AD 转换器，其功能方框图如下。模拟参考电压(Vref)和模拟地由不同引脚接入。接外部参考电压(VREF)比接内部 VDD 其转换结果更精确。

ADC 模块采用逐次逼近式把未知的模拟信号转换为数字值，其结果存入 ADDATA, ADDATA1H 和 ADDATA1L 中。通过 ADCON 寄存器的 ADIS2, ADIS1 和 ADIS0 位的设置来选择输入通道。

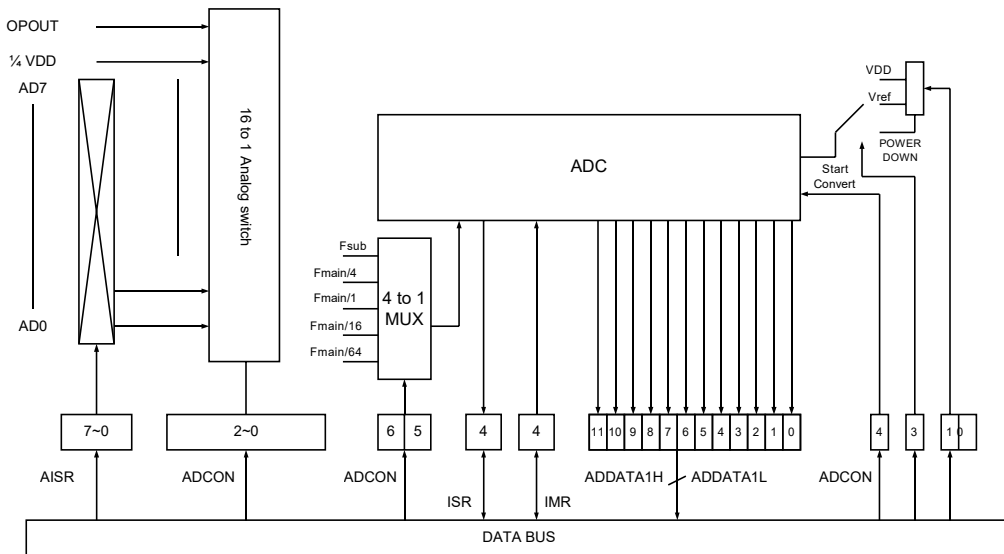


图 6-1 模数转换器功能方框图

这是一个 12 位逐次逼近寄存器模数转换器(SAR ADC)，SAR ADC 有两个参考电压。参考电压可以通过设置 ADCR2 寄存器的 VREFP 和 VPIS[1:0]位选择内部 AVDD、内部电压源或外部输入引脚。接外部参考电压比使用内部 AVDD 更准确。

#### 6.1.1、ADC 控制寄存器

##### 6.1.1.1、BANK 0 R8 (AISR: ADC 输入选择寄存器)

表 6-1 AISR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	ADE7	P57 引脚的 AD 转换使能位 0 禁止 ADC7，P57 作为普通 I/O 口 1 使能 ADC7 作为模拟输入引脚
6	ADE6	P55 引脚的 AD 转换使能位



		0 禁止 ADC6, P55 作为普通 I/O 口 1 使能 ADC6 作为模拟输入引脚
5	ADE5	P70 引脚的 AD 转换使能位 0 禁止 ADC5, P70 作为普通 I/O 口 1 使能 ADC5 作为模拟输入引脚
4	ADE4	P67 引脚的 AD 转换使能位 0 禁止 ADC4, P67 作为普通 I/O 口 1 使能 ADC4 作为模拟输入引脚
3	ADE3	P53 引脚的 AD 转换使能位 0 禁止 ADC3, P53 作为普通 I/O 口 1 使能 ADC3 作为模拟输入引脚
2	ADE2	P52 引脚的 AD 转换使能位 0 禁止 ADC2, P52 作为普通 I/O 口 1 使能 ADC2 作为模拟输入引脚
1	ADE1	P51 引脚的 AD 转换使能位 0 禁止 ADC1, P51 作为普通 I/O 口 1 使能 ADC1 作为模拟输入引脚
0	ADE0	P50 引脚的 AD 转换使能位 0 禁止 ADC0, P50 作为普通 I/O 口 1 使能 ADC0 作为模拟输入引脚

6.1.1.2 BANK 0 R9(ADCON:ADC 控制寄存器)

表 6-2 ADCON 寄存器

Bit	7	6	5	4	3	2	1	0
Name	VREFS	CKR1	CKR0	ADRUN	ADPD	ADIS2	ADIS1	ADIS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述																														
7	VREFS	ADC 参考电压的输入源 0 以工作电压 VDD 作为 ADC 的参考电压(默认值),VREF/TCC/P54 引脚执行 P54 功能(默认) 1 引脚 VREF/TCC/P54 上的电压作为 ADC 的参考电压。																														
6:5	CKR[1:0]	ADC 的振荡器时钟预分频 00 1:16 01 1:4 10 1:64 11 1:8  <table border="0" style="width: 100%; border-collapse: collapse;"> <tr> <td style="text-align: center;">系统模 式</td> <td style="text-align: center;">CKR[1:0]</td> <td style="text-align: center;">ADC 运行 时钟(FAD = 1 / TAD)</td> <td style="text-align: center;">最大 F<sub>Main</sub> (V<sub>DD</sub>= 2.5V ~ 3V)</td> <td style="text-align: center;">最大 F<sub>Main</sub> (V<sub>DD</sub> = 3V~ 5.5V)</td> </tr> <tr> <td style="text-align: center;">普通模 式</td> <td style="text-align: center;">00 (默认)</td> <td style="text-align: center;">F<sub>osc</sub>/16</td> <td style="text-align: center;">4 MHz</td> <td style="text-align: center;">16 MHz</td> </tr> <tr> <td style="text-align: center;">省电模 式</td> <td style="text-align: center;">01</td> <td style="text-align: center;">F<sub>osc</sub>/4</td> <td style="text-align: center;">1 MHz</td> <td style="text-align: center;">4 MHz</td> </tr> <tr> <td></td> <td style="text-align: center;">10</td> <td style="text-align: center;">F<sub>osc</sub>/64</td> <td style="text-align: center;">16 MHz</td> <td style="text-align: center;">-</td> </tr> <tr> <td></td> <td style="text-align: center;">11</td> <td style="text-align: center;">F<sub>osc</sub>/1</td> <td style="text-align: center;">-</td> <td style="text-align: center;">1 MHz</td> </tr> <tr> <td></td> <td style="text-align: center;">xx</td> <td style="text-align: center;">-</td> <td style="text-align: center;">16K/128kHz</td> <td style="text-align: center;">16K/128kHz</td> </tr> </table>	系统模 式	CKR[1:0]	ADC 运行 时钟(FAD = 1 / TAD)	最大 F <sub>Main</sub> (V <sub>DD</sub> = 2.5V ~ 3V)	最大 F <sub>Main</sub> (V <sub>DD</sub> = 3V~ 5.5V)	普通模 式	00 (默认)	F <sub>osc</sub> /16	4 MHz	16 MHz	省电模 式	01	F <sub>osc</sub> /4	1 MHz	4 MHz		10	F <sub>osc</sub> /64	16 MHz	-		11	F <sub>osc</sub> /1	-	1 MHz		xx	-	16K/128kHz	16K/128kHz
系统模 式	CKR[1:0]	ADC 运行 时钟(FAD = 1 / TAD)	最大 F <sub>Main</sub> (V <sub>DD</sub> = 2.5V ~ 3V)	最大 F <sub>Main</sub> (V <sub>DD</sub> = 3V~ 5.5V)																												
普通模 式	00 (默认)	F <sub>osc</sub> /16	4 MHz	16 MHz																												
省电模 式	01	F <sub>osc</sub> /4	1 MHz	4 MHz																												
	10	F <sub>osc</sub> /64	16 MHz	-																												
	11	F <sub>osc</sub> /1	-	1 MHz																												
	xx	-	16K/128kHz	16K/128kHz																												
4	ADRUN	ADC 开始启动 0 当转换完成时复位, 该位不能由软件复位(默认)																														



		1	AD 转换开始, 该位可由软件置位			
3	ADPD	ADC 低功耗模式				
		0	关闭 ADC 参考电阻使其进入低功耗状态, 尽管此时 CPU 可能仍在工作			
		1	ADC 正在运行			
2:0	ADIS[2:0]	模拟输入选择				
		ADICS	ADIS2	ADIS1	ADIS0	模拟输入选择
		0	0	0	0	ADIN0/P50
		0	0	0	1	ADIN1/P51
		0	0	1	0	ADIN2/P52
		0	0	1	1	ADIN3/P53
		0	1	0	0	ADIN4/P67
		0	1	0	1	ADIN5/P70
		0	1	1	0	ADIN6/P55
		0	1	1	1	ADIN7/P57
		1	0	×	×	OPOUT
		1	1	×	×	内部, 1/4 VDD

注:

P54/TCC/VREF 引脚不能同时作为 TCC 和 VREF, 如果 P54/TCC/VREF 用作 VREF 模拟输入引脚, 此时, CONT 寄存器”TS”位(-5)须设为“0”。

VREF/TCC/P54 引脚的优先级如下:

表 6-3 VREF/TCC/P54 引脚的优先级

P53/TCC/VREF 引脚优先级		
高	中	低
VREF	TCC	P54

### 6.1.1.3 、RA (ADOC:AD 补偿校准寄存器)

表 6-4 ADOC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	CALI	SIGN	VOF2	VOF1	VOF0	VREF1	VREF0	ADICS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7	CALI	ADC 补偿校准使能位 0 禁止校准 1 使能校准
6	SIGN	补偿电压极性选择位 0 负电压 1 正电压
5:3	VOF[2:0]	补偿电压位 VOF[2]      VOF[1]      VOF[0]
		0              0              0              0LSB
		0              0              1              2LSB
		0              1              0              4LSB
		0              1              1              6LSB
		1              0              0              8LSB
		1              0              1              10LSB



		1	1	0	12LSB
		1	1	1	14LSB
2:1	VREF[1:0]	ADC 内部参考电压源			
		VREF1	VREF0	ADC 内部参考电压	
		0	0	VDD	
		0	1	4.0V ± 1%	
		1	0	3.0V ± 1%	
		1	1	2.0V ± 1%	
0	ADICS	ADC 内部通道选择位 (选择 ADC 内部的 1/4 VDD 或者 OP 输出引脚连接到 ADC 输入引脚)			
		0	禁止		
		1	使能		

注

- 1 如果 VREF [1:0]=00, 内部参考电压没有启动, 如果 VREF[1:0]≠ 00 则将自动启动, 而且, 内部参考电压的电源与 ADC 无关.
- 2 当使用内部参考电压时, 首次转换, 用户必须等待最少 50us 以使能并稳定参考电压, 参考电压不稳定会造成转换结果不准确, 首次转换之后, 每当打开参考电压时, 用户必须等待最少 6us
- 3 如果 ADC 用内部 VREF2V 作为模拟输入量, 转换数据结果将会出错。因此必须注意 AD 特性关联电压的最小模拟输入量不能小于 2.5V。

### 6.1.2 、 Bank 1 RF (IRC 切换寄存器)

表 6-5 SRC 寄存器

Bit	7	6	5	4	3	2	1	0
Name	-	TIMERSC	CPUS	IDLE	SHS1	SHS0	RCM1	RCM0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	1	1	0	1	1	0	0

位	字段	描述
3:2	SHS[1:0]	AD 采用和保持时间选择 (建议至少 4us, TAD:ADC 运行时钟周期)
		SHS1                      SHS0                      ADC 采样和保持时间(TAD)
		0                              0                              2×T <sub>AD</sub>
		0                              1                              4×T <sub>AD</sub>
		1                              0                              8×T <sub>AD</sub>
		1                              1                              12×T <sub>AD</sub>

### 6.1.3 、 ADC 数据寄存器

当 A/D 转换完成时, 其结果载入 ADDATA1H 和 ADDATA1L 寄存器。如果 ADIE 位使能, 则 ADIF 位置位。

### 6.1.4 、 ADC 采样时间

逐次逼近式 AD 转换的精确性、线性和速度由 ADC 特性决定。源电阻和内部采样电阻直接影响采样和保持电容充电所需时间。应用过程控制采样时间长短以满足特定精度的需要。V<sub>dd</sub>=5V 时, 建议源电阻的最大阻抗为 10K。模拟输入通道选定后, 在转换开始前需等待的时间应先满足。



### 6.1.5、AD 转换时间

CKR[2:0]用来选择转换时间( $T_{AD}$ )。在不影响 A/D 转换精度的条件下,它允许 MCU 以最高频率运行。下列表列出了  $T_{AD}$  和最大工作频率的关系。 $T_{AD}=1\mu s$  在  $3V\sim 5.5V$  和  $T_{AD}=4\mu s$  在  $2.5V\sim 3V$ 。

表 6-6 AD 转换时间 (1)

系统模式	CKR[1:0]	ADC 运行时钟( $F_{AD}$ $= 1 / T_{AD}$ )	最大 $F_{Main}$ ( $V_{DD}= 3V \sim 5.5V$ )	单字节转换时间 (SHS[1:0] = 10)
普通模式	00	$F_{Main}/16$	16MHz	20 $\mu s$
	01	$F_{Main}/4$	4MHz	20 $\mu s$
	10	$F_{Main}/64$	-	-
	11	$F_{Main}/1$	1 MHz	20 $\mu s$
省电模式	xx	$F_{Sub}$	128kHz	157 $\mu s$

注:  $V_{DD}=3V \sim 5.5V$  ( $T_{AD}=1\mu s$ )

转换时间=采样和保持时间(SHS [1:0]=10,  $8 \times T_{AD}$ )+12 $\times$ 转换时间  
(12 $\times T_{AD}$ )+ADSTART 位置位和开始第一个  $T_{AD}$  之间的延时

表 6-7 AD 转换时间 (2)

系统模式	CKR[1:0]	ADC 运行时钟( $F_{AD}$ $= 1 / T_{AD}$ )	最大 $F_{Main}$ ( $V_{DD}= 3V \sim 5.5V$ )	单字节转换时间 (SHS[1:0] = 10)
普通模式	00	$F_{Main}/16$	4MHz	82 $\mu s$
	01	$F_{Main}/4$	1MHz	82 $\mu s$
	10	$F_{Main}/64$	-	-
	11	$F_{Main}/1$	-	-
省电模式	xx		128kHz	157 $\mu s$

注:  $V_{DD}= 2.5V \sim 3V$  ( $T_{AD}=4\mu s$ )

转换时间 = 采样和保持时间(SHS[1:0]=10,  $8 \times T_{AD}$ ) + 12 $\times$ 位转换时间  
(12 $\times T_{AD}$ ) + ADSTART 位置位和开始第一个  $T_{AD}$ ( $0.5 \times T_{AD}$ )之间的延时

注:

1. 没有被用作模拟输入脚的引脚可用作通用输入或输出脚。
2. 转换期间,不要执行输出指令以维持所有引脚的精度。

### 6.1.6、休眠期间的 A/D 转换

为了获得更精确的 ADC 值和减少功耗, A/D 转换可以在休眠模式下进行。当执行 SLEEP 指令,除了振荡器、TCC、PWM1、PWM2 和 A/D 转换外,所有的 MCU 操作都会停止。

通过以下情况判断 AD 转换已经完成:

1. R9 寄存器的 ADRUN 位被清“0”。
2. BANK 0 RE 寄存器的 ADIF 位置“1”。
3. 从 ADC 转换唤醒(在休眠模式期间它保持运行状态),BANK0 RE 寄存器的 ADWE 位置“1”。
4. 如果 IOCE0 的 ADIE 位使能,并执行 DISI 指令,唤醒休眠后执行下一条指令。
5. 如果 IOCE0 的 ADIE 位使能,并执行 ENI 指令,唤醒并进入中断向量(地址 0x00C)。



6. 如果 IOCE0 的 ADIE 位使能, 并执行 ENI 指令, 进入中断向量(地址 0x00C)。当转换结束后, 转换的结果载入 ADDATA, ADDATA1H 和 ADDATA1L 寄存器中。如果 ADIE 使能, 单片机将被唤醒。否则, 无论 ADPD 位的状态如何, AD 转换器都被关闭。

### 6.1.7 、编程步骤/考虑的事项

按以下步骤来获得 ADC 值:

1. 设置 R8(AISR)寄存器的 8 个位(ADE7:ADE0)来定义 R5 寄存器的特性 (数字 I/O 引脚, 模拟信道, 以及参考电压引脚)。
2. 设置 R9/ADCON 寄存器来设定 AD 模块:
  - a) 选择 ADC 输入通道(ADIS2:ADIS0)
  - b) 定义 AD 转换时钟比(CKR1:CKR0)
  - c) 选择 ADC 参考电压的输入源
  - d) 置 ADPD 位为“1”, 开始采样
3. 若使用唤醒功能, 置 ADWE 位为“1”。
4. 若使用中断功能, 置 ADIE 位为“1”。
5. 若使用中断功能, 下"ENI"指令
6. 置 ADRUN 位为“1”。
7. 下"SLEP"指令或循环检测
8. 等待唤醒或 ADRUN 位清除 (值为零), 中断标志 (ADIF) 置“1”或 ADC 中断发生
9. 读转换数据寄存器的 ADDATA 或 ADDATA1H 和 ADDATA1L 的值。如果此时 ADC 输入通道变化, ADDATA, ADDATA1H, 和 ADDATA1L 值可被清“0”
10. 清除中断标志位 (ADIF)
11. 根据需要, 进行下一个转换程序, 跳到步骤 1 或步骤 2。下一次采样之前, 至少等待 2 个 Tct。

注:

为了获得准确的值, 必须避免 AD 转换期间 I/O 引脚有任何数据传输。





## 6.2、一对 PWM (脉宽调制器)

### 6.2.1、概述

在 PWM 模式下，PWM1 和 PWM2 引脚产生 8 位精度的 PWM 输出(见下面的功能结构图). PWM 输出由周期时间和占空比（保持输出高电平）组成，PWM 的波特率是周期时间的倒数。PWM 输出时序描述了周期时间和占空比的关系。

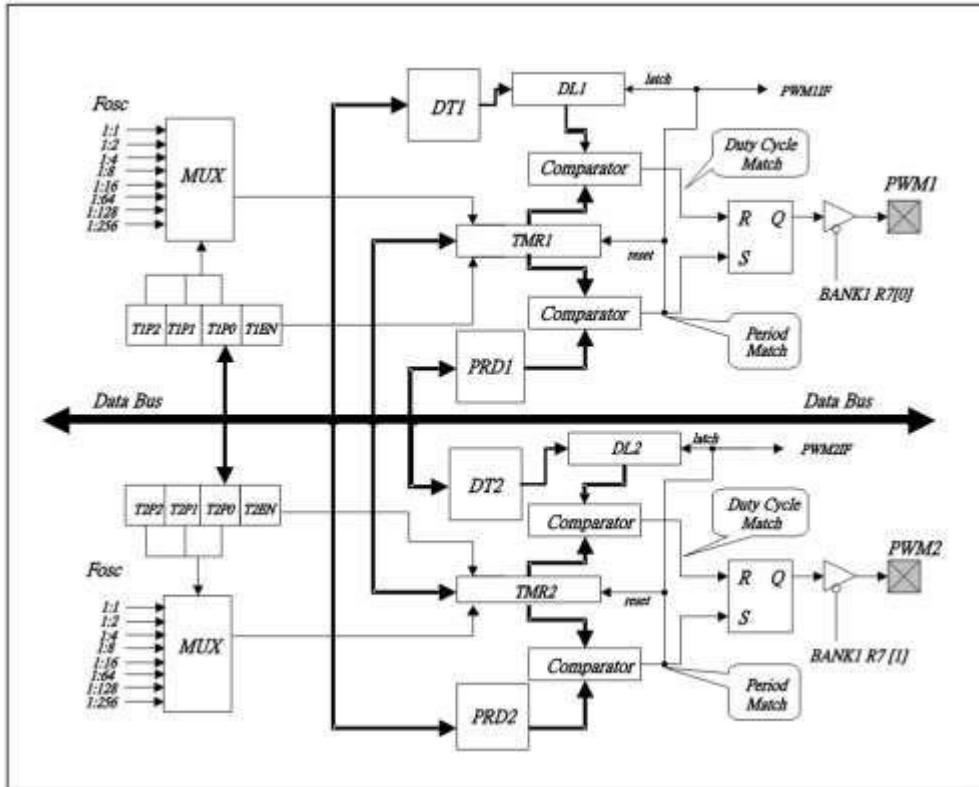


图 6-2 PWM 系统结构图

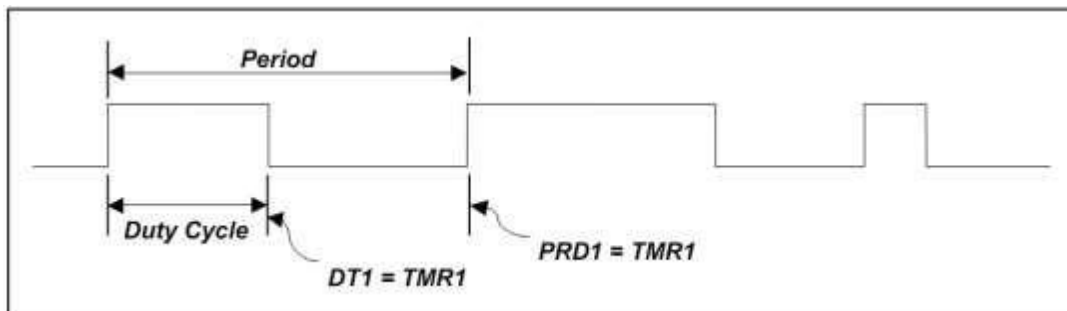


图 6-3 PWM 输出时序

### 6.2.2、递增定时计数器 (TMRX:TMR1 or TMR2)

TMRX 为 8-位带可编程预分频的时钟计数器。它们设计用来作为 PWM 模块的波特率时钟发生器。若采用，它们可通过设置 T1EN 位[Bank 1-R8<6>]或 T2EN 位[Bank 1-R8<7>]为"0"而关闭以节省功耗。



TMR1 和 TMR2 是内部设计的，只读。

### 6.2.3 、PWM 周期(TMRX:TMR1 或 TMR2)

PWM 周期(PRD: PRD1 或 PRD2)，PWM 周期通过写值到 PRDX 寄存器而定义。当 TMRX 与 PRDX 相等，在下一个递增周期发生如下事件：

- 1) TMR 清零
- 2) PWMX 引脚置“1”
- 3) PWMX 占空比由 DT1/DT2 锁存到 DL1/DL2。
- 4) PWMXIF 引脚置为“1”

以下公式描述了如何计算 PWM 周期：

$$Period = (PRDX + 1) \times \left\lceil \frac{1}{FOSC} \right\rceil \times (TMRX \quad value)$$

范例：

PRDX=49; Fosc=4 MHz; TMRX (0, 0, 0) = 1:1,  
 那么  $Period = (49 + 1) \times \left\lceil \frac{1}{4M} \right\rceil \times 1 = 12.5 \mu s$

### 6.2.4 、PWM 占空比(DTX: DT1 or DT2; DLX: DL1 or DL2)

PWM 占空比通过写值到 DTX 寄存器而定义，当 TMRX 清除时其值由 DTX 锁存到 DLX。当 DLX 与 TRMX 相等时，PWMX 引脚清除。DTX 可在任何时候被加载。然而，DTX 不可被锁存到 DLX 直到 DLX 的当前值与 TMRX 相等。

如下公式描述了如何计算 PWM 占空比：

$$Cycle = (DTX) \times \left\lceil \frac{1}{FOSC} \right\rceil \times (TMRX \quad value)$$

范例：

DTX=10; Fosc=4MHz; TMRX(0, 0, 0) = 1:1,  
 $Cycle = 10 \times \left\lceil \frac{1}{4M} \right\rceil \times 1 = 2.5 \mu s$

### 6.2.5 、PWM 编程步骤

1. 加载 PWM 周期 PRDX
2. 加载 PWM 占空比 DTX
3. 若需要，写 IOCF 寄存器以使能中断功能



# 无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

表 835-11

版次:B3

编号: AiP8P103A-AX-B007

4. 写预设值到 BANK1-R7, 设置 PWMX 引脚为输出



5. 加载 TMRX 分频比值的预设值到 Bank 1-R7 或 Bank 1-R8, 使能 PWMx 和 TMRx。

### 6.3、定时器/计数器

#### 6.3.1、概述

定时器 1(TMR1)和定时器 2(TMR2)(TMRX)是一个带可编程预分频的时钟计数器。它们设计用来作为 PWM 模块的波特率时钟发生器。TMRX 寄存器只读。在 AD 转换器不运行情况下进入休眠模式时, 定时器 1 和定时器 2 将停止运行。然而, 在 AD 转换器运行情况下进入休眠模式时, 定时器 1 和定时器 2 将继续保持运行。

#### 6.3.2、功能描述

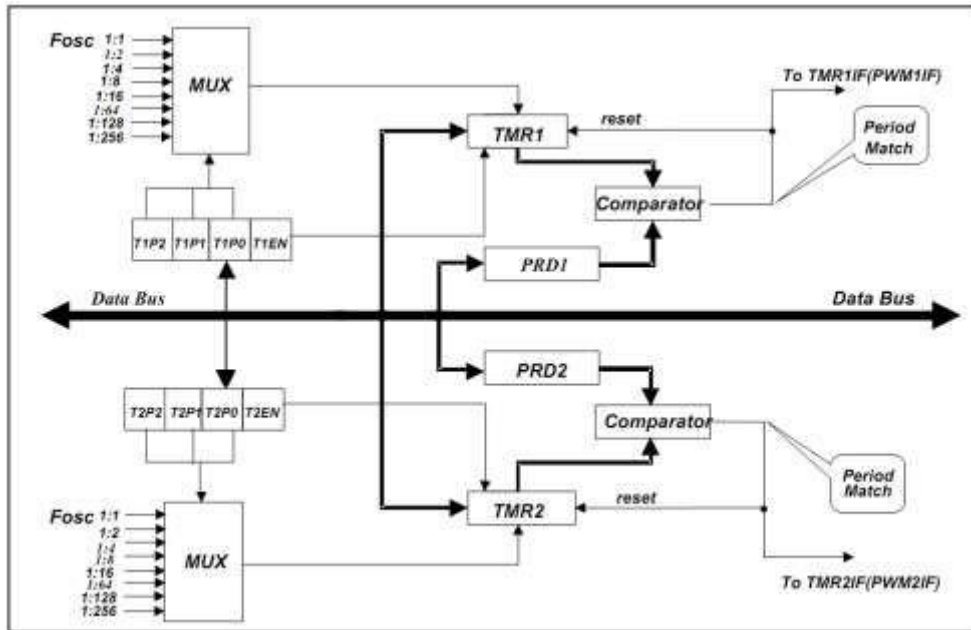


图 6-4 定时器结构图

Fosc:时钟输入

预分频器 (T1P2, T1P1 和 T1P0/T2P2, T2P1 和 T2P0): 定义TMRX 分频比选项1:1,1:2, 1:4, 1:8, 1:16, 1:64, 1:128, 和 1:256。任何复位发生时这些位被清零。

TMR1 和 TMR2:定时器 X 寄存器, TMRX 一直递增直到与 PRDX 匹配, 此时 TMRX 复位为"0"(默认值)。

PRDX (PRD1, PRD2): PWM 周期寄存器

比较器 X (比较器 1 和比较器 2): 当匹配发生复位 TMRX, 同时置 TMRXIF(PWMXIF)标志。

#### 6.3.3、相关寄存器设置

定义 TMRX 时, 相关寄存器的操作参考下表。需注意地是如果 TMRX 被使用了, 其相关 PWMX 位须禁止, 这样, PWMCON 寄存器的位 7 位 3 必须设为“0”。



表 6-8 TMR1 和 TMR2 的相关控制寄存器

地址	名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0x07	PWMCON/R7	“0”	“0”	“0”	“0”	“0”	PWMCAS	PWM2E	PWM1E
0x08	TMRCON/R8	T2EN	T1EN	T2P2	T2P1	T2P0	T1P2	T1P1	T1P0

6.3.4 、定时器编程步骤

1. 加载定时器定时时长至 PRDX
2. 若需要, 写 IOCF0 以使能中断功能
3. 载入一个预设值至 TMRX 分频器, 使能 TMRX, 禁止 PWM。

6.3.5 、PWM 级联模式

PWM 级联模式使两个 8 位 PWM 功能合成一个 16 位 PWM,在这个模式里, 必要的参数重新定义如下表所示:

表 6-9 参数定义

参数	DT (占空比)	PRD (周期)	TMR (定时器)
16 位 PWM			
MSB (15~8)	DT2	PRD2	TMR2
LSB (7~0)	DT1	PRD1	TMR1

16 位 PWM 的分频比使用 TMR1 的分频比, 当 LSB 产生进位时, TMR 的 MSB 加 1 并且 PWM1IF 位/PWM1 引脚重新定义为 PWMIF 位/PWM 引脚。

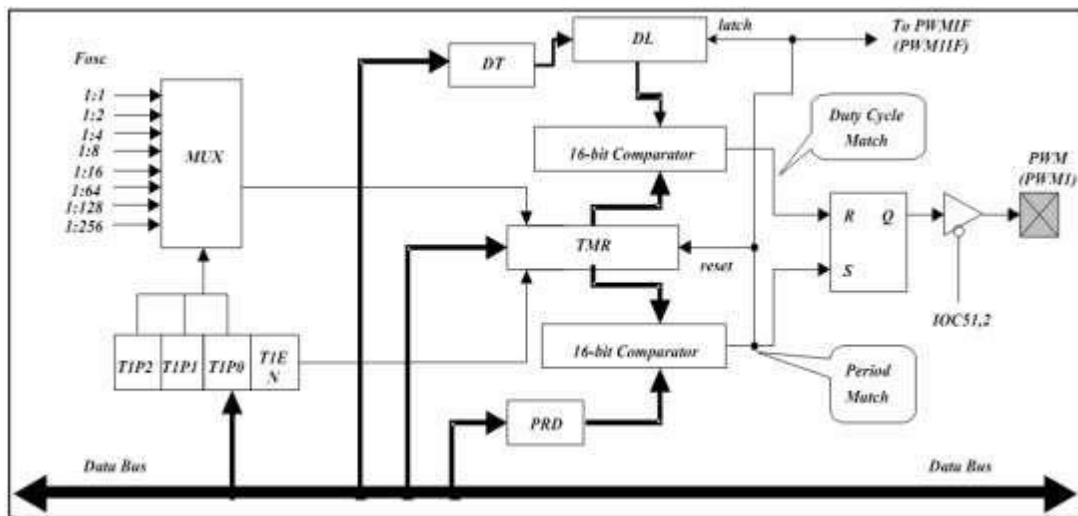


图 6-5 16 位 PWM 功能模块图(由两个 8 位合成)



## 6.4、比较器

AiP8P103A 有一个带有两个模拟输入和一个输出的比较器。比较器可将单片机从休眠状态下唤醒。下图为比较器的电路图。

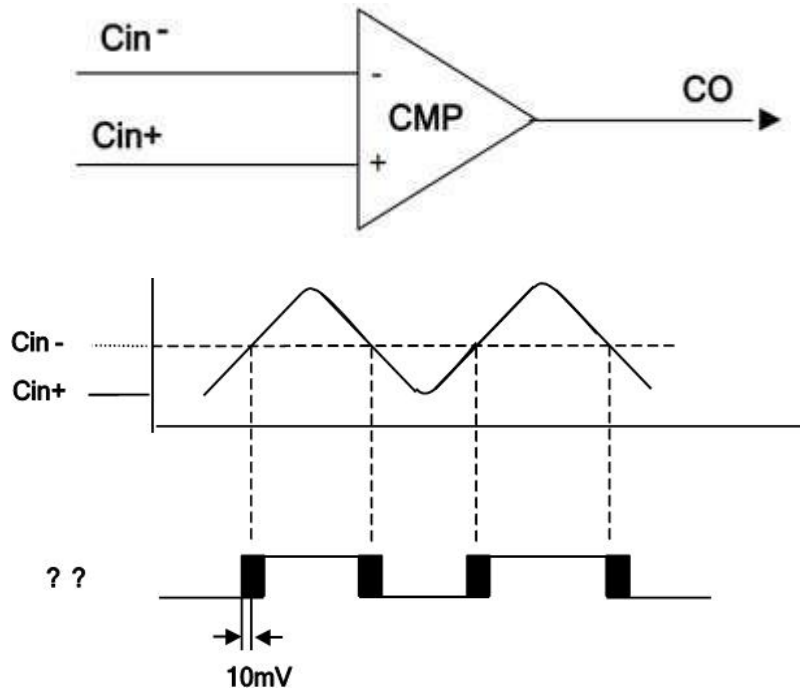


图 6-7 比较器运行模式

### 6.4.1、外部参考信号

当前的  $Cin+$  和  $Cin-$  的模拟信号相比较，数字输出(CO)信号相应变化，其输出变化考虑下列情况：

- 参考信号必须介于  $V_{ss}$  和  $V_{dd}$  之间
- 参考电压可加在比较器的任意一个输入脚上
- 极值检测应用可为同一个参考
- 对于相同或不同参考源，比较器均可工作

### 6.4.2、比较器输出

比较结果存储在 IOC80 的 CMPOUT 位。

通过编程设置 IOC80 寄存器的位 4 和位 3 <COS1, COS0> 为 <1,0>，比较结果可输出到 CO(P64)引脚。比较器/OP 选择位功能描述的 IOC80 寄存器(比较器控制寄存器)。

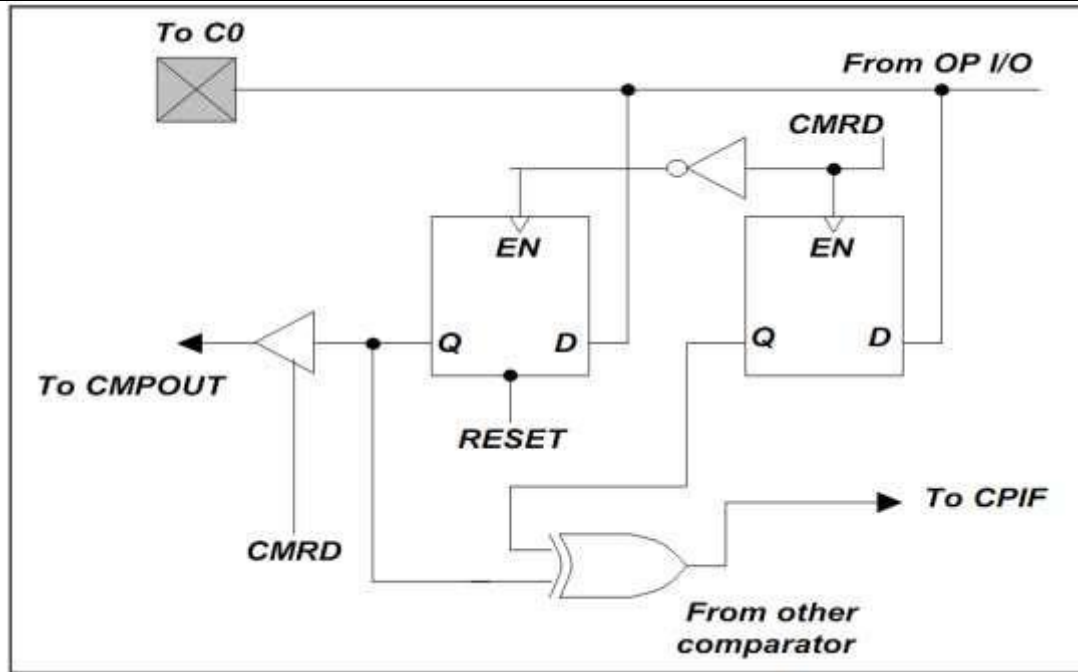


图 6-8 比较器运行模式

#### 6.4.3 、比较器作为运算放大器使用

如果在输入与输出之间外接一个反馈电阻则比较器可做运算放大器使用。在这种情况下，为了降低功耗可通过设置 IOC80 寄存器的位 4,位 3<COS1,COS0>为<1,1>来禁止施密特触发。运算放大器下：

- CMPIE (IOCE0.4), CMPWE (BANK 0 RE.2), 和 CMPIF(BANK 0 RE.4)这些位均无效。
- 比较器中断功能无效。
- 比较器唤醒功能无效。

#### 6.4.4 、比较器中断

- CMPIE(IOCE0.4)必须使能，以使“ENI”指令有效；
- 任何时候比较器输出引脚状态变化均将触发中断；
- 引脚的具体变化可通过读 IOC80<5>的 CMPOUT 位决定；
- CMPIF(BANK 0 RE.4),比较器中断标志位，只可由软件清零。

#### 6.4.5 、由休眠模式唤醒

- 如果 BANK 0 RE 寄存器的 CMPWE 位设置为“1”，即使在休眠模式，比较器仍保持运行，中断功能仍有效
- 如果发生不匹配，该状态改变将会使单片机从睡眠模式唤醒；
- 为节省能源，需考虑到功耗因素。
- 如果休眠模式期间不使用此功能，在进入休眠模式前需关闭比较器。



- 通过以下情况判断比较器比较完成：
  1. 设置 IOC80 寄存器的 COS1 和 COS0 位来选择比较器；
  2. BANK 0 RE 寄存器的 CMPIF 位设置为“1”；
  3. BANK 0 RE 寄存器的 CMPWE 位设置为“1”，比较器唤醒(在休眠/空闲模式期间，比较器保持运行)；
  4. 如果 IOCE0 的 CMPIE 位使能并且执行了“DISI”指令，唤醒并接着执行下一条指令；
  5. 如果使能 IOCE0 的 CMPIE 位并执行了“ENI”指令，唤醒并进入中断向量(地址 0x00F)；
  6. 如果使能 IOCE0 的 CMPIE 位并执行了“ENI”指令，进入中断向量(地址 0x00F)。

### 6.5、低电压侦测

低电压复位(LVR)和低电压侦测(LVD)是为电源不稳的情况而设计的，例如外部电源的噪音干扰或在 EMS 测试条件下。

当 LVR 使能，系统供电电压(Vdd)降低到低于 Vdd 复位电平(VRESET)并持续 10μs 时，系统产生复位并保持复位状态。系统一直保持复位状态直到 Vdd 电压上升到高于 Vdd 的 release 电平。

当 LVD 使能，如果 Vdd 降低到低于低电压侦测电平，/LVD (RE 的位 7)被清零以作为低电压信号，该信号可用于低电压的侦测。

#### 6.5.1、Bank 1 RE(LVD 中断和唤醒寄存器)

表 6-10 LVDCR&WUCR 寄存器

Bit	7	6	5	4	3	2	1	0
Name	LVDIE	LVDEN	LVD1	LVD0	-	-	-	EXWE
R/W	R/W	R/W	R/W	R/W	-	-	-	R/W
POR	0	0	1	1	0	0	0	0

位	字段	描述																				
7	LVDIE	低电压侦测中断使能位 0 禁止低电压侦测中断 1 使能低电压侦测中断 当侦测低电平电压状态用于进入中断向量或下一条指令，LVDIE 位须设置为“使能”。																				
6	LVDEN	低电压侦测使能位 0 禁止低电压侦测 1 使能低电压侦测																				
5:4	LVD[1:0]	低电压侦测电平选择位 <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>LVDEN</th> <th>LVD1,LVD0</th> <th>LVD voltage Interrupt Level</th> <th>/LVD</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>11</td> <td>Vdd≤2.2V</td> <td>0</td> </tr> <tr> <td>1</td> <td>10</td> <td>Vdd&gt;2.2V Vdd≤3.3V</td> <td>1 0</td> </tr> <tr> <td>1</td> <td>01</td> <td>Vdd&gt;3.3V Vdd≤4.0V</td> <td>1 0</td> </tr> <tr> <td></td> <td></td> <td>Vdd&gt;4.0V</td> <td>1</td> </tr> </tbody> </table>	LVDEN	LVD1,LVD0	LVD voltage Interrupt Level	/LVD	1	11	Vdd≤2.2V	0	1	10	Vdd>2.2V Vdd≤3.3V	1 0	1	01	Vdd>3.3V Vdd≤4.0V	1 0			Vdd>4.0V	1
LVDEN	LVD1,LVD0	LVD voltage Interrupt Level	/LVD																			
1	11	Vdd≤2.2V	0																			
1	10	Vdd>2.2V Vdd≤3.3V	1 0																			
1	01	Vdd>3.3V Vdd≤4.0V	1 0																			
		Vdd>4.0V	1																			





		1	00	Vdd≤4.5V	0
		0	××	Vdd>4.5V	1
				NA	0

### 6.5.2 、BANK 0 RE (中断状态 2 和唤醒控制寄存器)

表 6-11 BANK 0 RE 寄存器

Bit	7	6	5	4	3	2	1	0
Name	/LVD	LVDIF	ADIF	CMPIF	ADWE	CMPWE	ICWE	LVDWE
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	0	0	0	0	0	0	0

位	字段	描述
7	/LVD	低电压侦测状态位，该位为只读位。当 VDD 引脚电压小于 LVD 中断电平（通过 LVD1 和 LVD0 位来选择）时，该位被清零。 0 检测到低电压 1 未检测到低电压或 LVD 功能禁止
6	LVDIF	低电压侦测中断标志位 LVDIF 由软件或硬件复位为“0”
0	LVD[1:0]	低电压侦测唤醒使能位 0 禁止低电压侦测唤醒 1 使能低电压侦测唤醒 在低电压侦测运行情况下，当其用于进入中断向量或将 IC 由休眠/空闲模式唤醒时，LVDWE 位必须设为“使能”。

### 6.5.3 、编程过程

按以下步骤可获得 LVD 数据：

1. 写 LVDCCR 寄存器的两个位(LVD1: LVD0)以定义 LVD 电平。
2. 如果唤醒功能被采用，置 LVDWE 位。
3. 如果中断功能被采用，置 LVDIE 位。
4. 如果中断功能被采用，写“ENI”指令。
5. 置 LVDEN 位为 1
6. 写“SLEP”指令或查询/LVD 位
7. 低电压侦测中断标志位(LVDIF)清零，当低电压侦测中断产生。

LVD 模块使用的是内部电路，当 LVDEN (BANK1-RE 的位 6)置为“1”，LVD 模块被使能。当 LVDWE (RE 的位 0)置为“1”，在休眠/空闲模式下 LVD 模块将继续进行。如果 Vdd 慢慢下降至侦测点(VLVD)时，LVDIF (RE 的位 6)将被置“1”，/LVD (RE 的位 7)将被清“0”，系统将由休眠/空闲模式唤醒。当系统复位发生，LVDIF 将被清零。

当 Vdd 保持在高于 VLVD 时，LVDIF 保持为“0”，/LVD 保持为“1”。当 Vdd 下降至低于 VLVD 时，LVDIF 置“1”，下一条指令将从中断向量021H 处开始执行，LVDIF 由软件清“0”。

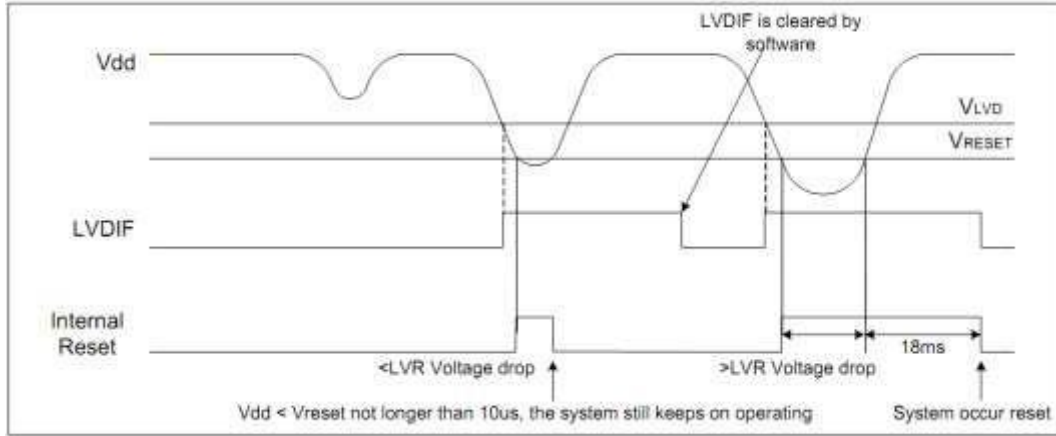


图 6-9 LVD/LVR 波形



## 7、代码选项

AiP8P103A 有两个代码选项字和一个用户 ID 字，它们不属于一般程序内存的一部分。

表 7-1 字段表

Word0	Word1	Word2
Bit12~Bit0	Bit12~Bit0	Bit12~Bit0

### 7.1、代码选项寄存器(Word 0)

表 7-2 Word0

Word0											
Bit	Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2~0
Name	TYPE1	TYPE0	WK_CLK	CLKS	LVR1	LVR0	RESETEN	ENWDT	NRHL	NRE	PROTECT
1	高	高	8clock	高	高	高	禁止	禁止	32/fc	使能	禁止
0	低	低	32clock	低	低	低	使能	使能	8/fc	禁止	使能

位	字段	描述
12:11	TYPE[1:0]	AiP8P103A 封装类型选择位 TYPE1,TYPE0      MCU Type      引脚未用 00      10Pin      端口 60~66/54/56/57 输出低 01      14Pin      端口 62/63/64/65/56/57 输出低 10      18Pin      端口 56/57 输出低 11      20Pin (默认)      ×
10	WK_CLK	选择 8 或 32 个时钟由休眠和空闲模式唤醒(仅对于 IRC 模式) 0      IRC 稳定时间+ 32 个时钟 1      IRC 稳定时间+ 8 个时钟(默认)
9	CLKS	指令周期选项位 0      两个振荡器周期 1      四个振荡器周期(默认)
8:7	LVR[1:0]	低电压复位使能位 LVR1,LVR0      VDD Reset 电平      VDD Release 电平 11      NA (上电复位) (默认) 10      2.7V      2.9V 01      3.5V      3.7V 00      4.0V      4.2V
6	RESETEN	RESET/P71 引脚选择位 0      P71 设为/RESET 引脚 1      P71 为通用输入引脚或开漏输出端口(默认)
5	ENWDT	看门狗定时器使能位 0      使能 1      禁止(默认)
4	NRHL	0      等于 8/fc [s]脉冲被当作是信号 1      等于 32/fc [s]脉冲被当作是信号(默认)
3	NRE	噪声抑制使能位 0      禁止噪声抑制 1      使能噪声抑制(默认)，但在低频晶体振荡器(LXT)模式下，噪声



		抑制电路始终是禁止的。
2:0	PROTECT	保护位 0 使能 1 禁止

7.2、代码选项寄存器(Word 1)

表 7-3 Word1

Word1													
Bit	Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	C5	C4	C3	C2	C1	C0	RCM1	RCM0	OSC3	OSC2	OSC1	OSC0	RCOUT
1	高	高	高	高	高	高	高	高	高	高	高	高	System_clk
0	低	低	低	低	低	低	低	低	低	低	低	低	Open_drain

位	字段	描述																																																		
12:7	C[5:0]	内部 RC 模式校准选择位, C5~C0 必须置“1”(自动校对)																																																		
6:5	RCM[1:0]	RC 模式选择位 11 = 4MHz 10 = 16MHz 01 = 8MHz 00 = 1MHz																																																		
4:1	OSC[3:0]	振荡器模式选择位 振荡模式																																																		
		<table border="0"> <tr> <td></td> <td>OSC3</td> <td>OSC2</td> <td>OSC1</td> <td>OSC0</td> </tr> <tr> <td>ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 P70</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 RCOUT</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70/RCOUT 作为 P70</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70//RCOUT 作为 RCOUT</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>LXT13 (XT 模式频率范围为 100kHz~1MHz)</td> <td>0</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>HXT13 (XT 模式频率范围为 12MHz~16MHz)</td> <td>0</td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>LXT23 (XT 模式频率范围为 32.768kHz)</td> <td>0</td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td>HXT23 (XT 模式频率范围为 6MHz~12MHz)</td> <td>0</td> <td>1</td> <td>1</td> <td>1</td> </tr> <tr> <td>XT3 (XT 模式频率范围为 1MHz~6MHz)</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> </tr> </table>		OSC3	OSC2	OSC1	OSC0	ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 P70	0	0	0	0	ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 RCOUT	0	0	0	1	IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70/RCOUT 作为 P70	0	0	1	0	IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70//RCOUT 作为 RCOUT	0	0	1	1	LXT13 (XT 模式频率范围为 100kHz~1MHz)	0	1	0	0	HXT13 (XT 模式频率范围为 12MHz~16MHz)	0	1	0	1	LXT23 (XT 模式频率范围为 32.768kHz)	0	1	1	0	HXT23 (XT 模式频率范围为 6MHz~12MHz)	0	1	1	1	XT3 (XT 模式频率范围为 1MHz~6MHz)	1	1	1	1
	OSC3	OSC2	OSC1	OSC0																																																
ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 P70	0	0	0	0																																																
ERC1 (外部 RC 振荡器模式); P55/ERCin 作为 ERCin P70/RCOUT 作为 RCOUT	0	0	0	1																																																
IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70/RCOUT 作为 P70	0	0	1	0																																																
IRC2 (内部 RC 振荡器模式); P55/ERCin 作为 P55 P70//RCOUT 作为 RCOUT	0	0	1	1																																																
LXT13 (XT 模式频率范围为 100kHz~1MHz)	0	1	0	0																																																
HXT13 (XT 模式频率范围为 12MHz~16MHz)	0	1	0	1																																																
LXT23 (XT 模式频率范围为 32.768kHz)	0	1	1	0																																																
HXT23 (XT 模式频率范围为 6MHz~12MHz)	0	1	1	1																																																
XT3 (XT 模式频率范围为 1MHz~6MHz)	1	1	1	1																																																
0	RCOUT	在 IRC 或 ERC 模式下, 指令时钟输出使能位 0 RCOUT 引脚漏极开路 1 RCOUT 引脚输出指令时钟(默认)																																																		



7.3、客户 ID 寄存器(Word2)

表 7-4 Word2

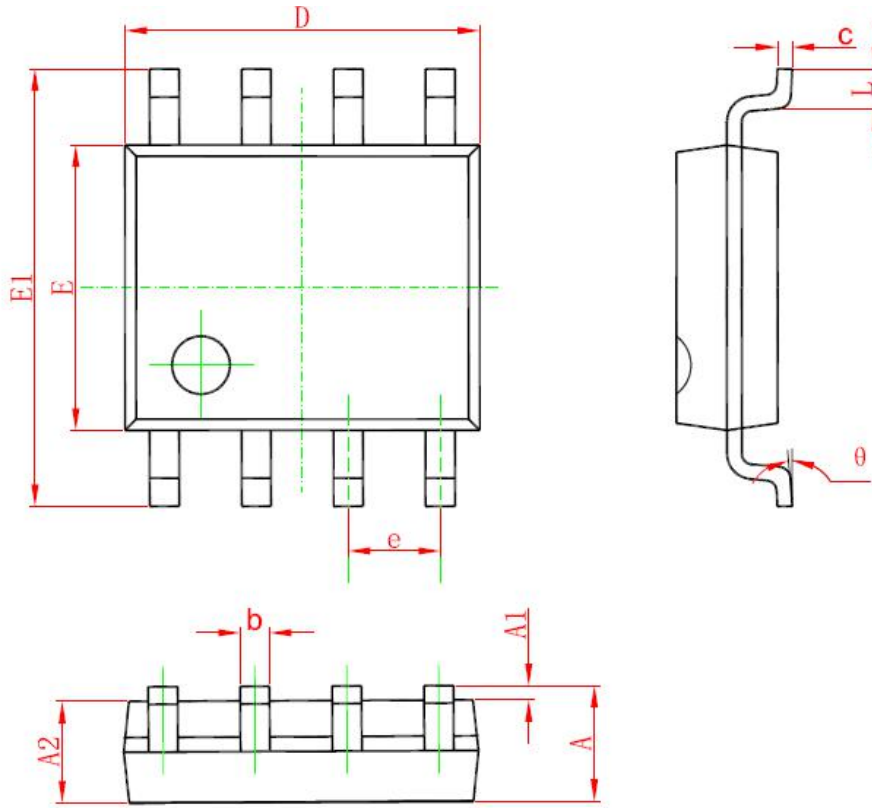
Word2													
Bit	Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	SFS	-	-	-	HLP	-	WDTPS	ID2	ID1	ID0
1	-	-	-	16KHz	-	-	-	高	-	18ms	高	高	高
0	-	-	-	128KHz	-	-	-	低	-	4.5ms	低	低	低

位	字段	描述
9	SFS	GREEN 模式和 TCC, PWM1, PWM2 时钟源(不含 WDT 溢出和自由运行启动时间)的副振荡器选择位。 0 128kHz 1 16kHz
5	HLP	电源损耗选择位 0 电源低损耗模式, 适用于工作频率为 400kHz 或低于 400kHz 下 1 电源高损耗模式, 适用于工作频率大于 400kHz 下 (在晶体模式下用户选择 LXT1 或 LXT2, HLP 功能自动选择低损耗。)
3	WDTPS	WDT 溢出周期 0 4.5ms 1 18ms
2:0	ID[2:0]	客户 ID 码



8、封装尺寸与外形图

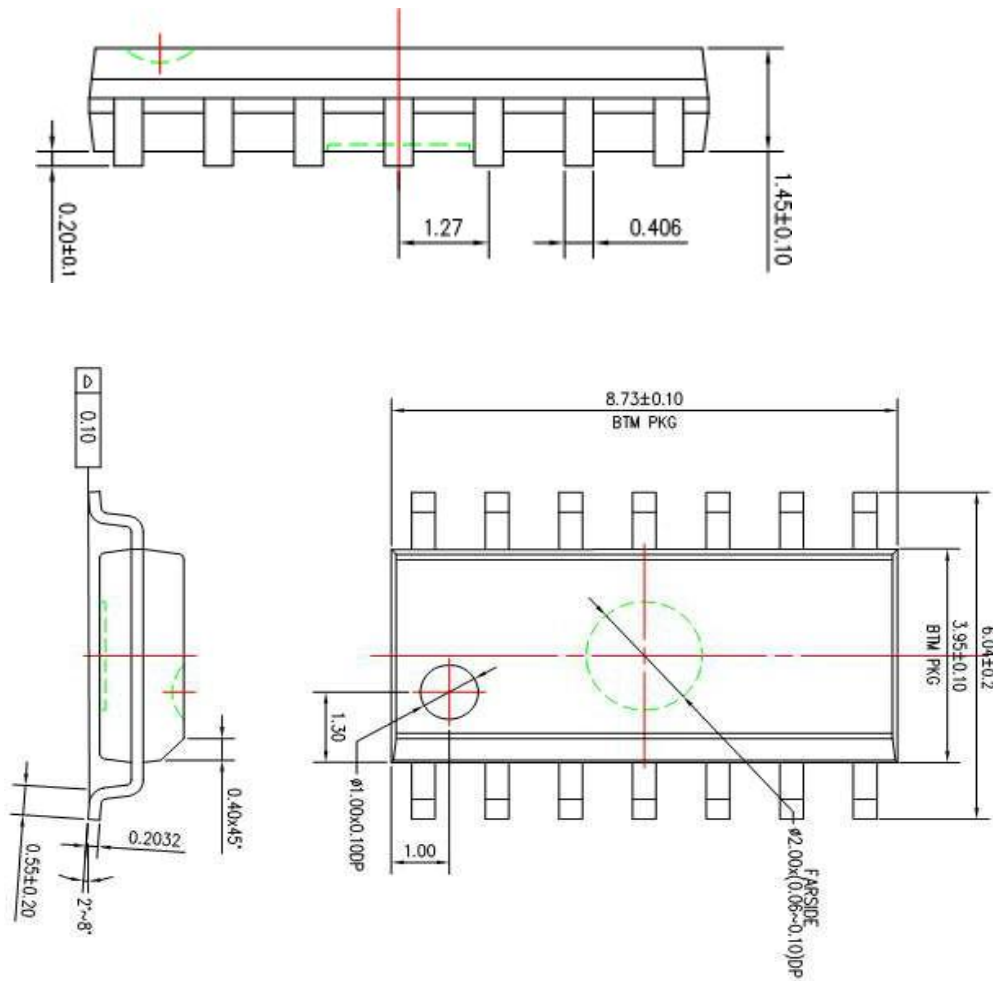
8.1、SOP8 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

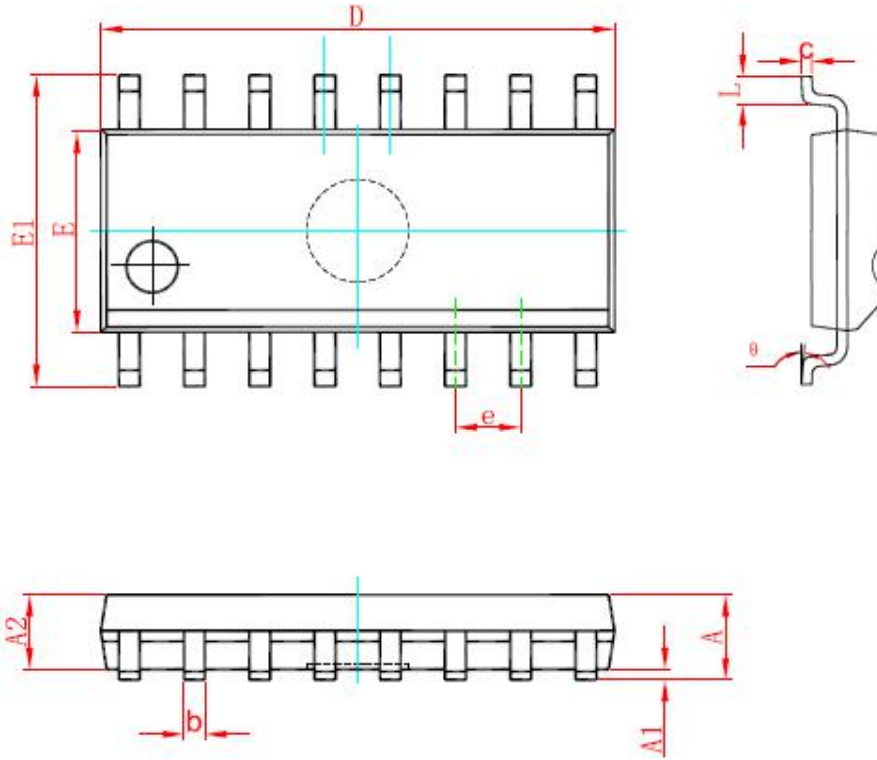


8.2、SOP14 外形图与封装尺寸





8.3、SOP16 外形图与封装尺寸

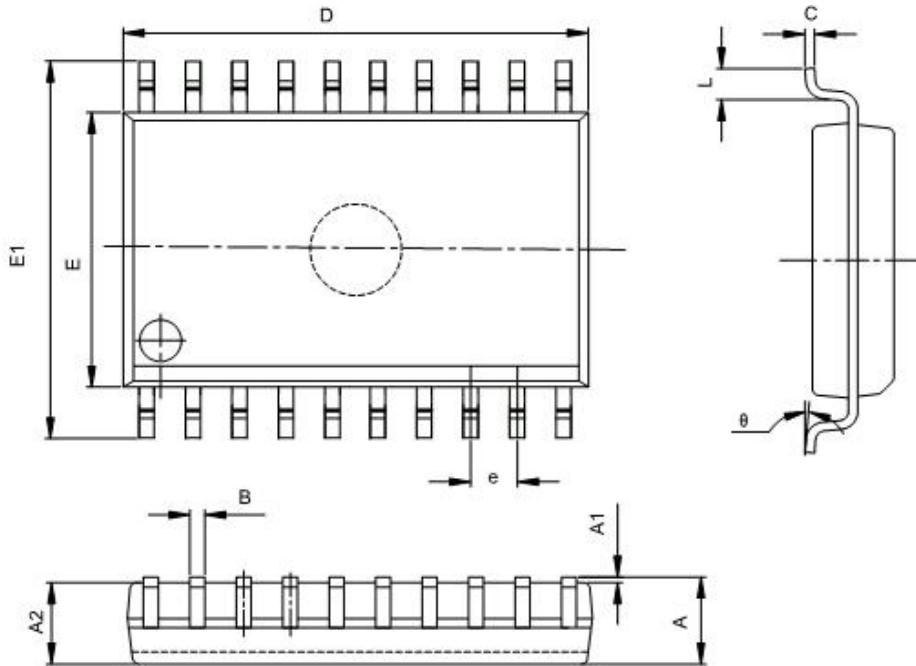


Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°





8.4、SOP20 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	2.280	2.630	0.090	0.104
A1	0.100	0.300	0.004	0.012
A2	2.180	2.330	0.086	0.092
B	0.350	0.510	0.014	0.020
C	0.204	0.360	0.008	0.014
D	12.600	13.000	0.496	0.512
E	7.400	7.600	0.291	0.299
E1	10.000	10.650	0.394	0.419
e	1.270(TYP)		0.050(TYP)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



## 9、声明及注意事项

### 9.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价 铬 (Cr (VI) )	多溴 联苯 (PB Bs)	多溴 联苯 醚 (PB DEs)	邻苯二 甲酸二 丁酯 (DBP)	邻苯二 甲酸丁 苯酯 (BBP)	邻苯二甲 酸二(2- 乙基己 基)酯 (DEHP)	邻苯二甲 酸二异丁 酯(DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○：表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×：表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

### 9.2、注意

在使用本产品之前建议仔细阅读本资料；

本资料中的信息如有变化，恕不另行通知；

本资料仅供参考，本公司不承担任何由此而引起的任何损失；

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。



表 835-11

无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

版次:B3

编号: AiP8P103A-AX-B007



无锡中微爱芯电子有限公司

国芯思辰（深圳）科技有限公司

深圳公司:深圳市福田区石厦街新天世纪商务中心A座1513室

公司网址:[www.zhongke-ic.com](http://www.zhongke-ic.com)

联系电话:0755-82565229