



AiP8P002I 1K OTP ROM 的 IO 口型 8 位 微控制器

产品说明书

说明书发行履历：

版本	发行时间	新制/修订内容
A1	2020-07	新制
B1	2021-03	修订



1、概述

1.1、说明

AiP8P002I 是低成本，高速度，高抗干扰，OTP ROM 的 8 位 CMOS 微控制器。它采用了 RISC 架构，只有 42 条指令。所有的指令都是单周期，除了程序分支需要两个周期。

AiP8P002I 内部集成上电复位 (POR)，欠压复位 (BOR)，上电复位定时器 (PWRT)，振荡器启动定时器 (OST)，看门狗定时器，OTP ROM，SRAM，三态 IO 端口，IO 上拉/漏极开路/下拉控制，省电休眠模式，实时可编程时钟/计数器等。

1.2、特性

- 42 条配置字指令
- 所有的指令都是单周期，除了程序分支是双周期
- 13 位宽指令
- 整个 ROM 区域能被 GOTO 指令访问
- 整个 ROM 区域能被 CALL 指令访问
- 8 位数据通道
- 5 级深硬件堆栈
- 运行速度：直流 20 兆时钟输入
 - 直流 100 纳秒指令周期
 - 直接、间接两种地址访问模式
- 8 位实时时钟/计数器 (定时器 0) 带 8 位可编程预分频器
- 内置上电复位 (POR)
- 内建低电压检测 (LVD) 的欠压复位 (BOR)
- 8 级内部低电压复位 LVR
- 上电复位定时器 (PWRT) 和振荡器启动定时器 (OST)
- 在片内看门狗定时器 (WDT) 与内部振荡器运行可靠和软件看门狗
- 一组 I/O 口，IOB 可独立控制
- 软件可控制 I/O 口上拉、下拉、漏极开路
- 端口驱动能力可配置
 - 强驱动
(IOH=-8mA@VDD=5V, VOH=VDD-0.6V)
 - 正常驱动
(IOH=-5mA@VDD=5V, VOH=VDD-0.6V)
- 端口上拉电阻可配置:80K/20K
- 端口输入翻转点可配置
 - 0.3VDD/0.28VDD
 - 0.7VDD/0.3VDD
- 一个内部中断源：定时器 0 溢出；两个外部中断源：INT 引脚，端口 B 输入变化
- 可从睡眠模式被唤醒通过端口 B 输入变化
- 内置 8MHZ, 4MHZ, 1MHZ 和 455KHZ 内部 RC 振荡
- 可编程配置字保护
- 内建内部 RC 振荡器
- 可选振荡配置：
 - HF：高频晶体/陶瓷振荡器
 - XT：晶体/陶瓷振荡器
 - LF：低频晶体振荡器
 - IRC：内部电阻/电容振荡器
- 宽操作电压范围：
 - 2.3V~5.5V
- 封装形式：
 - DIP8/SOP8



1.3、订购信息

管装:

产品型号	订单编号	封装形式	管装数	盒装管	盒装数	箱装盒	箱装数
AiP8P002I	42331NK.SA8	SOP8	100PCS/管	100 管/盒	10000PCS/盒	10 盒/箱	100000PCS/箱
	42331NK.DA8	DIP8	50PCS/管	40 管/盒	2000PCS/盒	10 盒/箱	20000PCS/箱

注: 订购信息与实物不符时, 以实物为准。



2、功能框图及引脚说明

2.1、AiP8P002I 功能框图

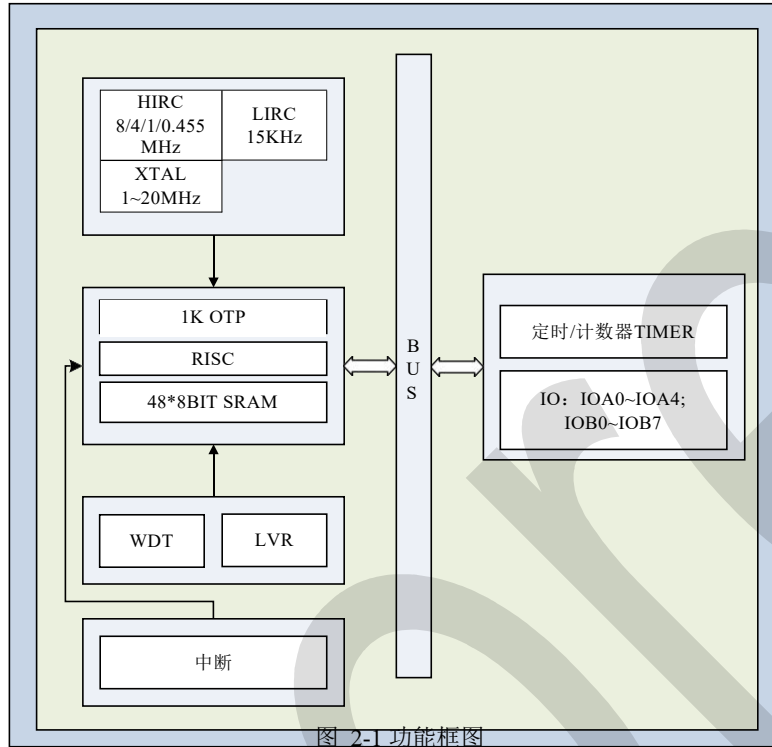


图 2-1 功能框图

2.2、引脚排列图

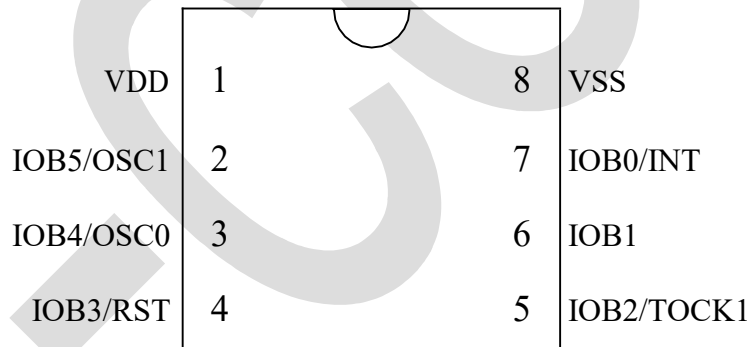


图 2-2 AiP8P002I SOP8 引脚排列图



2.3、引脚说明

表 2-1 引脚说明

引脚名称	类型	说明
IO 引脚		
I0B0/INT	IO	双向 I/O 口带有系统唤醒功能； 软件控制上拉、下拉、开漏输出； 外部中断口；
I0B1	IO	双向 I/O 口带有系统唤醒功能； 软件控制上拉、下拉、漏极开路；
I0B2/TOCK1	IO	双向 I/O 口带有系统唤醒功能； 软件控制上拉、下拉、漏极开路；
I0B3/RSTB	I	双向 I/O 口，系统唤醒功能； 软件控制上拉、下拉、开漏输出；
I0B4/OSCO	IO	双向 IO 口，系统唤醒功能； 软件控制上拉，开漏输出； 晶振输出脚；
I0B5/OSCI	IO	双向 IO 口，系统唤醒功能； 软件控制上拉，开漏输出； 晶振输入脚；
I0B6	IO	双向 IO 口，系统唤醒功能； 软件控制上拉，开漏输出；
I0B7	IO	双向 IO 口，系统唤醒功能； 软件控制上拉，开漏输出；
VDD	P	电源正极
VSS	P	地



3、电特性

3.1、极限参数

表 3-1 极限参数

参数名称	符号	最小	最大	单位
工作电压	VDD	GND-0.3	+6.5	V
输入电压	VI	GND-0.3	VDD+0.3	V
输出电压	VO	GND-0.3	VDD+0.3	V
工作温度	TOPR	-40	+85	°C
储存温度	TSTG	-60	+150	°C
焊接温度	TL	-	+245	°C

注：除非另有规定， $T_{amb}=25^{\circ}C$

3.2、电气特性

表 3-2 电气参数

符号	说明	条件	最小值	典型值	最大值	单位
F _{HF}	振荡幅度	高频模式, V _{DD} =5V	1		20	MHZ
		高频模式, V _{DD} =3V	1		15	
F _{LF}	振荡幅度	低频模式, V _{DD} =3V	32		4000	KHZ
		低频模式, V _{DD} =3V	32		1000	
F _{IRC/}	振荡频率	IRC 模式, V _{DD} =5V	0.455		8	MHZ
		IRC 模式, V _{DD} =3V	0.455		8	
V _{IH}	输入高电平	带施密特触发器, 配置字选择 0.3VDD/0.28VDD				V
		I/O 口, V _{DD} =5V	2			
		I/O 口, V _{DD} =3V	1.5			
		带施密特触发器, 配置字选择 0.7VDD/0.3VDD				
		V _{DD} =5V	3.5			
		V _{DD} =3V	2.1			
		不带施密特触发器				
V _{DD} =5V	2.0					
V _{DD} =3V	1.5					
V _{IL}	输入低电平	带施密特触发器, 配置字选择 0.3VDD/0.28VDD				V
		V _{DD} =5V			0.8	
		V _{DD} =3V			0.5	
		带施密特触发器, 配置字选择 0.7VDD/0.3VDD				
		V _{DD} =5V			1	
		V _{DD} =3V			0.6	
		不带施密特触发器				
		I/O 口, V _{DD} =5V			1.0	
I/O 口, V _{DD} =3V			0.6			
I _{OH}	输出高电平	配置字选强驱动				mA



		$V_{OH}=-4.4V, V_{DD}=5V$	-5					
		$V_{OH}=-2.4V, V_{DD}=3V$	-3					
		配置字选弱驱动, 即正常驱动						
		$V_{OH}=-4.4V, V_{DD}=5V$	-3					
		$V_{OH}=-2.4V, V_{DD}=3V$	-1					
I _{OL}	输出低电平	配置字选强驱动					mA	
		$V_{OL}=0.6V, V_{DD}=5V$				35		
		$V_{OL}=0.6V, V_{DD}=3V$				25		
		RST 管脚, $V_{OL}=0.6V, V_{DD}=5V$				23		
		RST 管脚, $V_{OL}=0.6V, V_{DD}=3V$				15		
		配置字选弱驱动, 即正常驱动						
		$V_{OL}=0.6V, V_{DD}=5V$				25		
		$V_{OL}=0.6V, V_{DD}=3V$				16		
		RST 管脚, $V_{OL}=0.6V, V_{DD}=5V$				6		
		RST 管脚, $V_{OL}=0.6V, V_{DD}=3V$				4		
I _{PH}	上拉电流	配置 20K, 输入接 V_{SS} , $V_{DD}=5V$			250	uA		
		配置 80K, 输入接 V_{SS} , $V_{DD}=5V$			62.5			
I _{PD}	下拉电流	输入接 V_{DD} , $V_{DD}=5V$			35	45	55	uA
I _{WDT}	看门狗电流	$V_{DD}=5V$			5	8	uA	
		$V_{DD}=3V$			1	2		
T _{WDT}	看门狗周期	$V_{DD}=3V$			19.2		ms	
		$V_{DD}=4V$			17.3			
		$V_{DD}=5V$			16.1			
I _{SB}	掉电电流	睡眠模式, $V_{DD}=5V$, WDT 使能			5.5	9.0	uA	
		睡眠模式, $V_{DD}=5V$, WDT 关断			0.2	0.5		
		睡眠模式, $V_{DD}=3V$, WDT 使能			1.0	2.0		
		睡眠模式, $V_{DD}=3V$, WDT 关断			0.1	0.3		
I _{DD}	工作电流	高频模式, $V_{DD}=5V$, 4 时钟指令, OSCI/OSCO=3pF/3pF					mA	
		20MHZ				1.75		
		16MHZ				1.5		
		8MHZ				1.02		
		4MHZ				0.85		
		高频模式, $V_{DD}=3V$, 4 时钟指令, OSCI/OSCO=3pF/3pF						
		20MHZ				0.75		
		16MHZ				0.63		
		8MHZ				0.37		
		4MHZ				0.24		
		高频模式, $V_{DD}=5V$, 2 时钟指令, OSCI/OSCO=3pF/3pF						
		20MHZ				2.46		
		16MHZ				2.10		
		8MHZ				1.34		
		4MHZ				1.01		
		高频模式, $V_{DD}=3V$, 2 时钟指令, OSCI/OSCO=3pF/3pF						
20MHZ				1.12				
16MHZ				0.93				



		8MHZ		0.53		
		4MHZ		0.32		
I _{DD}	工作电流	低频模式, V _{DD} =5V, 4 时钟指令, OSCI/OSCO=10pF/20pF				uA
		32.768KHZ		133		
		低频模式, V _{DD} =3V, 4 时钟指令, OSCI/OSCO=10pF/20pF				
		32.768KHZ		32.8		
		低频模式, V _{DD} =5V, 2 时钟指令, OSCI/OSCO=10pF/20pF				
		32.768KHZ		137		
		低频模式, V _{DD} =3V, 2 时钟指令, OSCI/OSCO=10pF/20pF				
		32.768KHZ		33.6		
		低频模式, V _{DD} =5V, 2 时钟指令, OSCI/OSCO=10pF/20pF, 省电模式				
		32.768KHZ		25.5		
低频模式, V _{DD} =3V, 2 时钟指令, OSCI/OSCO=10pF/20pF, 省电模式						
32.768KHZ		7.2				
I _{DD}	工作电流	IRC 模式, 内部电阻, V _{DD} =5V, 4 时钟指令				mA
		F=8MHZ		0.66		
		F=4MHZ		0.42		
		F=1MHZ		0.25		
		F=455KHZ		0.22		
		IRC 模式, 内部电阻, V _{DD} =3V, 4 时钟指令				
		F=8MHZ		0.37		
		F=4MHZ		0.24		
		F=1MHZ		0.14		
		F=455KHZ		0.12		
		IRC 模式, 内部电阻, V _{DD} =5V, 2 时钟指令				
		F=8MHZ		0.96		
		F=4MHZ		0.59		
		F=1MHZ		0.29		
		F=455KHZ		0.24		
		IRC 模式, 内部电阻, V _{DD} =3V, 2 时钟指令				
		F=8MHZ		0.53		
		F=4MHZ		0.32		
		F=1MHZ		0.16		
		F=455KHZ		0.13		

注: 工作条件是在四时钟指令周期和 WDT&LVDT 禁用情况下。



4、存储器构成

AiP8P002I 存储器由程序存储器和数据存储器构成。

4.1、程序存储器构成

AiP8P002I 带有 10 位的程序计数器可计 1k*13 位存储区；

复位向量在地址 3FFh；

硬件中断向量在地址 008h,软件中断向量在地址 002h；

CALL/GOTO 指令可访问 ROM 的所有区域。

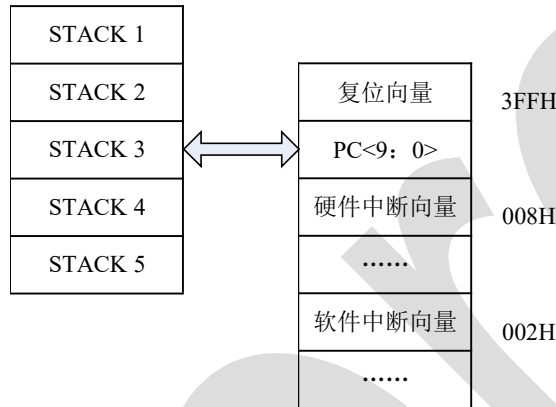


图 4-1 程序存储器分布图和堆栈结构

4.2、数据存储器构成

数据存储器由特殊功能寄存器和通用寄存器构成。通用寄存器可以直接访问或者间接的通过特殊功能寄存器访问。特殊功能寄存器可被 CPU 和外围功能使用来控制器件的操作。

表 4-1 AiP8P002I 寄存器列表

地址	说明
00h	INDF
01h	TMR0
02h	PCL
03h	STATUS
04h	FSR
05h	PORTA
06h	PORTB
07h	通用寄存器
08h	PCON
09h	WUCON
0Ah	PCHBUF
0Bh	PDCON
0Ch	ODCON
0Dh	PHCON
0Eh	INTEN
0Fh	INTFLAG
10h~3Fh	通用寄存器
NA	OPTION



05h	IOSTA
06h	IOSTB

寄存器 04H 地址的 FSR 寄存器的高两位默认为 0，且不可写。

表 4-2 寄存器控制选项或 IOST 指令

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A(w)	OPTION	-	INTEDG	T0CS	T0SE	PSA	PS2	PS1	N/A(w)
05h(w)	IOSTA	端口 AI/O 控制寄存器							
06h(w)	IOSTB	端口 BI/O 控制寄存器							

注: OPTION、IOSTA、IOSTB 用过汇编指令, 详情参考指令集。

表 4-3 操作寄存器映射

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00h(r/w)	INDF	通过 FSR 地址数据内存(而不是物理寄存器)							
01h(r/w)	TMR0	8 位实时时钟/计数器							
02h(r/w)	PCL	低阶 8 位 PC 指针							
03h(r/w)	STATUS	RST	GP1	GP0	T0	PD	Z	DC	C
04h(r/w)	FSR	*	*	间接数据内存地址指针					
05h(r/w)	PORTA	-	-	-	-	IOA3	IOA2	IOA1	IOA0
06h(r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
07h(r/w)	SRAM	通用寄存器							
08h(r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*
09h(r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
0Ah(r/w)	PCHBUF	-	-	-	-	-	-	PC 的缓冲最高为 2 位	
0Bh(r/w)	PDCON		/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0
0Ch(r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	-	ODB2	ODB1	ODB0
0Dh(r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	-	/PHB2	/PHB1	/PHB0
0Eh(r/w)	INTEN	GIE	*	*	*	*	INTIE	PBIE	TOIE
0Fh(r/w)	INTFLAG	-	-	-	-	-	INTIF	PBIF	TOIF

注: -=未执行的, 读“0”, *=未执行的, 读 1。

4.3、特殊寄存器说明

4.3.1、INDF(间接寻址寄存器)

表 4-4 INDF 寄存器

INDF 寄存器 (0x00): 通过 FSR 地址数据内存(而不是物理寄存器)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	X	X	X	X	X	X	X	X

注: X 代表未知。

INDF 寄存器不是物理寄存器。间接寻址时 INDF 通过 RAM 选择寄存器 (FSR) 来访问其所指向的地址。间接寻址读操作直接读地址 00h (FSR=“0”), 间接寻址不能对 INDF 直接进行写操作 (尽管有些状态会发生改变)。

FSR 的 5-0 位可以用来选择 64 个寄存器 (地址: 00h~3Fh)。

例 4.1: 间接寻址

- 地址 38 内容为 10h
- 地址 39 内容为 0Ah



- 将 38 写入 FSR 中
- 通过 A 读 INDF 返回 10h
- FSR 加 1 (@FSR=39h)
- 通过 A 读 INDF 返回 0Ah

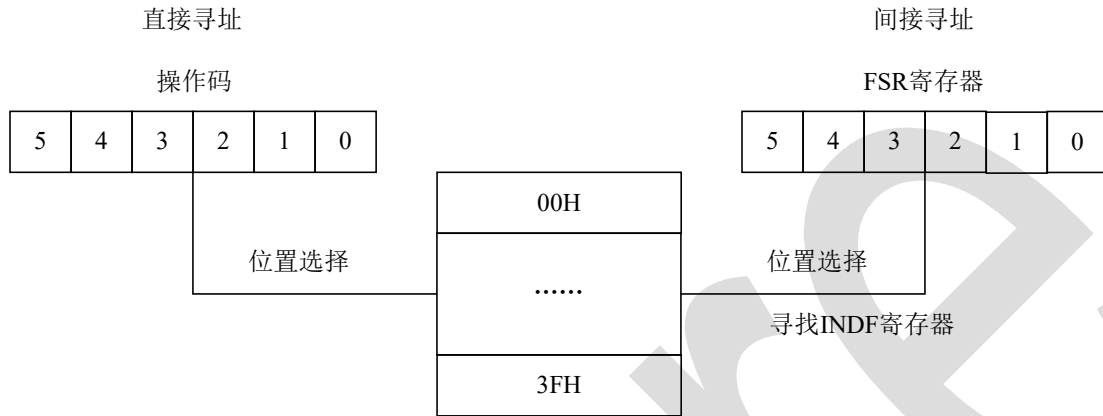


图 4-2: 直接寻址/间接寻址

4.3.2 、PCL (低位程序计数器) &堆栈

表 4-5 PCL 寄存器

PCL 寄存器 (0x02): PC 为低阶 8 位

BIT	B7	B6	B5	B4	B3	B2	B1	B0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	1	1	1	1	1	1

AiP8P002I 的程序计数器的指针和堆栈的位数为 10 位, 堆栈有 5 级 10 位硬件推进/出堆栈。低位的 PC 指针为 PCL 寄存器, 该寄存器是可读写的, 高位的 PC 指针为 PCH 寄存器, 该寄存器包含 PC<9:8>位, 该寄存器不能直接读写。PCH 寄存器的改变是通过 PCHBUF 寄存器来实现的。每一条指令执行的时候他的 PC 指针包含下一条指令的操作地址。指令没有改变 PC 内容的时候在每一个指令周期 PC 指针自动加 1。

对于 GOTO 指令有 PC<9:0>, PCL 映射成 PC<7:0>, PCHBUF 不变。

对于 CALL 指令有 PC<9:0>, 下一条指令地址被推进堆栈, PCL 映射成 PC<7:0>, PCHBUF 不变。

对于 RETIA, RETFIE, RETURN 指令, PC 的内容更改为出栈信息, PCL 映射成 PC<7:0>, PCHBUF 不变。

对于任何指令, PCL 就是目标, PC<7:0>的内容就是指令字或 ALU 结果。不管怎样, PC<9:8>来源于 PCHBUF<1:0>位(PCHBUF→PCH)。

PCHBUF 不会改变, 从而 PCH 不会改变。

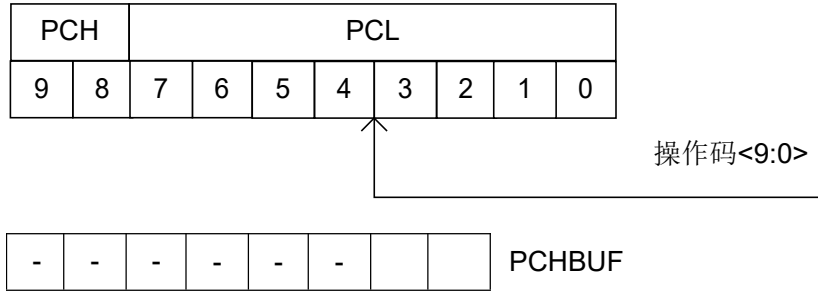


图 4-3 GOTO 指令调动 PC 指针跳针方式

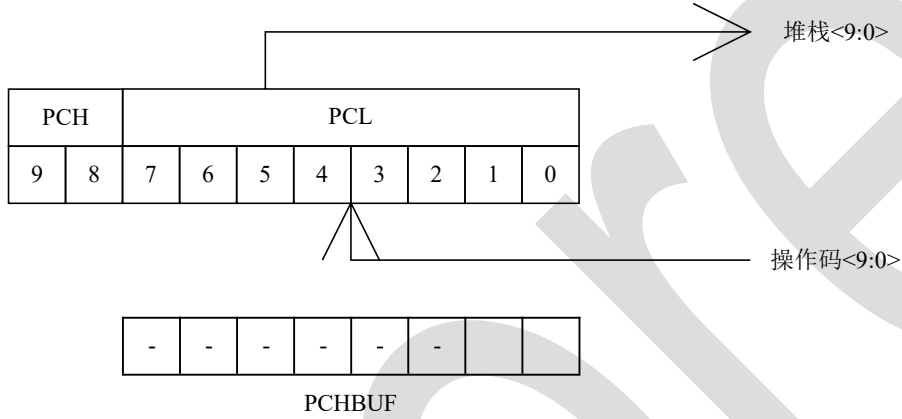


图 4-4 CALL 指令调动 PC 指针跳针方式

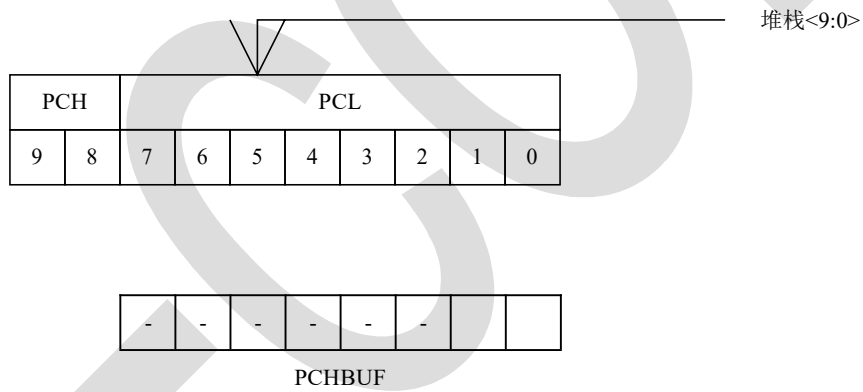


图 4-5 RETIA, RETFIE、RETURN 指令调动 PC 指针跳针方式

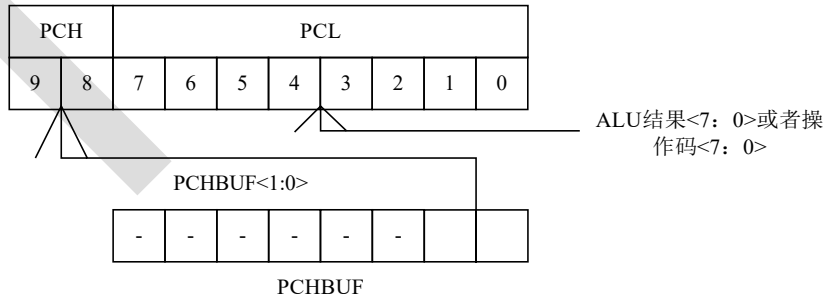


图 4-6 以 PCL 为目标的指令调动 PC 指针跳针方式

注: PCHBUF 只有在 PCL 内容是目标地址才有效。



4.3.3、STATUS(状态寄存器)

表 4-6 STATUS 寄存器

STATUS: 寄存器 (0x03)

名称	B7	B6	B5	B4	B3	B2	B1	B0
NAME	RST	GP1	GP0	T0	PD	Z	DC	C
R/W	R	R/W	R/W	R	R	R	R	R
POR	0	0	0	1	1	X	X	X

位	字段	描述
7	RST	唤醒类型位 1: 端口 B 输入变化唤醒 SLEEP: 0: 其他重置类型唤醒
6-5	GP1, GP0	通用寄存器读/写位
4	T0	时间溢出标志位 1: 当系统上电时或执行“CLRWDT”或 SLEEP 指令后 0: 看门狗定时器溢出
3	PD	电源中断标志位 1: 当系统上电时或执行 CLRWDT 指令后 0: 当执行“SLEEP”指令后
2	Z	0 位 1: 算术或逻辑运算结果为“0”时 0: 算术或逻辑运算结果不为“0”时
1	DC	半进位/借位标志(低四位向高四位进位/借位标志) ADDAR,ADDIA 1: 低 4 位有进位 0: 低 4 位无进位 SUBAR,SUBIA 1: 低 4 位无借位 0: 低 4 位有借位
0	C	进位/借位标志 ADDAR,ADDIA 1: 有进位 0: 无进位 SUBAR,SUBIA 1: 无借位 0: 有借位 注: 运行减法通过添加第二个操作数的二进制补码, 循环(RRR,RLR)指令, 这个源寄存器会被高阶或低阶所加载。

4.3.4、FSR(间接数据存储寻址指针)

表 4-7 FSR 寄存器

FSR 寄存器(0x04): 间接数据存储寻址指针

BIT	B7	B6	B5	B4	B3	B2	B1	B0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR	1	1	X	X	X	X	X	X

位	字段	描述
7-6	-	保留, 未使用, 读作 1



5-0	-	用来选择访问间接寻址时目标寄存器地址。具体描述见 4.3.1。
-----	---	---------------------------------

注: X 代表未知。

4.3.5、PCON(电源控制寄存器)

表 4-8 PCON 寄存器

PCON: 寄存器 (0x08)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	WDTE	EIS	LVDTE	-	-	-	-	-
R/W	R/W	R/W	R/W	-	-	-	-	-
POR	1	0	1	-	-	-	-	-

位	字段	描述
7	WDTS	(看门狗定时器) 使能位 0: 关闭 WDT。 1: 使能 WDT。
6	EIS	定义管脚 IOB0/INT 功能位 0: 选择 IOB0(双向 I/O 口), 屏蔽了 INT 功能。 1: 选择 INT(外部中断输入脚), 在这种模式下, IOB0 控制的 I/O 必须置“1”。IOB0 作为 I/O 口输入功能通过硬件屏蔽了, 读取 INT 管脚信息的与读 PORTB 方式相同。
5	LVDTE	LVDT(低电压检测)使能位 0: 关闭 LVDT 1: 使能 LVDT
4-0	-	保留, 未使用, 读作 1

4.3.6、PCHBUF(程序计数指针高位缓冲区)

表 4-9 PCHBUF 寄存器

PCHBUF: 寄存器 (0x0A)

名称	B7	B6	B5	B4	B3	B2	B1	B0
PCHBUF	-	-	-	-	-	-	-	PC 的缓冲最高为 2 位

注: -代表未使用。

位	字段	描述
7-2	-	保留, 未使用, 读作 0
1-0	-	用来选择访问间接寻址时目标寄存器地址。具体描述见 4.3.2。

4.3.7、ACC(累加器)

表 4-10 ACC 累加器

名称	B7	B6	B5	B4	B3	B2	B1	B0
ACC	ACC[7:0]							

累加器是一个内部数据转化、指令操作和存放操作结果的存储单元, 不能被访问。

4.3.8、选项寄存器

表 4-11 选项寄存器

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	-	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	-	1	1	1	1	1	1	1

位	字段	描述
---	----	----



7	-	保留, 未使用																											
6	INTEDG	中断触发方式控制位 1: 中断触发方式为 INT 脚上升沿出发 0: 中断触发方式为 INT 脚下降沿出发																											
5	TOCS	TMRO 时钟源选择控制位 1: 外部 TOCKI 脚。当 IOSTIOB2=“0”时, IOB2/TOCKI 脚设置为输入 0: 内部指令时钟周期																											
4	TOSE	TMRO 触发方式控制位 1: TOCKI 脚下降沿触发计数 0: TOCKI 脚上升沿触发计数																											
3	PSA	分频器选择位. 1: WDT(看门狗) 0: TMRO(Timer0)																											
2-0	PS2: PS0-	分频率选择控制位 <table border="1"> <thead> <tr> <th>PS2: PS0</th> <th>TIME0 比率</th> <th>WDT 比率</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>1:2</td> <td>1:1</td> </tr> <tr> <td>001</td> <td>1:4</td> <td>1:2</td> </tr> <tr> <td>010</td> <td>1:8</td> <td>1:4</td> </tr> <tr> <td>011</td> <td>1:16</td> <td>1:8</td> </tr> <tr> <td>100</td> <td>1:32</td> <td>1:16</td> </tr> <tr> <td>101</td> <td>1:64</td> <td>1:32</td> </tr> <tr> <td>110</td> <td>1:128</td> <td>1:64</td> </tr> <tr> <td>111</td> <td>1:256</td> <td>1:128</td> </tr> </tbody> </table>	PS2: PS0	TIME0 比率	WDT 比率	000	1:2	1:1	001	1:4	1:2	010	1:8	1:4	011	1:16	1:8	100	1:32	1:16	101	1:64	1:32	110	1:128	1:64	111	1:256	1:128
PS2: PS0	TIME0 比率	WDT 比率																											
000	1:2	1:1																											
001	1:4	1:2																											
010	1:8	1:4																											
011	1:16	1:8																											
100	1:32	1:16																											
101	1:64	1:32																											
110	1:128	1:64																											
111	1:256	1:128																											



5、通用功能

5.1、系统复位

5.1.1、复位方式：

- 上电复位 POR
- 掉电复位 BOR
- 外部端口复位 RESET
- 看门狗溢出复位
- LVR 内部低压复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知的。大多数寄存器会回到复位状态在上电复位，RSTB 管脚复位，看门狗溢出复位。

对 V_{DD} 上升信号检测告知芯片是否加上上电复位脉冲信号。要使用这个特点，用户需把 RSTB 管脚连接到 V_{DD} 。

芯片上的低电压检测器（LVD）是当 V_{DD} 低于一个固定的电压时使机器复位，这样能保证芯片只能在正常电压范围内工作。掉电复位作为一种典型应用主要用在 AC 或重载交换的应用上。

RSTB 或 WDT 睡眠唤醒也导致机器复位，其复位操作的不会在睡眠之前。

根据不同的重置条件对 \overline{TO} 和 \overline{PD} 位(STATUS<4: 3>)置 1 或清零。

5.1.2、上电复位计数器(PWRT)

上电复位计数器提供一个 18/4.5/288/72ms 延迟时间(该延迟时间由 SUT<1:0>设置)(或 140us,基于不同的振荡源和复位条件)在上电复位(POR)，掉电复位(BOR)，RSTB 复位或看门狗溢出复位。只要 PWRT 在运行，设备就一直保持的复位状态 V_{DD} 、温度和其他变化而会影响 PWDT 控制的设备延迟时间。

表 5-1 PWRT 周期

振荡器模式	上电复位/掉电复位	RSTB 复位/看门狗溢出复位
IRC	18/4.5/288/72ms	140us
HF&LF	18/4.5/288/72ms	18/4.5/288/72ms

5.1.3、复位顺序

当检测到有上电复位（POR），掉电复位（BOR），REST 复位或看门狗溢出复位时，复位顺序如下：

- 1.复位锁存器被设置，PWRT&OST 清零。
- 2.当内部的 POR，BOR，RSTB 复位或 WDT 溢出复位脉冲加载完成后,PWRT 开始计数。

3.PWRT 溢出以后，OST 开始工作。

4.OST 延迟完成以后，复位锁存器清零最后芯片得到一个复位信号。

在高频或低频振荡模式下，总的复位延迟时间为 18/4.5/288/72ms 加上 16 个振荡周期。在 IRC 振荡模式下，系统总的复位延时在上电复位(POR)，掉电复位(BOR)后延迟 18/4.5/288/72ms，RSTB 复位或看门狗溢出复位后以后再延迟 140us。

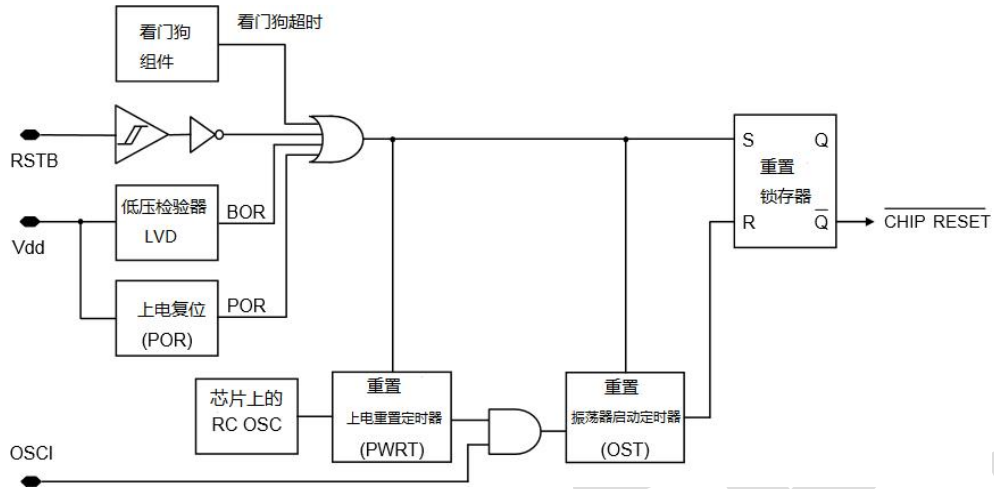


图 5-1 复位电路结构图

5.1.4 、复位后状态

表 5-2 所有寄存器的复位后状态

寄存器	地址	上电复位/掉电复位	RSTB 复位/WDT 复位
ACC	N/A	xxxxxxxx	uuuuuuuu
OPTION	N/A	-0111111	-0111111
IOSTA	N/A	----1111	----1111
IOSTB	N/A	11111111	11111111
INDF	00h	xxxxxxxx	uuuuuuuu
TMR0	01h	xxxxxxxx	uuuuuuuu
PCL	02h	11111111	11111111
STATUS	03h	00011xxx	000##uuu
FSR	04h	11xxxxxx	11uuuuuu
PORTA	05h	xxxxxxxx	uuuuuuuu
PORTB	06h	xxxxxxxx	uuuuuuuu
通用寄存器	07h	xxxxxxxx	uuuuuuuu
PCON	08h	101----	101----
WUCON	09h	00000000	00000000
PCHBUF	0Ah	-----00	-----00
PDCON	0Bh	11111111	11111111
ODCON	0Ch	00000000	00000000
PHCON	0Dh	11111111	11111111
INTEN	0Eh	0----000	0----000
INTFLAG	0Fh	-----000	-----000
通用寄存器	10~3Fh	xxxxxxxx	uuuuuuuu

注：u=不变，x=未知，--不起作用，#=参见下表的值。

表 5-3 RST/TO/PD 重置或唤醒后的状态

RST	\overline{TO}	\overline{PD}	重置的原因
0	1	1	上电复位
0	1	1	掉电复位
0	u	u	正常工作下 RSTB 重置



0	1	0	在睡眠下 RSTB 重置
0	0	1	正常工作下看门狗重置
0	0	0	在睡眠下 WDT 唤醒
1	1	0	在睡眠下唤醒引脚改变

注: u=不变。

表 5-4: \overline{TO} / \overline{PD} 状态位影响事件

项目	\overline{TO}	\overline{PD}
上电	1	1
看门狗溢出	0	u
SLEEP 指令	1	0
CLRWDT 指令	1	1

注: u=不变。

5.2、振荡器配置

5.2.1、振荡模式

AiP8P002I 有 4 种不同的振荡模式, 用户可以通过设置三个配置位 ($Fosc<2:0>$) 来选择振荡方式:

- HF: 高频晶体/谐振器
- XT: 晶体谐振器/振荡器
- LF: 低频晶体振荡器
- IRC: 内部电阻/电容振荡器

在 LF, XT 或 HF 模式下, 一台晶体或陶瓷谐振器连接到 OSCI 和 OSCO 管脚建立振荡源。当在 LF, XT 或 HF 模式下, 机器能通过 OSCI 脚接入外部时钟源。

使用 IRC 振荡模式为成本节省主要使用在定时无须精确场合下的应用, 单片机具有 4 种不同的 RC 振荡频率, 8MHz, 4MHz, 1MHz 和 455KHz, 通过两个配置为 ($RCM<1:0>$) 来选择。或用户改变外部电阻来实现。

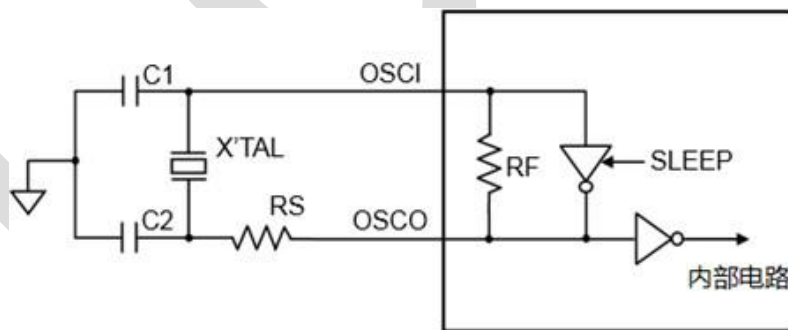


图 5-2: HF 或 LF 振荡模式(晶体工作或陶瓷谐振器)

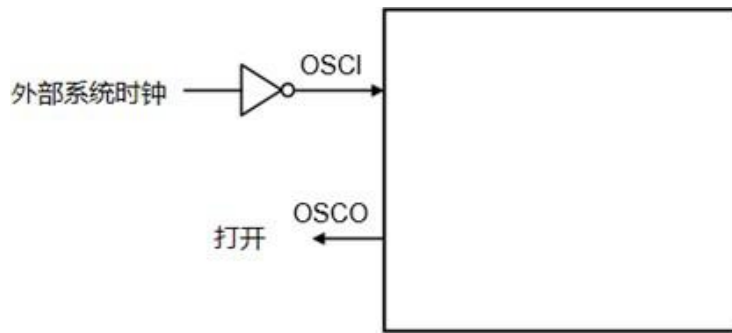


图 5-3: HF 或 LF 振荡模式(外部时钟输入工作)

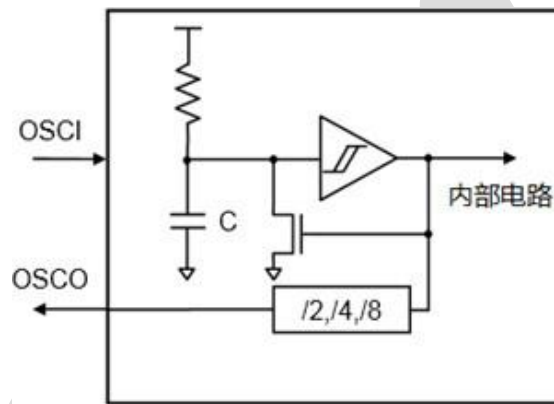


图 5-4: IRC 振荡模式(内部 R, 内部 C 振荡器)

5.2.2、振荡启动计数器(OST)

在 HF 或 LF 振荡模式下, PWRT 延迟(18/4.5/288/72ms)之后振荡启动计数器会再提供一个 16 个时钟的延迟。这种延迟晶体振荡器或谐振器能提供稳定的振荡源。

这段时间内只要 OST 在工作, 设备就一直保持的复位状态。

在 OSCI 信号的振幅到达振荡器输入最大振幅之后, 该计数器只开始增加。

5.3、工作模式

5.3.1、省电模式(SLEEP)

执行 SLEEP 指令以后机器进入省电模式。

执行 SLEEP 指令, \overline{PD} 位(STATUS<3>)清零, \overline{TO} 位被设置,看门狗清零同时保持运行状态, 晶振停止工作。

在睡眠指令被运行前所有 I/O 维持原状。

5.3.2、睡眠唤醒模式

在睡眠状态下, 机器能通过以下方式唤醒:

- RSTB 管脚重置。
- 看门狗超时复位(当工作时)。



- RB0/INT 管脚中断,或 PORTB 改变中断。

外部的 RSTB 重置和看门狗超时重置将会导致机器重置。通过设置 $\overline{\text{PD}}$ 和 $\overline{\text{TO}}$ 位都能使机器复位。设置 $\overline{\text{PD}}$ 用于上电复位,当睡眠指令被执行时被清零,看门狗超时发生时 $\overline{\text{TO}}$ 位清零。

机器通过中断唤醒时,相应的中断位必须被置 1,唤醒不管 GIE 位是否被设置。当 GIE 位被清零,机器唤醒以后执行 SLEEP 指令以后的指令,当 GIE 位被置 1,机器唤醒以后跳转到中断地址(008h)。

在高频或低频模式机器唤醒延迟时间为 18/4.5/288/72ms(该延迟时间由 SUT<1:0>设置)加上 16 个振荡周期。

在 IRC 模式,机器唤醒延迟时间为 140us。



5.4 、I/O 口

5.4.1 、概述

端口 B 为双向三态 I/O 口，为 8 脚 I/O 口。

所有的I/O 的输入/输出方式有I/O 控制寄存器(IOSTB)设置。IOB2 需要通过选项寄存器的 T0CS (OPTION<5>) 位控制。

IOB<7:4>和 IOB<2:0>有相应的上拉控制位(PHCON 寄存器)来设置使能内部上拉，如果设置为输出模式，内部上拉功能会自动关闭。

IOB<2:0>有相应的下拉控制位(PDCON 寄存器)来设置使能内部下拉，如果设置为输出模式，内部下拉功能会自动关闭。

IOB<7:4>和 IOB<2:0>有相应的开路控制位(ODCON 寄存器)来设置使能开路来设置输出为开路输出。

IOB<7:0> 有输入改变中断/ 唤醒功能。它的每个管脚是否具有该功能通过取决于 WUCON 寄存器的相应位。

当设置 EIS 位(PCON<6>)时，IOB0 作为外部中断输入脚，在该模式下 IOB0 输入改变中断/唤醒功能被硬件屏蔽，即使软件已经设置为中断/唤醒功能可用也不可启用该功能。

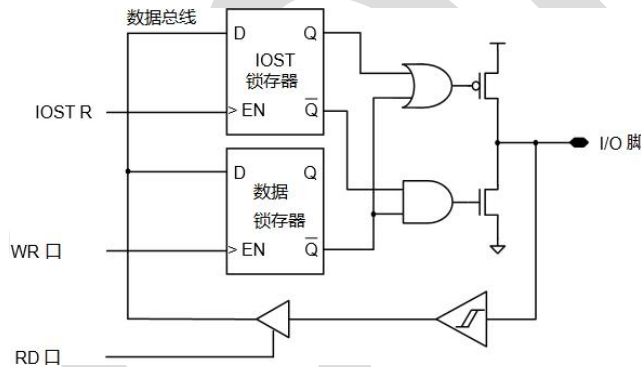


图 5-5 I/O 脚 IOA3~IOA0 方框图

注：图中没有显示下拉。

5.4.2 、I/O 相关寄存器说明

表 5-5 PORTB 端口数据寄存器

PORTB:寄存器 (0x06)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	X	X	X	X	X	X	X	X

注：X 代表未知。

位	字段	描述
7-0	IOB7~IOB0	IOB 端口数据寄存器，读端口(PORTA, PORTB 寄存器)的状态依赖于该端口是输入/输出模式，写端口是向锁存器写数据。



表 5-6 WUCON(端口 B 输入改变中断/唤醒控制寄存器)

WUCON:寄存器 (0x09)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	0	0	0	0	0	0	0	0

位	字段	描述
7-0	WUB7~WUB0	0: 禁止 IOB 输入改变中断/唤醒功能 1: 使能 IOB 输入改变中断/唤醒功能

表 5-7 PDCON(下拉控制寄存器)

PDCON:寄存器 (0x0b)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	-	PDB2	PDB1	PDB0	PDA3	PDA2	PDA1	PDA0
R/W	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	-	1	1	1	1	1	1	1

注: X 代表未知。

位	字段	描述
7	-	保留, 未使用
6-4	PDB2~PDB0	0: 使能 IOB 内部下拉 1: 禁止 IOB 内部下拉
3-0	PDA3~PDA0	0: 使能 IOA 内部下拉 1: 禁止 IOA 内部下拉

表 5-8 PHCON(上拉控制寄存器)

PHCON:寄存器 (0x0e)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	PHB7	PHB6	PHB5	PHB4	PHB3	PHB2	PHB1	PHB0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	1	1	1	1	-	1	1	1

注: -代表未使用。

位	字段	描述
3	-	保留, 未使用
7-4 2-0	PHB7-PHB4, PHB2-PHB0	0: 使能 IOB 内部上拉 1: 禁止 IOB 内部上拉

RPUSEL 是上拉电阻阻值的选择控制位, 默认值是 1。只有当上拉功能开启时, RPUSEL 控制位才有效。当 RPUSEL 设置为默认值 1 时, 上拉电阻选择 80K 欧姆; 当 RPUSEL 设置为 0 时, 上拉电阻选择 20K 欧姆。



表 5-9 ODCON(开路控制寄存器)

ODCON:寄存器 (0x0c)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	ODB7	ODB6	ODB5	ODB4	ODB3	ODB2	ODB1	ODB0
R/W	R/W	R/W	R/W	R/W	-	R/W	R/W	R/W
POR	0	0	0	0	-	0	0	0

注: -代表未使用。

位	字段	描述
3	-	保留, 未使用
7-4	ODB7-ODB4	0: 禁止 IOB 内部开路
2-0	ODB2-ODB0	1: 使能 IOB 内部开路



6、外设模块

6.1、中断

6.1.1、概述

AiP8P002I 系统具备有三种中断方式:

- INT 管脚的外部中断。
- TMR0/TMR1 溢出中断。
- 端口 B 输入改变中断(IOB7:IOB0 脚)。

INTFLAG 是重新编码的中断标志寄存器相对的中断请求标志。

中断允许总控位 GIE(INTEN<7>),使用(如果置 1)所有的屏蔽中断或禁用(如果清零)所有中断,不管 GIE 的状态,每中断的使用/禁用由相应的 INTEN 寄存器决定。

当一个中断事件发生时,GIE 位及其相应的中断允许位都置 1,GIE 位将会被硬件清零从而禁止进一步中断,同时下条指令跳到 008h 后开始执行。

中断标志位在必须在 GIE 重新启用前被软件清零以防止重复中断。

RETFIE 指令退出中断程序,设置 GIE 位为重新启用中断。

无论屏蔽位的状态是否屏蔽位是否启用,INTFLAG 寄存器的标志位(PBIF 位除外)设置中断。

读 INTFLAG 寄存器 INTFLAG 和 INTEN 的逻辑与。

当通过 INT 指令发生中断时,下条指令跳到 002 后开始执行。

6.1.2、外部 INT 中断

外部中断 INT 管脚上升沿还是下降沿触发由 INTEDG(OPTION<6>)决定。

当一个有效的跳变发生时标志位 INTIF 置 1,如 INTIE 位(INTEN<2>)清零,该中断被屏蔽。

在睡眠之前 INTIE 位已被置 1,INT 管脚中断可以将系统睡眠状态唤醒。在睡眠之前 GIE 位已被置 1,机器唤醒以后会执行中断服务程序,如果 GIE 位被清零,程序会运行睡眠以后的下一条指令。

6.1.3、Timer0 中断

TMR0 寄存器发生溢出(FFh→00h)时 T0IF 标志会将会置 1(INTFLAG<0>)。T0IE 位(INTEN<0>)清零,该中断被禁用。

6.1.4、端口 B 输入改变中断

输入改变中断触发时 IOB<7:0>PBIF 标志被置 1(INTFLAG<1>)。PBIE 位(INTEN<1>)清零,该中断被禁用。

在端口 B 输入改变中断发生之前,必须读取端口 B(任何访问端口 B 的指令,包括读/写指令),相对应的 WUBn 位(WUCON<7:0>)清零或置 1 为输出或 IOB0 脚设置为外部中断输入脚 INT 都拥有该功能。

PBIE 在睡眠之前被置 1,端口 B 输入脚改变中断也可以作为睡眠唤醒条件。GIE 位在被中断向量唤醒后也决定处理器分支。在睡眠之前 GIE 位已被置 1,机器唤醒以后会执行中断服务程序,如果 GIE 位被清零,则会运行睡眠以后的下一条指令。



6.1.5、中断相关寄存器

表 6-1 INTEN 寄存器

INTEN:寄存器 (0x0E)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	GIE	-	-	-	-	INTIE	PBIE	TOIE
R/W	R/W	-	-	-	-	R/W	R/W	R/W
POR	0	-	-	-	-	0	0	0

位	字段	描述
7	GIE	中断允许总控位。 0: 禁止所有中断。对于睡眠唤醒模式的中断事件, 该设备将继续在睡眠指令之后的指令执行。 1: 使能所有没有屏蔽的中断。对于睡眠唤醒模式的中断事件, 设备将进入分支中断地址 (008h)。
6-3	-	保留, 未使用, 读作 1
2	INTIE	外部 INT 脚中断使能位 0: 禁止外部 INT 脚中断 1: 使能外部 INT 脚中断
1	PBIE	端口 B 输入改变中断屏蔽位 0: 禁止端口 B 输入改变中 1: 使能端口 B 输入改变中
0	TOIE	Timer0 溢出中断屏蔽位 0: 禁止 Timer0 溢出中断 1: 使能 Timer0 溢出中断

表 6-2 INTFLAG 寄存器

INTFLAG:寄存器 (0x0F)

BIT	B7	B6	B5	B4	B3	B2	B1	B0
NAME	-	-	-	-	-	INTIF	PBIF	TOIF
R/W	-	-	-	-	-	R/W	R/W	R/W
POR	-	-	-	-	-	0	0	0

位	字段	描述
7-3	-	保留, 未使用, 读作 0
2	INTIF	外部 INT 中断标志。设置管脚 INT 上升沿/下降沿 (选择上升沿/下降沿由 INTEDG 位 (OPTION<6>) 决定) 时, 软件设置清零。
1	PBIF	端口 B 输入改变中断标志。端口 B 输入改变时置 1, 软件设置清零。
0	TOIF	Timer0 溢出中断标志, 发生 Timer0 溢出中断置 1, 软件设置清零。



6.2、Timer0/ WDT&预置器

6.2.1、Timer0

Timer0 为 8 位定时/计数器，Timer0 的时钟源可以是内部或外部时钟源(T0CKI 脚)。

6.2.2、使用内部时钟:定时模式

T0CS(OPTION<5>)为定时模式，定时模式在没有预置器的情况下，定时寄存器每个指令周期自动加 1，设置 TMR0 以后，定时器将在两个时钟周期以后开始自增。

6.2.3、使用外部时钟:计数模式

T0CS(OPTION<5>)=1 为计数模式，是选择通过 T0CK 管脚的上升或下降沿触发 Timer0 寄存器的增加，由 T0SE 位(OPTION<4>)决定。

外在时钟要求与内部时钟(Tosc)同步。同时，Timer0 实际增加有一个延迟。

在没有预置器的情况下，外部时钟输入同样也可以作为预置器输出；T0CKI 与内部时钟同步时能方便处理在 T2 和 T4 周期上的预分频。因此，T0CKI 为高或低电平必须要保持两个以上时钟周期才有效。

当有预置分频器时，外部时钟输入被异步分频器平分，这种常用来计算波形。因此 T0CKI 的一个波形周期至少 $4 T_{osc}$ 才能被预置器平分。

6.2.4、定时器相关的寄存器说明

表 6-3 定时/计数寄存器

TMR0 寄存器 (0x1h): 八位定时/计数寄存器

BIT	B7	B6	B5	B4	B3	B2	B1	B0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR	X	X	X	X	X	X	X	X

TMR0 是一个 8 位定时/计数器寄存器，Time0 的时钟可以取值于指令周期或外部时钟 (T0CK1 脚)定义为 T0CS(选择<5>)，如果选择 T0CK1 脚，Time0 是增加了 T0CK1 信号上升/下降沿 (选择 T0SE 位 (选择<4>))。

通过 PSA 位清零将预置器被分配给 Timer0 (选择<3>)。这种模式下 TMR0 值的改变，预置器被清零。

6.4、看门狗定时器(WDT)

看门狗定时器 (WDT) 的运行依赖于芯片里的 RC 振荡器，无需任何额外电路即能工作。所以即使OSCI和OSCO管脚关闭看门狗也仍然运行。在一般操作或睡眠模式情况下，看门狗定时器的溢出都会导致 MCU 复位同时 \overline{TO} 位(STATUS<4>)被清零。

如 WDTE 位(PCON<7>)清零，看门狗定时器不能工作。

在没有预置器时看门狗的溢出为 18ms, 4.5ms, 288ms 或 72ms 这个时间可以通过 SUT<1:0>设置；需要看门狗的溢出周期变长可以通过设置 OPTION 寄存器的看门狗定时器分频大于 1:128，因此最长的看门狗的溢出周期为 36.8 秒。

CLRWDT 指令能使 WDT 和预置器清零，启用看门狗可以防止超时，如果超时机器能复位。

SLEEP 指令重置 WDT 和预置器，启用看门狗就给机器分派了一个最大睡眠时间。



6.5、预置器

有一个 8 位计数器（向下）作为 Timer0 或看门狗定时器(WDT)的预置器。注意该预置器只能分配给 Timer0 或 WDT 使用，不能两者同时使用。因此，Time0 有预置器则意味着 WDT 没有预置器，反之亦然。

PSA 位(OPTION<3>)决定预置器的分配。PS<2:0>位(OPTION<2:0>)决定配置分频。当 Timer0 作为预置器的时候，所有的写指令 TMR0 会被预置器清零。当作为 WDT 的预置器的时候，CLRWD 指令会清除预置器内容。

预置器不能读写。机器复位，预置器各位全为 1。

为了避免机器非正常复位，当 Timer0 或 WDT 的预置器发生改变的时候，需要执行 CLRWDT 或 CLRRTMR0 指令，反之亦然。

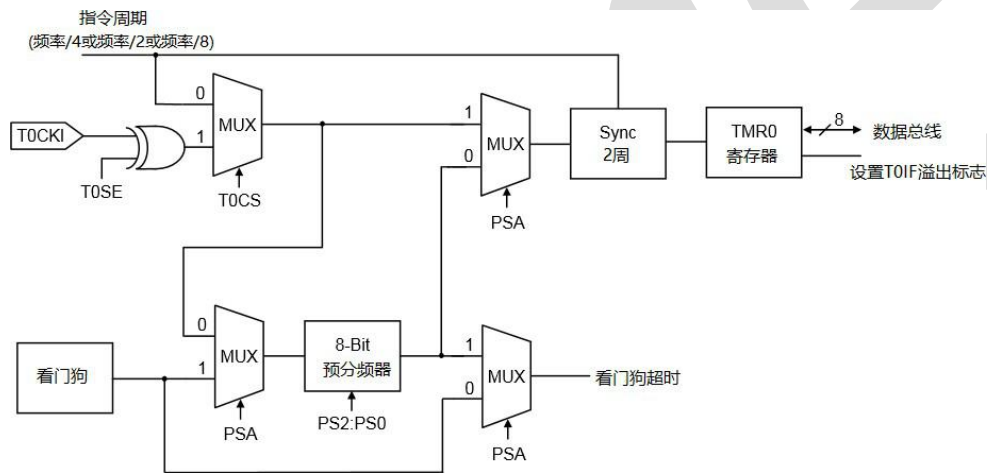


图 6-1 Timer0/WDT 预置器的框图



7、配置选项

表 7-1 配置选项

名称	说明
Fosc<2:0>	振荡器选择位 =000→LF 模式, 外部 32.768K 振荡器 =001→XF 模式, 外部低频晶体振荡器 =010→HF 模式, 外部高频晶体振荡器 =111→IRC 模式, 内部高频 RC 振荡器
LVR<2:0>	低电压复位选择 =000→LVR=2.6V =001→LVR=2.4V =010→LVR=2.2V =011→LVR=1.8V =100→LVR=3.6V =101→LVR=2.0V =110→LVR=2.0V =111→LVR=1.7V
RCM<1:0>	IRC 模式选择位 =11→4MHZ (默认) =10→8MHZ =01→1MHZ =00→455KHZ
SUT<2:0>	PWRT&WDT 时间周期选择位 (这个值必须是预置器比率的倍数) =111→PWRT=WDT 预置器比率=18ms (默认) =110→PWRT=WDT 预置器比率=4.5ms =101→PWRT=WDT 预置器比率=288ms =100→PWRT=WDT 预置器比率=72ms =011→PWRT=140us, WDT 预置器比率=18ms =010→PWRT=140us, WDT 预置器比率=4.5ms =001→PWRT=140us, WDT 预置器比率=288ms =000→PWRT=140us, WDT 预置器比率=72ms
OSCOUT	IRC 模式下 IOB4/OSCO 脚选择位 =1, OSCO 脚被选择 (默认) =0, IOB4 脚被选择 使用外部晶振时, 配置 IOB4 为普通 IO 口
RSTBIN	IOB3/RSTB 脚选择位 =1, IOB3 脚被选择 (默认) =0, RSTB 脚被选择
WDTEN	看门狗启动位/内部低速时钟使能位 =1, WDT 启动/内部低速时钟使能 (默认) =0, WDT 禁止/内部低速时钟关闭
PROTECT	代码保护位 =1→EPROM 代码保护关 (默认) =0→EPROM 代码保护开



OSCD<1:0>	指令周期选择位 =11→4 振荡周期 (默认) =10→2 振荡周期 =00→8 振荡周期
PMOD	电源模式选择位 =1, 正常 (默认) =0, 节电
PDPORT	读输出脚端口控制位 =1, 来自寄存器 (默认) =0, 来自引脚
SCHMITT	I/O 脚输入缓冲控制位 =1, 有施密特触发器 (默认) =0, 没有施密特触发器
CAL<6: 0>	IRC 模式校准选择位
IOBOD	IOB3 端口输出控制位 =1, 禁止开漏输出 (默认) =0, 使能开漏输出
RPUSEL	上拉电阻选择 =1, 80K (默认) =0, 20K
SMTSEL	施密特选择 =1, 0.3VDD/0.28VDD (默认) =0, 0.7VDD/0.3VDD
IODRV	IO 驱动能力选择 =1, 普通驱动 (默认) =0, 强驱动
POR FILTER	电压复位延时使能 =1, 关闭 (默认) =0, 使能
RSTB FILTER	外部复位输入滤波使能 =1, 关闭 (默认) =0, 使能

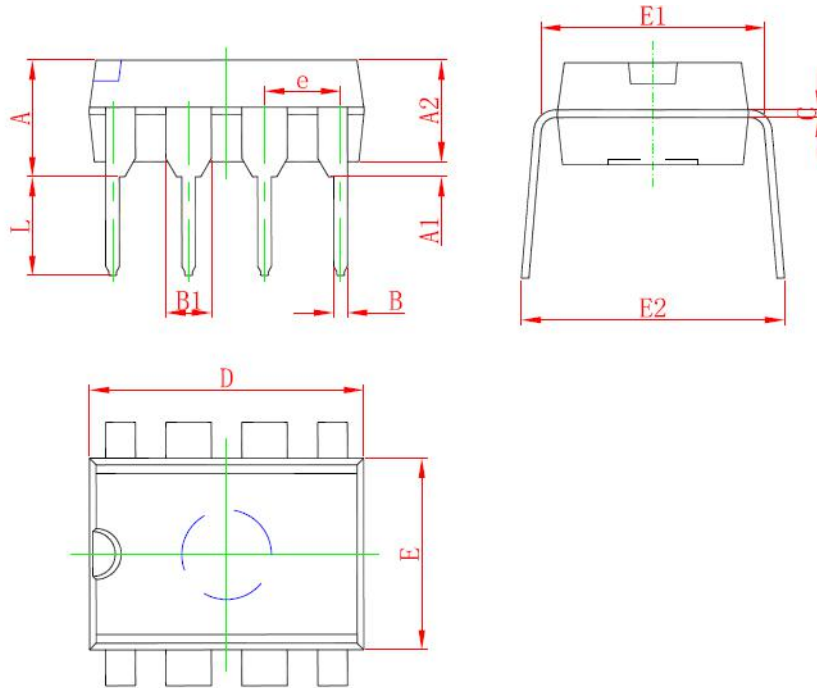
表 7-2 配置选项说明

振荡器模式	IOB5/OSCI	IOB4/OSCO
IRC	IOB5	IOB4/OSCO 由 OSCOUT 位选择
HF,XT,LF	OSCI	OSCO



8、封装尺寸与外形图

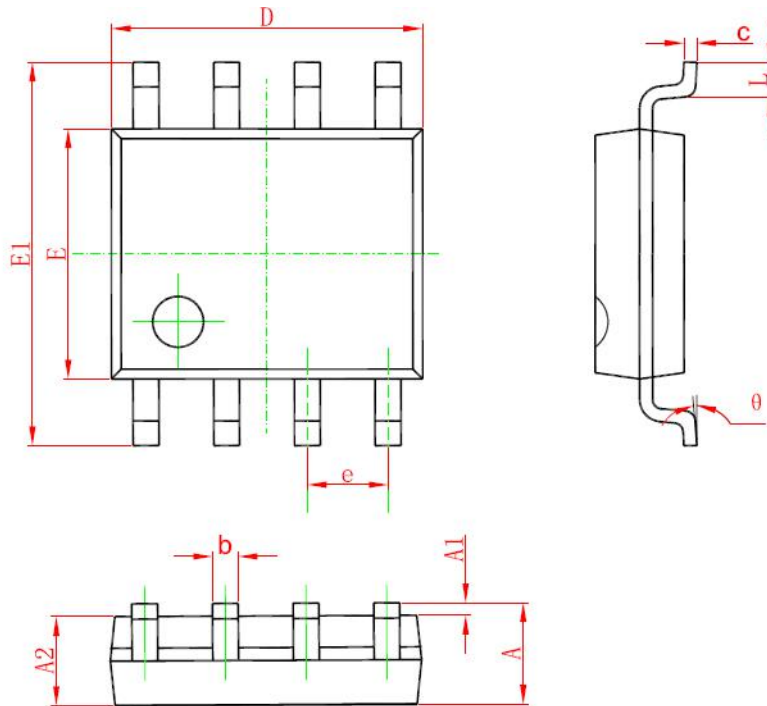
8.1、DIP8 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524 (BSC)		0.060 (BSC)	
C	0.204	0.360	0.008	0.014
D	9.000	9.400	0.354	0.370
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540 (BSC)		0.100 (BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354



8.2、SOP8 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



9、声明及注意事项

9.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价 铬 (Cr (VI))	多溴 联苯 (PB Bs)	多溴 联苯 醚 (PB DEs)	邻苯二 甲酸二 丁酯 (DBP)	邻苯二 甲酸丁 苯酯 (BBP)	邻苯二甲 酸二(2- 乙基己 基)酯 (DEHP)	邻苯二甲 酸二异丁 酯(DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

9.2、注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。



无锡中微爱芯电子有限公司

Wuxi-CORE Electronics Co., Ltd.

表 835-11

版次: B3

编号: AiP8P002I-AX-A003



无锡中微爱芯电子有限公司

国芯思辰（深圳）科技有限公司

深圳公司: 深圳市福田区石厦街新天世纪商务中心A座1513室

公司网址: www.zhongke-ic.com

联系电话: 0755-82565229